



*Instituto de Ciencias
Centro de Investigación en Dispositivos Semiconductores
Posgrado en Dispositivos Semiconductores*

**Optimización eléctrica de transistores túnel FET
de película delgada con nitruros mediante
simulaciones numéricas**

Tesis sometida como requisito para obtener el grado de
Maestro en Dispositivos Semiconductores

Presentada por:

Mauricio Huixtlaca Quintana
Matrícula 220470137

Dirigida por:

Dr. Víctor Dossetti Romero
Director

Dr. José Joaquín Alvarado Pulido
Co-Director

©BUAP, 10 de marzo de 2022

Todos los derechos reservados.

Beca CONACyT

Introducción

Los transistores de tunelamiento FET, han surgido como una alternativa a las tecnologías actuales por su velocidad de conmutación y ultra bajo consumo de energía, lo cual la vuelve la tecnología idónea en cómputo, esto debido a su pendiente de subumbral menor a 60 mV/década.

En este trabajo se simulará y obtendrá un modelo para un transistor de película delgada GaN, mediante el programa TCAD (Technology computer-aided design) SILVACO, para generar un modelo circuital que nos ayude a simular en un entorno de circuitos eléctricos los transistores, que en un futuro se fabricarán.

La figura 1 muestra la evolución de las diferentes tecnologías y su tendencia hacia el 2033, y como es que la tecnología de los transistores TFET puede ser la alternativa en un futuro por sus cualidades en cuanto a velocidad de encendido y apagado[1].

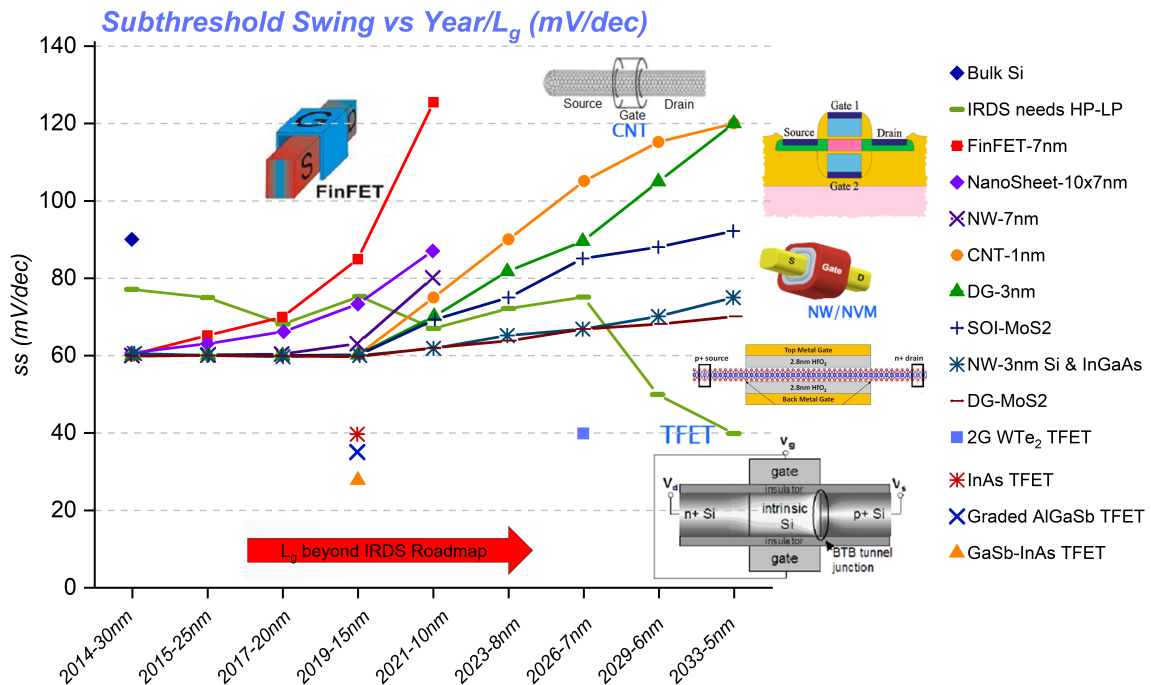


Figura 1 – Ruta de las tecnologías actuales y la aparición de los transistores TFET para bajo consumo de energía

La rivalidad de las grandes empresas por liderar el mercado de equipos tecnológicos como por ejemplo: consolas de videojuegos con mejores gráficos, cámara de alta reso-

lución, celulares de última generación, computadoras con gran capacidad de procesamiento, televisores con pantallas de ultra alta definición QLED, gadgets como relojes inteligentes con pantalla y sensores, electrodomésticos con internet de las cosas, etc., promueven el consumo y su oferta debido a la competencia, esto los vuelve productos cada vez más accesibles gracias a su continuo desarrollo. Además, en poco tiempo estos artículos se convierten en necesarios para distintas aplicaciones como educación, trabajo, comunicación, entretenimiento y hasta para socializar. Este mercado le implica al consumidor un gasto continuo ya que con el tiempo relativamente corto estos se vuelven obsoletos.

Todos los equipos, requieren de un canal por donde todos se puedan comunicar al mismo tiempo a Internet sin pérdida de información, lo que implica contar con un gran ancho de banda. En cuanto al consumo de energía, al aumentar la cantidad de transistores integrados en cada chip, la cantidad de corriente que se necesita estará en la misma proporción, lo cual significa mucho más capacidad requerida de la batería.

Pero la capacidad de un circuito integrado no avanza en forma lineal y cada vez, es más complicado lograr una escala de integración al mismo ritmo de lo esperado. Los procesos litográficos son más caros, existen más fugas en las compuertas de los transistores MOSFET, al intentar reducir el tamaño del óxido de compuerta para aumentar su respuesta en el tiempo, entre otros. Esto ha orillado por ejemplo a que ahora las computadoras para mantener su capacidad de procesamiento, integren en un mismo chip varios procesadores que trabajen en paralelo, lo cual ha funcionado muy bien sin embargo el consumo de energía es más grande al aumentar por núcleo el número de transistores.

Por todo esto, es necesario que cada vez más, los dispositivos deban ser más rápidos, consuman menos energía y sean más pequeños, al mismo tiempo que se espera que avance la tecnología. Para lograr este cambio dramático en los futuros dispositivos nanométricos requerirán lo siguiente. [1]

- Desempeño
- Consumo de energía reducido
- Integración 2D y 3D
- Integración de diferentes tecnologías (Tradicional, RF, Óptica, carbón 2D)
- Procesos litográficos y tecnológicos de última generación
- Funcionalidades novedosas usando nanomateriales y nanodispositivos

→ Necesidad de una tecnología que se adapte y pueda llegar a sustituir a la tecnología dominante mediante nuevos dispositivos y materiales novedosos[2].

Justificación

Durante la caracterización eléctrica de unos transistores de película delgada HEMT (*High Electron Mobility Transistor*), realizada por compañeros del posgrado e investigadores, se encontraron mediciones con un extraño comportamiento aparentemente por tune-lamiento, un corte transversal del patrón geométrico que se fabricó, se muestra en la Figura 2 junto a una vista superior del *layout* y los materiales y espesor de cada capa con los que estos dispositivos se fabricaron. Enseguida se muestra una micrografía del transistor ya fabricado, el cual tiene una longitud de compuerta $L=50\mu\text{m}$ y un ancho de $W=200\mu\text{m}$

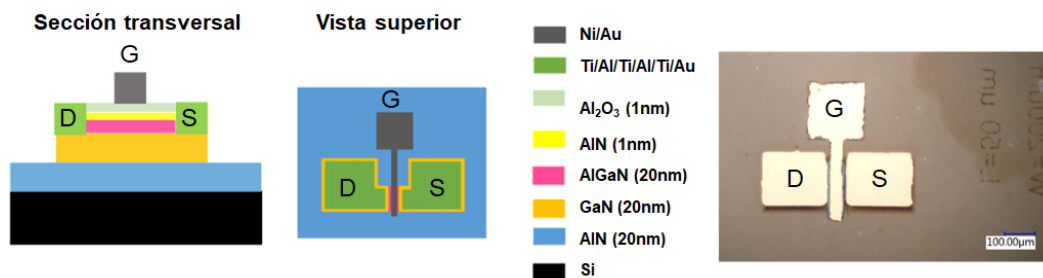


Figura 2 – Corte trasversal del transistor HEMT, su textitlayout y las capas que lo componen

Durante la caracterización eléctrica del transistor y tal como se puede ver en las curvas de corriente de la Figura3, polarizando al drenador con -3V , las curvas de corriente por compuerta y sustrato, son más grandes que las corrientes por fuente y drenador. Esto llamo su atención y pensaron que estaban frente a efectos de corriente por tunelamiento.

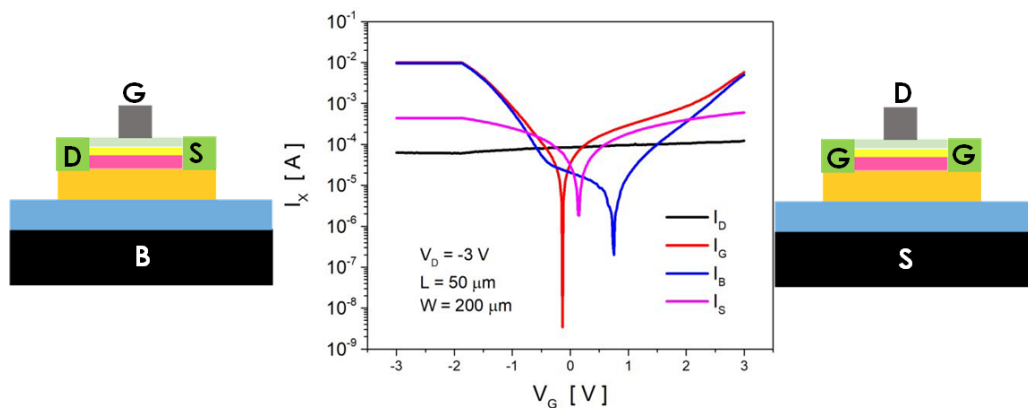


Figura 3 – Ruta de las tecnologías actuales y la aparición de los transistores TFET para bajo consumo de energía

Objetivos

Objetivo General

Obtener un modelo circuital del transistor de efecto de campo por tunelamiento de películas delgadas GaN con base en simulaciones numéricas.

Objetivos Particulares

- Realizar caracterizaciones eléctricas en base a las simulaciones numéricas obtenidas
- Obtener la extracción de los parámetros eléctricos del transistor para contar con un modelo compatible para un software de circuitos (SPICE).
- Simular los resultados obtenidos e identificar los parámetros críticos del funcionamiento del transistor y determinar posibles aplicaciones.

Contenido

| | |
|--|-----------|
| 1. Marco teórico | 1 |
| 1.1. Análisis de elementos finitos | 1 |
| 1.2. Método de elementos finitos | 1 |
| 1.3. Diodo PIN | 2 |
| 1.4. Efecto túnel | 2 |
| 1.5. Diodo Túnel | 4 |
| 1.6. Transistor | 6 |
| 1.6.1. Semiconductores de aleación ternaria III V | 8 |
| 2. Desarrollo experimental | 11 |
| 2.1. Contacto rectificante y óhmico | 12 |
| 2.2. Diagrama de bandas | 14 |
| 2.3. Unión PN | 14 |
| 2.4. Transistor túnel a partir del diodo PIN | 15 |
| 2.4.1. Heteroestructura | 23 |
| 2.4.2. Concentración de Indio | 25 |
| 2.5. Estructura final | 25 |
| 2.5.1. Diagrama de bandas | 26 |
| 3. Resultados | 27 |
| 3.1. Caracterización del dispositivo | 28 |
| 3.2. Curvas de transferencia ID-VG | 28 |
| 3.2.1. Curva transferencial con SiO ₂ | 29 |
| 3.2.2. Curva transferencial con Al ₂ O ₃ | 30 |
| 3.2.3. Curva transferencial con TiO ₂ | 31 |
| 3.2.4. Curvas de salida | 32 |
| 3.2.5. Efecto de canal corto DIBL | 35 |
| 3.3. Atlas en modo mezclado | 38 |
| 3.3.1. Curva de transferencia | 38 |
| 3.3.2. Análisis DC | 40 |
| 3.3.3. Análisis transitorio | 41 |
| 3.3.4. Análisis AC | 43 |
| 3.4. Conclusiones | 44 |
| 4. Apéndice | 49 |
| 4.1. Código en Atlas del Modo Mezclado. | 49 |
| 4.2. Análisis corriente de salida IdVd-Vg | 53 |

Índice de figuras

| | | |
|-------|---|-----|
| 1. | Ruta de las tecnologías actuales y la aparición de los transistores TFET para bajo consumo de energía | III |
| 2. | Corte transversal del transistor HEMT, su textitlayout y las capas que lo componen | VII |
| 3. | Ruta de las tecnologías actuales y la aparición de los transistores TFET para bajo consumo de energía | VII |
| 1.1. | Estructura del diodo PIN[3] | 2 |
| 1.2. | A: Pozo de potencial infinito con una barrera de potencial; B: Nivel más bajo de energía correspondiente a la función de onda[3] | 3 |
| 1.3. | A: Pozo de potencial infinito con una barrera de potencial; B: Nivel más bajo de energía correspondiente a la función de onda[3] | 5 |
| 1.4. | Curva de corriente del diodo túnel y sus bandas de conducción y valencia[3] | 6 |
| 1.5. | (a) Estructura del transistor vertical TFET (b) Diagrama de bandas de dispositivo sin polarización (c)Dispositivo con y sin voltaje aplicado en compuerta[3] | 6 |
| 1.6. | Curva de corriente del diodo túnel y sus bandas de conducción y valencia[3] | 7 |
| 1.7. | (a) Diagrama de la energía de la banda prohibida respecto al parámetro de red a (Å) (b) Energía de bandgap en función de la composición de nitruros de aluminio, galio e indio de las aleaciones ternarias. [4] | 8 |
| 1.8. | Estructura cristalina tipo Worksita del Nitruro de Galio GaN [5] | 9 |
| 1.9. | Descripción de la información contenida en cada casilla de la tabla periódica de los elementos químicos[6] | 9 |
| 1.10. | Potencial entre drenador y fuente para un canal largo y un canal corto[6] | 10 |
| 1.11. | Diagrama atómico de Nitrógeno y Galio respectivamente (L ^A T _E X) | 10 |
| 2.1. | Esquema de proceso de simulación en Atlas de Silvaco | 11 |
| 2.2. | Estructura de un diodo Schottky | 12 |
| 2.3. | Corriente del diodo Schottky con una función de trabajo de 4eV[3] . . . | 12 |
| 2.4. | Corriente del diodo Schottky con una función de trabajo de 6eV | 13 |
| 2.5. | Contacto óhmico | 13 |
| 2.6. | Diagrama de bandas del diodo Schottky | 14 |
| 2.7. | Unión PN con contacto Schottky en el ánodo y la curva de recombinación en las uniones | 14 |
| 2.8. | Estructura de un diodo PIN y su diagrama de bandas | 15 |
| 2.9. | Estructura del TFET propuesta en la bibliografía | 16 |
| 2.10. | Corrientes de diodo túnel para diferentes concentraciones | 16 |
| 2.11. | Curvas de corriente del diodo túnel con diferentes concentraciones. . . . | 17 |
| 2.12. | Estructura del transistor TFET y las regiones para extraer el efecto túnel | 18 |

| | |
|--|----|
| 2.13. Curva de corriente del transistor TFET donde se puede notar una leve curva alrededor de cero | 18 |
| 2.14. Corrientes por efecto túnel con diferentes voltajes en compuerta | 19 |
| 2.15. Corriente del transistor TFET a diferentes voltajes de compuerta | 19 |
| 2.16. Corriente del transistor TFET con la curva del efecto túnel y la corriente convencional a -0.7V | 20 |
| 2.17. Corriente del transistor TFET considerando las masas efectivas de electrones y huecos | 20 |
| 2.18. Corriente del transistor TFET con regiones de InGaN | 21 |
| 2.19. Estructura del transistor TFET con canal de AlGaN | 21 |
| 2.20. Corriente de ánodo contra voltaje de ánodo, para diferentes concentraciones de Aluminio de $Al_xGa_{1-x}N$ | 22 |
| 2.21. Estructura del transistor TFET con canal de InGaN | 22 |
| 2.22. Curvas de corriente de drenador para diferentes concentraciones de indio | 23 |
| 2.23. Hetero estructura del TFET | 24 |
| 2.24. Heteroestructura con dimensiones de 12um de compuerta a compuerta | 24 |
| 2.25. Respuesta de corriente en función de la concentración de indio en el $In_xGa_{1-x}N$ | 25 |
| 2.26. Símbolo[7] y heteroestructura del transistor TFET con sus diferentes regiones. | 25 |
| 2.27. Respuesta de las bandas de conducción y de valencia | 26 |
| | |
| 3.1. Diagrama del circuito de polarización para obtener las curvas transferenciales | 29 |
| 3.2. Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta SiO_2 y voltaje de drenador V_D a 50mV | 29 |
| 3.3. Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta Al_2O_3 y voltaje de drenador V_D a 50mV | 30 |
| 3.4. Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta Al_2O_3 y voltaje de drenador V_D a 1V | 30 |
| 3.5. Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta TiO_2 y voltaje de drenador V_D a 50mV | 31 |
| 3.6. Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta TiO_2 y voltaje de drenador V_D a 1V | 31 |
| 3.7. Curvas de corriente transferencial I_D-V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de SiO_2 | 31 |
| 3.8. Curvas de corriente transferencial I_D-V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de Al_2O_3 | 31 |
| 3.9. Curvas de corriente transferencial I_D-V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de TiO_2 | 32 |
| 3.10. Curvas de corriente de salida $I_{DS}-V_{DS}$ para varios voltajes V_G , obteniendo la resistencia de salida en saturación r_o y voltaje Early V_A para Al_2O_3 | 33 |

| | |
|---|----|
| 3.11. Curvas de corriente de salida $I_{DS}-V_{DS}$ para varios voltajes V_G , obteniendo la resistencia de salida en saturación r_o y voltaje Early V_A para TiO_2 | 33 |
| 3.12. Curva de salida y resistencia de encendido | 33 |
| 3.13. Símbolo y modelo eléctrico más simple para el transistor | 34 |
| 3.14. Curvas $I_D(V_G)$ para $V_D=50mV$ y $1V$ y la distribución del potencial eléctrico dentro de la estructura | 35 |
| 3.15. Curvas $I_D(V_G)$ para un canal de longitud $L=50nm$ y su distribución de potencial eléctrico en la estructura | 36 |
| 3.16. Curvas $I_D(V_G)$ para un canal de longitud $L=100nm$ y su distribución de potencial eléctrico en la estructura | 36 |
| 3.17. Curvas $I_D(V_G)$ para un canal de longitud $L=200nm$ y su distribución de potencial eléctrico en la estructura | 37 |
| 3.18. Esquema simple de polarización para obtener una curva transferencial . | 38 |
| 3.19. Curva transferencial del transistor en modo mezclado | 39 |
| 3.20. Esquema de polarización del transistor Túnel FET para el análisis DC | 40 |
| 3.21. Barrido en DC del transistor túnel FET | 40 |
| 3.22. Amplificador Clase A con el transistor TFET | 41 |
| 3.23. Señal de entrada y salida del amplificador TFET | 42 |
| 3.24. Señales de entrada y salida del amplificador TFET | 42 |
| 3.25. Diagrama de Bode del amplificador TFET | 43 |

Índice de tablas

| | |
|--|----|
| 3.1. Corrientes, transconductancias y voltajes de unbral | 30 |
| 3.2. SS, DIBL, I_{on} , I_{off} | 32 |
| 3.3. Voltaje Early, R_{out} | 34 |
| 3.4. R_{on} | 34 |

Capítulo 1

Marco teórico

En cuanto a la teoría es importante explicar el modo de operación del simulador, así como entender la estructura de un diodo PIN, conocer cómo se da el efecto túnel, estudiar el comportamiento de un electrón frente a una barrera de potencial, conocer el comportamiento particular de la corriente en un diodo túnel y la manera en que se presenta el fenómeno de tunelamiento.

1.1. Análisis de elementos finitos

Las simulaciones que se desarrollarán tanto para definir las concentraciones de las posibles aleaciones y obtener el mejor comportamiento del dispositivo, como las respuestas en corriente, voltaje y de frecuencia al que responderá el dispositivo, se obtendrán mediante análisis de elementos finitos y con diseño asistido por computadora, conseguido con el programa la herramienta Silvaco y sus aplicaciones.

1.2. Método de elementos finitos

Este método es el empleado por el simulador, se basa en una técnica de diferencias finitas, en la que la solución numérica a una ecuación, es comparada con una solución analítica, tal que dicha solución corresponde a la ecuación de Poisson usando la aproximación de la región de agotamiento[3].

La aproximación de la región de agotamiento, asume que la región de carga espacial está compuesta solamente por impurezas dopadas ionizadas y la contribución de los portadores libres en dicha región, es despreciable.

1.3. Diodo PIN

La estructura de un diodo PIN se muestra en la figura 1.1. Consiste de una unión PN con una región intrínseca entre la región N y P. En la práctica, la región intrínseca es ligeramente dopada, y puede ser tipo P o N.

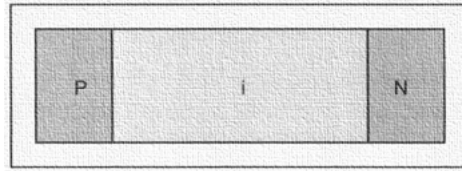


Figura 1.1 – Estructura del diodo PIN[3]

La región ligeramente dopada (intrínseca) es básicamente agotada completamente en cualquier modo de operación. En polarización directa, los huecos inyectados por la región P se difunden y recombinan con los electrones inyectados de la región N por difusión, tal que la densidad de corriente del dispositivo está dado por:

$$J = \int qU dx \quad (1.1)$$

región intrínseca

Si el tiempo de vida de electrones y huecos son asumidos como iguales para la región intrínseca, $\tau_p, \tau_n = \tau_0$ entonces la ecuación 1.1 puede ser reescrita como:

$$J = \frac{qn'W}{\tau_0} \quad (1.2)$$

Donde n' es la concentración de electrones inyectada en exceso y W es el ancho de la región intrínseca.

Debido a su gran zona de agotamiento, en polarización inversa los diodos PIN tiene un gran volumen de colección de fotones y se usan comúnmente como fotodetectores, incluyendo detectores de rayos X.

1.4. Efecto túnel

El tunelamiento de electrones a través de una barrera de potencial, es un efecto predicho por la mecánica cuántica que le da a los electrones una probabilidad finita de pasar a

través de una barrera, a diferencia de los electrones que necesitan una energía mayor para sobrepasarla.

Para ilustrar este efecto, tomemos un pozo de potencial infinito y dentro, una barrera de potencial finito (Figura 1.2 A). La función de onda para el nivel de energía más bajo para un pozo de potencial en ausencia de una barrera es:

$$E = \frac{\pi^2 \hbar^2}{2ma^2} \quad (1.3)$$

Para el pozo con $a=50\text{nm}$ la energía en el nivel más bajo corresponde aproximadamente a 0.15 meV . Introduzcamos ahora una barrera de 40mV de alto y un ancho de 2nm dentro del pozo de potencial. De acuerdo con la mecánica clásica el electrón confinado en el lado izquierdo del pozo de potencial, no posee la energía suficiente para pasar por los 40 mV de la barrera de potencial y aventurarse a pasar al lado derecho del pozo. Si el cálculo se hace usando la mecánica cuántica, por otro lado, lo que uno encuentra es que la probabilidad de encontrar al electrón del lado derecho no es cero como se muestra en la Figura 1.2 B.

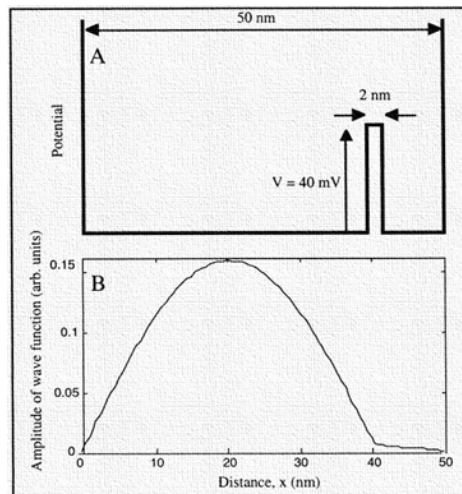


Figura 1.2 – A: Pozo de potencial infinito con una barrera de potencial; B: Nivel más bajo de energía correspondiente a la función de onda[3]

En un caso más general, el tunelamiento a través de una barrera de potencial puede caracterizarse por un coeficiente que represente la probabilidad de que un electrón pase a través de una barrera. El valor de este coeficiente de transmisión depende de la forma de la barrera, así como del ancho y de su altura. Entre más delgada y baja sea la barrera, más grande será el coeficiente de transmisión. En el caso particular de una barrera rectangular, el coeficiente de transmisión, T , está dado por:

$$T = \frac{1}{1 + \frac{1}{4} \frac{V^2}{E(V-E)} \sinh^2 \left(\frac{a}{\hbar} \sqrt{2m(V-E)} \right)} \quad (1.4)$$

Donde a y V son el ancho y el alto de la barrera de potencial respectivamente, y E es la energía del electrón ($E < V$).

1.5. Diodo Túnel

Un diodo túnel es una unión PN donde ambas regiones P y N están altamente dopadas. Como resultado de ello, el nivel de Fermi en el material tipo P esta por arriba del mínimo de la banda de conducción y en el tipo P el nivel de Fermi esta por abajo del máximo de la banda de valencia. La concentración de dopado es tan alta que el ancho de la región de carga espacial en la unión es extremadamente delgada (Ecuación 1.5 y usualmente mide menos de 10nm

$$l_{n0} + l_{p0} = \sqrt{\frac{2\epsilon_s \Phi_0 (Na + Nd)}{q NaNd}} \quad (1.5)$$

Como en cualquier unión PN da lugar a una barrera de potencial. El alto de esta barrera se ve que esta en función de la concentración de dopado de acuerdo con la ecuación 1.6. El potencial evita que electrones de difundan desde la región tipo N dentro de la región tipo P y viceversa. Φ_0 es relativamente grande debido a los niveles de dopado, pero el ancho de la barrera es muy pequeño ($\leq 10\text{nm}$)

$$\Phi_0 = \frac{kT}{q} \ln \left(\frac{NaNd}{n_i^2} \right) \quad (1.6)$$

Para que los electrones crucen por tunelamiento la barrera de potencial se debe cumplir:

1. La energía del electrón se debe conservar. En términos de un diagrama de bandas de energía, esta condición significa que un electrón cruce por tunelamiento de la región tipo N hacia la región tipo P en una trayectoria horizontal (Figura 1.3B)
2. Debe haber estados ocupados del lado de la unión que emita electrones.
3. Debe haber estados vacíos permitidos del lado de la unión para recibir electrones debido a la condición (1), estos estados deben tener la misma energía que los estados en la condición (2).

4. La altura de la barrera de potencial debe ser lo suficientemente baja y su ancho debe ser lo suficientemente delgado para que se produzca el tunelamiento

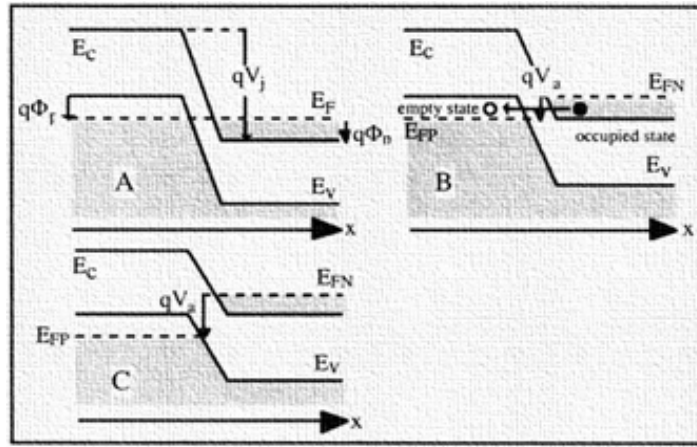


Figura 1.3 – A: Pozo de potencial infinito con una barrera de potencial; B: Nivel más bajo de energía correspondiente a la función de onda[3]

Calcular la corriente por tunelamiento es relativamente complejo. Solo describiremos cualitativamente que pasa usando el diagrama de bandas de energía de la figura 1.6

A: Comencemos con un voltaje de polarización cero. En este caso $F_V(E)$ y $F_c(E)$ son iguales debido a que el nivel de Fermi es único y la corriente de tunelamiento es igual a cero, de acuerdo a la ecuación 1.7 Figura 1.6 A.

$$I_t = I_{c \rightarrow v} + I_{v \rightarrow c} = A \int T_t [F_c(E) - F_v(E)] n_v(E) n_c(E) dE \quad (1.7)$$

B: Si una polarización directa, V_a , es aplicada, el nivel cuasi-Fermi y las bandas de energía en la región tipo N, sube respecto a la región tipo P. Como resultado existen estados vacíos en el lado P de la banda de valencia, los cuales tienen la misma energía que los estados ocupados del lado N en la banda de conducción. Esta condición permite que se dé una corriente $I_{c \rightarrow v}$. Esta corriente incrementa cuando crece la polarización V_a , hasta un máximo alcanzado. La máxima corriente ocurre cuando el número de estados en la banda de conducción N tiene la misma energía que los estados vacíos en la banda de valencia Figura 1.6 B.

C: Si el voltaje aplicado V_a , aumenta, el número de estados de valencia vacíos incrementa así como el de estados ocupados en la banda de conducción disminuye hasta que la corriente por tunelamiento se desvanece. Un valle en la Curva I-V es alcanzada cuando el tunelamiento cesa (Figura 1.6 C).

D: Además de la corriente de tunelamiento de banda a banda una corriente regular de una unión PN fluye a través del diodo. Como la polarización se incrementa la corriente también lo hará, como en una unión PN regular Figura (1.4D). En la parte de la curva entre el pico y el valle el diodo túnel tiene una resistencia negativa característica ($R = dV/dI < 0$)

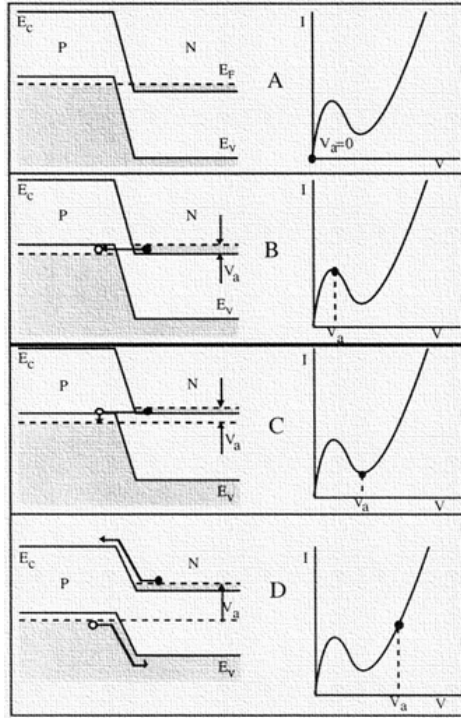


Figura 1.4 – Curva de corriente del diodo túnel y sus bandas de conducción y valencia[3]

1.6. Transistor

La Figura 1.5 muestra la estructura de un transistor túnel de efecto de campo vertical[8]

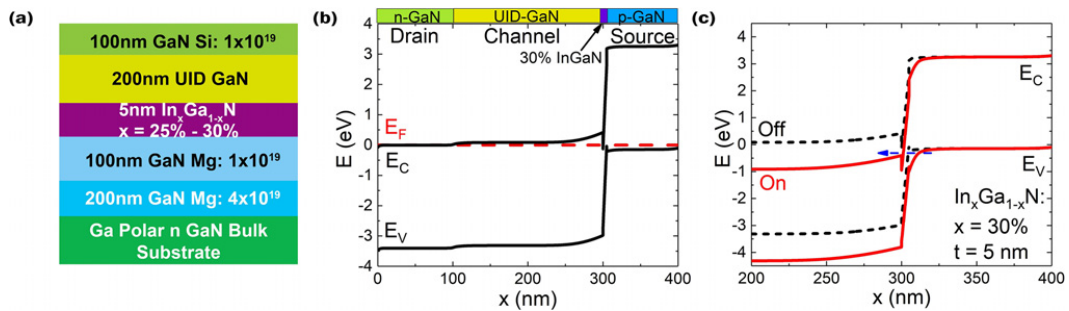


Figura 1.5 – (a) Estructura del transistor vertical TFET (b) Diagrama de bandas de dispositivo sin polarización (c) Dispositivo con y sin voltaje aplicado en compuerta[3]

En la estructura podemos ver las siguientes capas: 100nm de GaN tipo N(dopada con silicio) con una concentración de $1 \times 10^{19} \text{cm}^{-3}$ correspondiente al drenador, 200nm de GaN involuntariamente dopada, enseguida perteneciente al canal la región de $\text{In}_x\text{Ga}_{1-x}\text{N}$ de 5nm con una proporción x entre 25 % y 30 %, las 2 capas previas forman parte de la compuerta, finalmente 100nm de GaN tipo P(dopado con magnesio) con una concentración de $1 \times 10^{19} \text{cm}^{-3}$ correspondiente a la fuente.

La siguiente capa de 200nm de GaN tipo P con una concentración de 4×10^{19} conecta a la fuente hacia el sustrato.

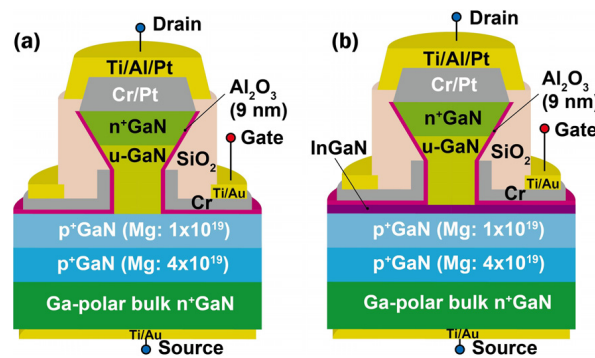


Figura 1.6 – Curva de corriente del diodo túnel y sus bandas de conducción y valencia[3]

La Figura 1.6 muestra 2 estructuras, la primera corresponde a un corte transversal del patrón geométrico de un diodo de unión túnel $\text{P}^+ - \text{N}^+$ con compuerta y la segunda corresponde a un transistor túnel FET.

La diferencia entre los 2 dispositivos se presenta en la región intrínseca que pertenece a la compuerta de los dispositivos, mientras que en el diodo solo hay una región intrínseca o involuntariamente dopada con una concentración baja de portadores, en el transistor túnel está compuesta por una heteroestructura GaN/InGaN, una región intrínseca de material GaN y una región cercana a la fuente(substrato) de InGaN.

La ventaja del Nitruro de Galio sobre el Silicio, es por la velocidad de conmutación que puede alcanzar y su valor en comunicaciones. Esto se debe a su banda prohibida(*bandgap*) la cual define la conductividad del material y a su capacidad para manejar mayor energía lo que hace a estos materiales más eficientes por su baja pérdida de energía por su baja resistencia.[9]

1.6.1. Semiconductores de aleación ternaria III V

Las aleaciones ternarias de los grupos III V están conformados por los elementos In, Ga, Al, del grupo III y N, P, As, Sb, del grupo V. Para conocer a estos semiconductores se debe estudiar su estructura de bandas [10], estos materiales se caracterizan por sus aplicaciones en dispositivos ópticos los cuales pueden operar longitudes en el rango visible, característico por el bandgap de energía de estas aleaciones como se puede ver en la Figura 1.7. Estos materiales son fabricados en sustratos de zafiro entre otros[11]

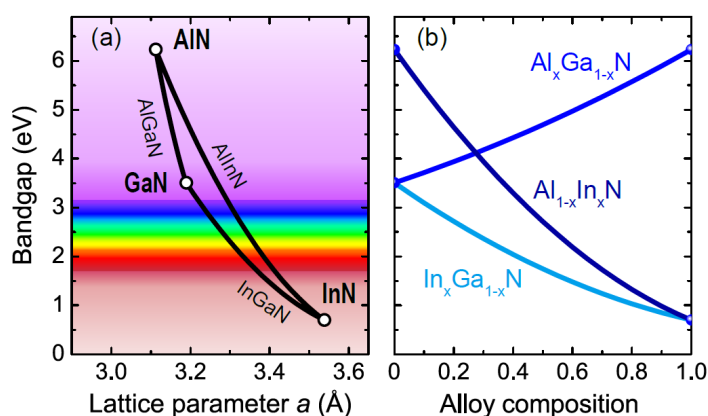


Figura 1.7 – (a) Diagrama de la energía de la banda prohibida respecto al parámetro de red a (Å) (b) Energía de bandgap en función de la composición de nitruros de aluminio, galio e indio de las aleaciones ternarias. [4]

Al combinar el nitruro de galio GaN, con los nitruros de aluminio AlN y nitruro de indio InN, se obtienen las aleaciones ternarias $Al_xGa_{1-x}N$ e $In_xGa_{1-x}N$, y al modificar las proporciones de In, Ga, Al, se puede obtener un cambio de energía de la banda prohibida, y también cambio del parámetro de red de la estructura cristalina.

Con el cambio de la proporción x del $In_xGa_{1-x}N$ se podría conseguir una variación en el bandgap correspondiente al del InN o al del GaN con un cambio en la concentración para x entre 1 a 0, y de la misma manera, un bandgap del AlN o al del GaN con x entre 1 a 0 respectivamente para el $Al_xGa_{1-x}N$, como se puede observar en la Figura 1.7. La gran importancia del $In_xGa_{1-x}N$ es que puede operar en el rango visible, una gran ventaja para los dispositivos ópticos.

La importancia de los nitruros debido a su banda prohibida tan grande respecto a la del silicio o germanio, es la capacidad de diseñar dispositivos que requieran soportar potenciales grandes, ideal para dispositivos de potencia y a su vez, la energía del bandgap está relacionada con la frecuencia a la que operan estos materiales, importante parámetro en las comunicaciones digitales.

Para el nitruro de galio GaN los estados de oxidación son $[Ga+3 N-3]$. Esto significa que para el nitrógeno la banda de valencia completa los 8 electrones que lo vuelven estable mientras que el galio se queda con cero electrones en su banda de valencia, de esta manera el nitrógeno puede donar 4 enlaces con átomos de galio y a su vez 4 átomos de galio admiten 4 enlaces con átomos de nitrógeno, formando una estructura cristalina tipo wurtzita mostrada en la Figura 1.8

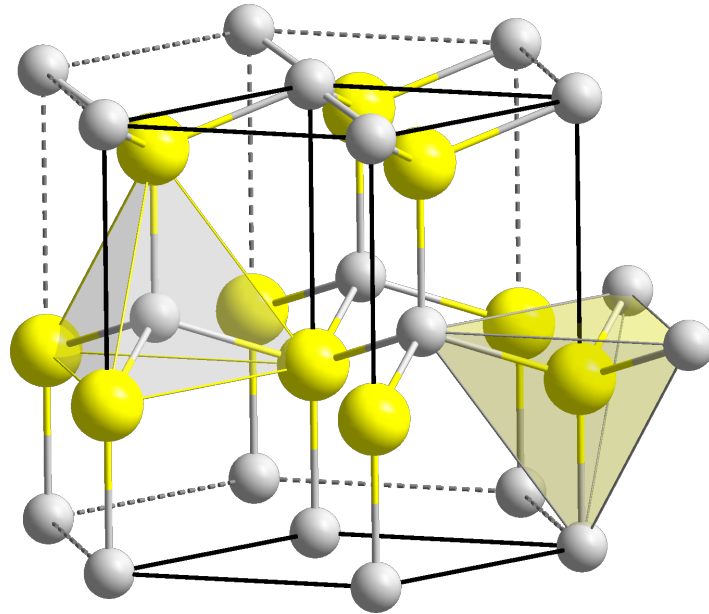


Figura 1.8 – Estructura cristalina tipo Worksita del Nitruro de Galio GaN [5]

A partir de la tabla periódica podemos conocer el número de electrones, el estado de oxidación o número de valencia y su configuración electrónica como se muestra en la Figura1.9 de la tabla periódica para el hierro. Con esta información podremos establecer los enlaces que forman la estructura cristalina del nitruro de galio, nitruro de aluminio y nitruro de indio.

| | | | |
|--|--------------------------------------|---|--|
| masa atómica o número másico del isótopo más estable | 55.845 | 26 | número atómico |
| 1.ª energía de ionización en kJ/mol | 762.5 | 1.83 | electronegatividad |
| símbolo químico | Fe | +6 +5 +4 +3 +2 +1 -1 -2 | estados de oxidación más comunes están en negrita |
| nombre | Hierro | | |
| configuración electrónica | [Ar] 3d ⁶ 4s ² | | |

Figura 1.9 – Descripción de la información contenida en cada casilla de la tabla periódica de los elementos químicos[6]

De acuerdo con la regla del octeto, los átomos tienden a tener 8 electrones en su última órbita como los gases nobles logrando una configuración muy estable, y es de esta manera como encuentran sus enlaces con otros átomos.

| | | | |
|--|--|---|--|
| 26.98153 13 577.5 1.61 Al Aluminio [Ne] 3s ² 3p ¹ | 69.723 31 578.8 1.81 Ga Galio [Ar] 3d ¹⁰ 4s ² 4p ¹ | 114.818 49 558.3 1.78 In Indio [Kr] 4d ¹⁰ 5s ² 5p ¹ | 14.0067 7 1402.3 3.04 N Nitrógeno 1s ² 2s ² 2p ³ |
|--|--|---|--|

Figura 1.10 – Potencial entre drenador y fuente para un canal largo y un canal corto[6]

De la tabla periódica podemos ver que existen varios valores para el estado de oxidación y algunos tienen valores positivos y negativos, los valores en negritas coinciden con los electrones de valencia como podemos ver en la Figura 1.11 mientras que el valor negativo tiene que ver con el valor que toman cuando forman un compuesto o aleación.

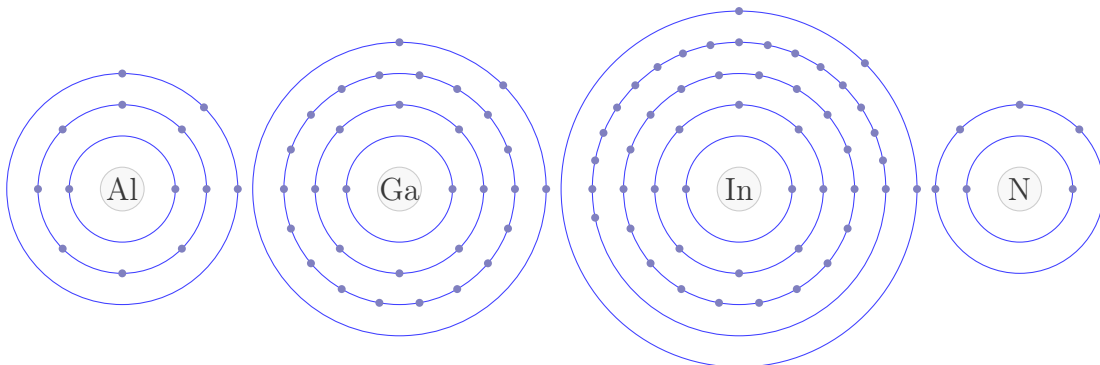
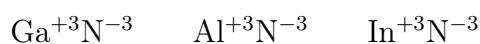


Figura 1.11 – Diagrama atómico de Nitrógeno y Galio respectivamente (L^AT_EX)

La formulación para los compuestos tiene el siguiente patrón por ejemplo para el GaN, sería de la siguiente manera, Ga⁺N⁻, donde el signo de oxidación del elemento a la derecha siempre será negativo y los de la izquierda siempre serán positivos, de la tabla periódica podemos ver que para el nitrógeno el estado de oxidación más común para el nitrógeno con signo negativo es el -3, por lo tanto, para el galio deberemos tomar el +3. Cabe aclarar que entre los 2 estados de oxidación deben sumar 0.

Por lo tanto, los 3 nitruros quedarían de la siguiente manera.



Respectivamente los estados de oxidación para las aleaciones InGaN y AlGaN son:



Capítulo 2

Desarrollo experimental

Este análisis consiste en definir una malla, con una densidad de puntos más precisa en las regiones que las requieran, considerando que a mayor número de nodos mayor será la definición de los resultados y a su vez, el tiempo de procesamiento que esto tomará en la obtención de los análisis, desde pocos minutos a varias horas. También se definirán las regiones que correspondan a los diferentes materiales, los contactos para las terminales y las concentraciones y el tipo de dopado.

En la figura 2.1, se puede ver el proceso para obtener los resultados tanto del comportamiento y de los fenómenos de difusión de huecos y electrones en el material y su estructura, así como la obtención de las curvas de voltajes y corrientes de los análisis: dc, ac, fft, transiente, RF. que se pueden realizar. En el programa Deckbuild se capturan las líneas de código del programa y Atlas lo compila. Generando archivos .srt y .log, que mediante el gratificador Tonyplot de Silvaco, muestra tanto la estructura como las curvas de corrientes y voltajes para de los diferentes análisis requeridos. Para el análisis, se definen los modelos que sean necesarios para cada proceso en específico.

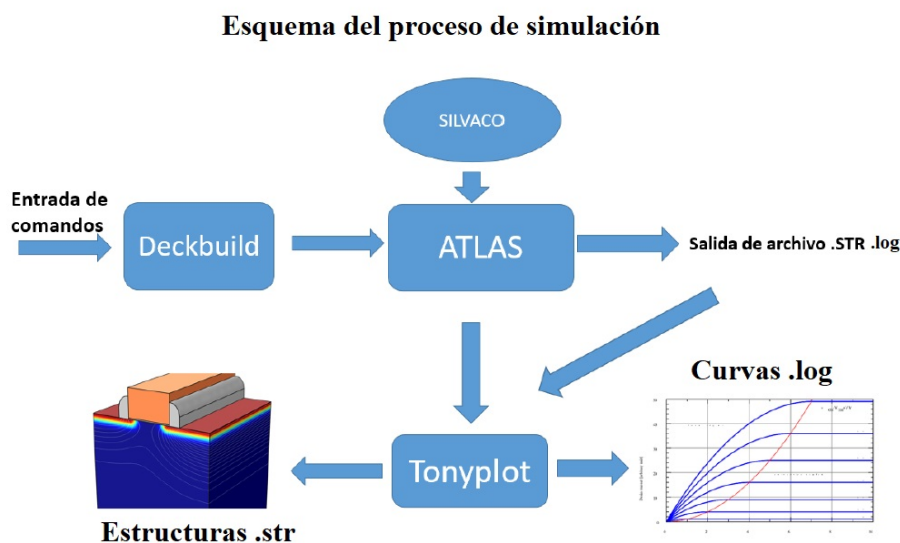


Figura 2.1 – Esquema de proceso de simulación en Atlas de Silvaco

2.1. Contacto rectificante y óhmico

El primer resultado pertenece al ejercicio de un contacto rectificante, de bloqueo o diodo Schottky, el cual está formado por una región de material semiconductor, en este caso silicio y un contacto metálico con una función de trabajo de 4.6 eV correspondiente al aluminio, se puede ver el campo eléctrico en la unión entre el metal y el semiconductor, en la región de carga espacial (Figura 2.2). Y en la figura 2.3 vemos la curva de corriente del diodo.

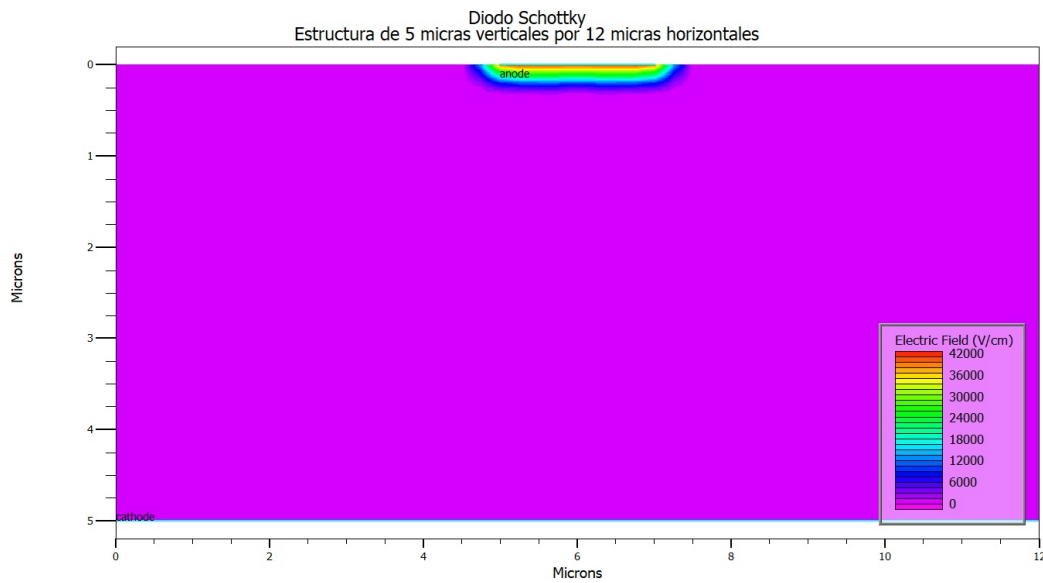


Figura 2.2 – Estructura de un diodo Schottky

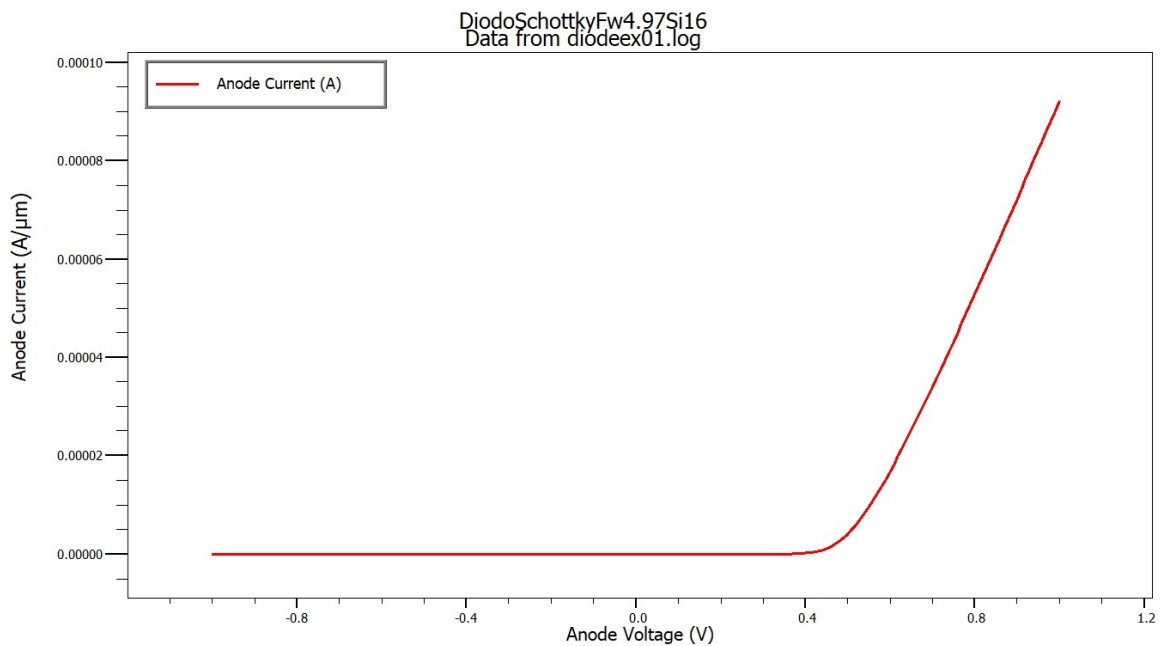


Figura 2.3 – Corriente del diodo Schottky con una función de trabajo de 4eV[3]

Después se cambió la función de trabajo a un valor más alto para observar el cambio y como se puede notar en la figura 2.4, la pendiente de la corriente crece más rápido, aunque el voltaje de la región de carga espacial crece. Otra prueba que se realizó fue la de reducir la función de trabajo observando que ahora se comportaba como una resistencia, por lo tanto, el contacto que se formaba era del tipo óhmico, como vemos en la figura 2.5.

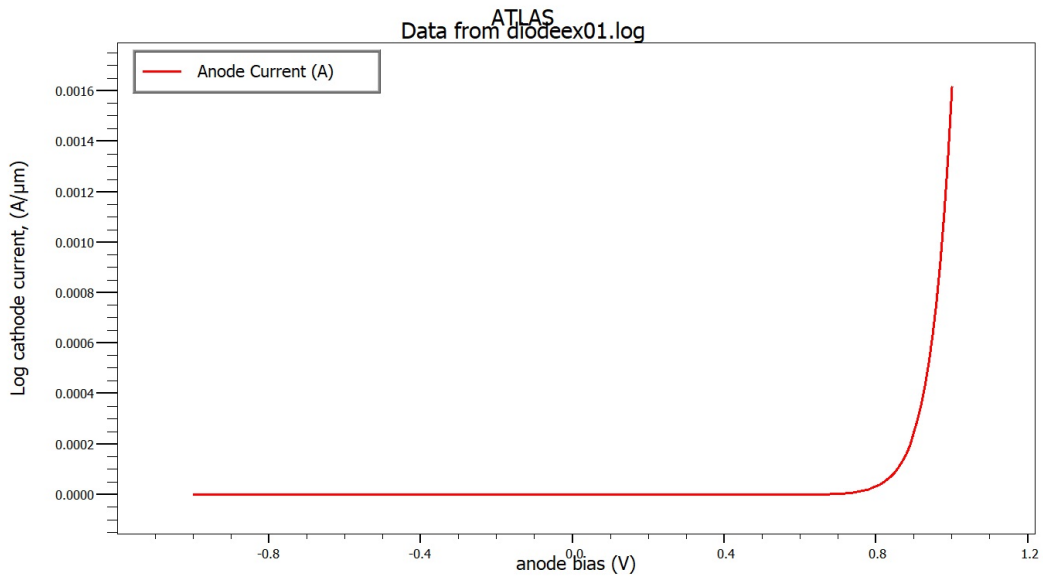


Figura 2.4 – Corriente del diodo Schottky con una función de trabajo de 6eV

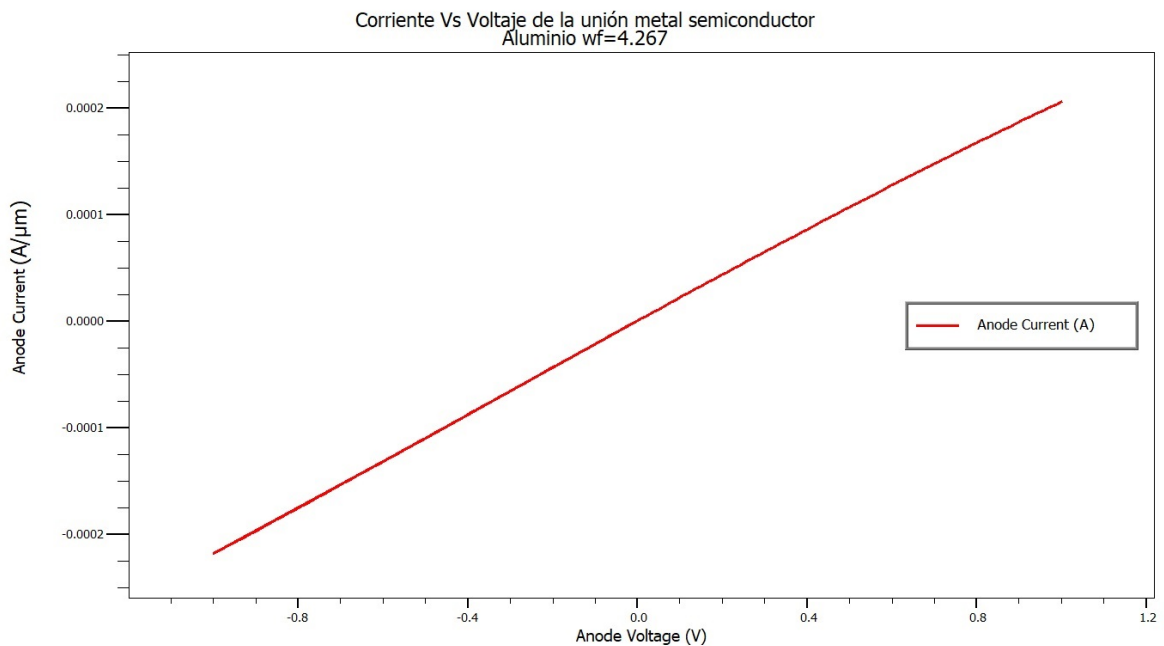


Figura 2.5 – Contacto óhmico

2.2. Diagrama de bandas

Usando la herramienta Tonyplot para obtener el comportamiento de las bandas de conducción y de valencia correspondiente al diodo Schottky, marcamos una sección vertical a la mitad de la estructura, podemos observar el comportamiento de las bandas cerca de la unión metal-semiconductor tal como se esperaba teóricamente y se observa en la Figura 2.6.

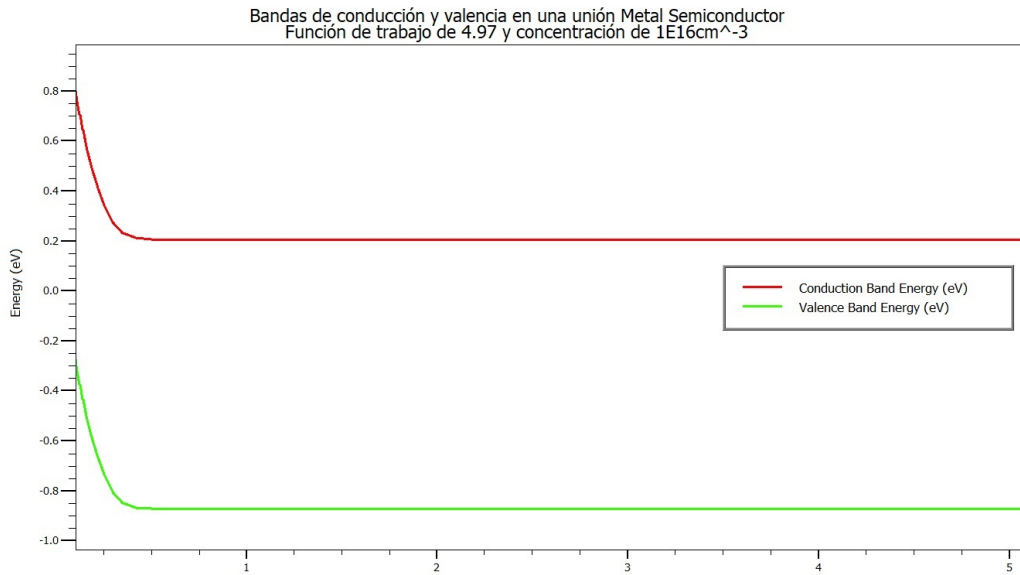


Figura 2.6 – Diagrama de bandas del diodo Schottky

2.3. Unión PN

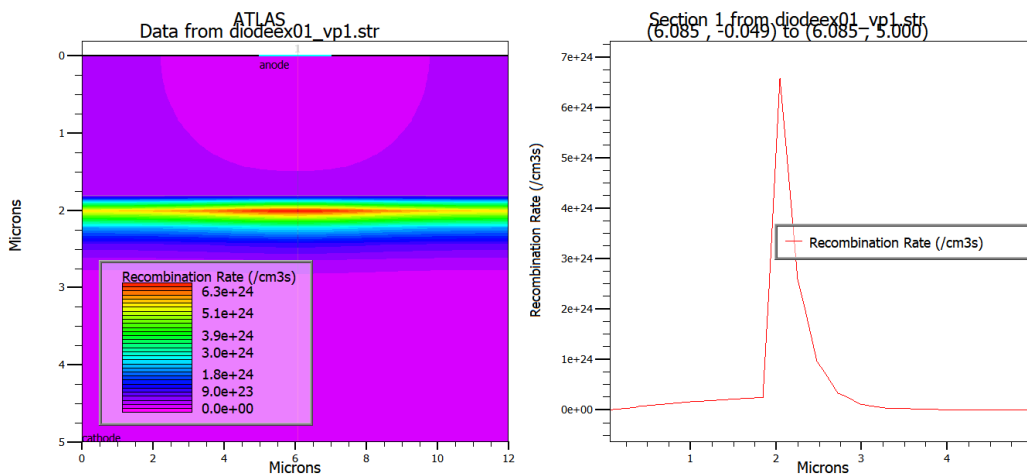


Figura 2.7 – Unión PN con contacto Schottky en el ánodo y la curva de recombinación en las uniones

Además de la unión metal semiconductor donde se comprueba el efecto un simple contacto y su relación con la función de trabajo del metal y la reducción de este efecto al aumentar la concentración de portadores, se continuó con una unión típica PN obteniendo las curvas de corriente típicas.

2.4. Transistor túnel a partir del diodo PIN

Otro ejercicio enfocado al trabajo de tesis, fue el de reproducir una estructura PIN con concentraciones en las regiones P⁺ y N⁺ altamente dopadas, la concentración de la región intrínseca tipo N con valor de 10^{14}cm^{-3} y un ancho en la región intrínseca de mayor tamaño a las otras regiones debido a que al polarizar inversamente, la región de agotamiento tiene un tamaño mayor lo cual favorece a la colección de fotones en los fotodetectores

En la Figura ?? del lado izquierdo podemos ver las 3 regiones y podemos identificar la región intrínseca como la más ancha, a la derecha vemos la respuesta al realizar un corte vertical de la estructura que nos muestra las curvas correspondientes de las bandas de conducción y de valencia sin polarizar el dispositivo, notando las bandas en las 3 regiones bien definidas de izquierda a derecha, tipo N, intrínseca y tipo P.

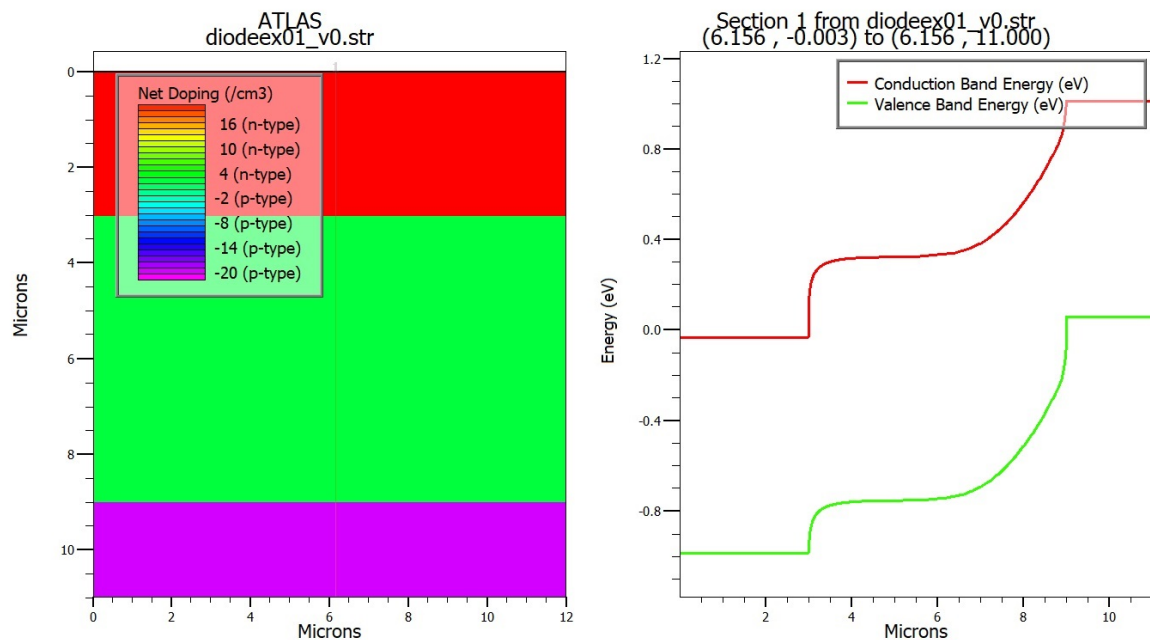


Figura 2.8 – Estructura de un diodo PIN y su diagrama de bandas

Algo que se puede notar a simple vista entre la región intrínseca y la región P en las bandas de conducción y de valencia en esa figura, es la región de agotamiento en la región intrínseca.

Lo siguiente tarea como parte del entrenamiento con el software, fue agregar 2 contactos, que funcionarían como compuertas para el transistor a la anterior estructura PIN. Estos contactos van aislados por SiO_2 de 2nm, podemos ver en este caso en la figura 2.9, la malla de nodos.

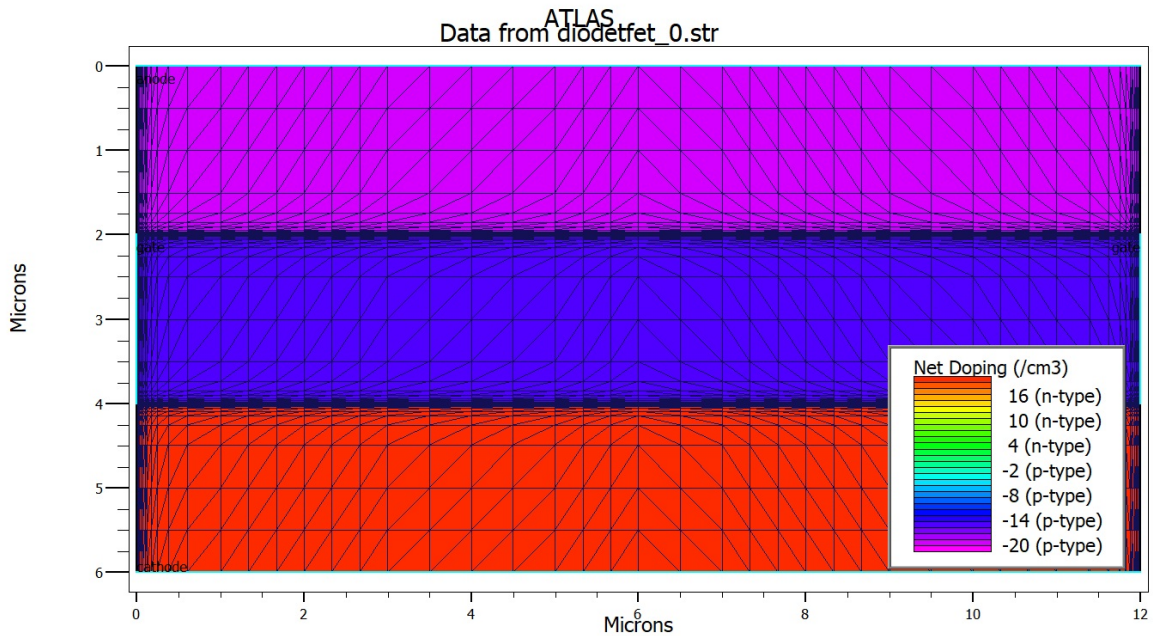


Figura 2.9 – Estructura del TFET propuesta en la bibliografía

Para realizar el análisis a esta nueva estructura esperando obtener corriente por tuneamiento, se requería usar los modelos para corriente interbandas de los ejemplos.

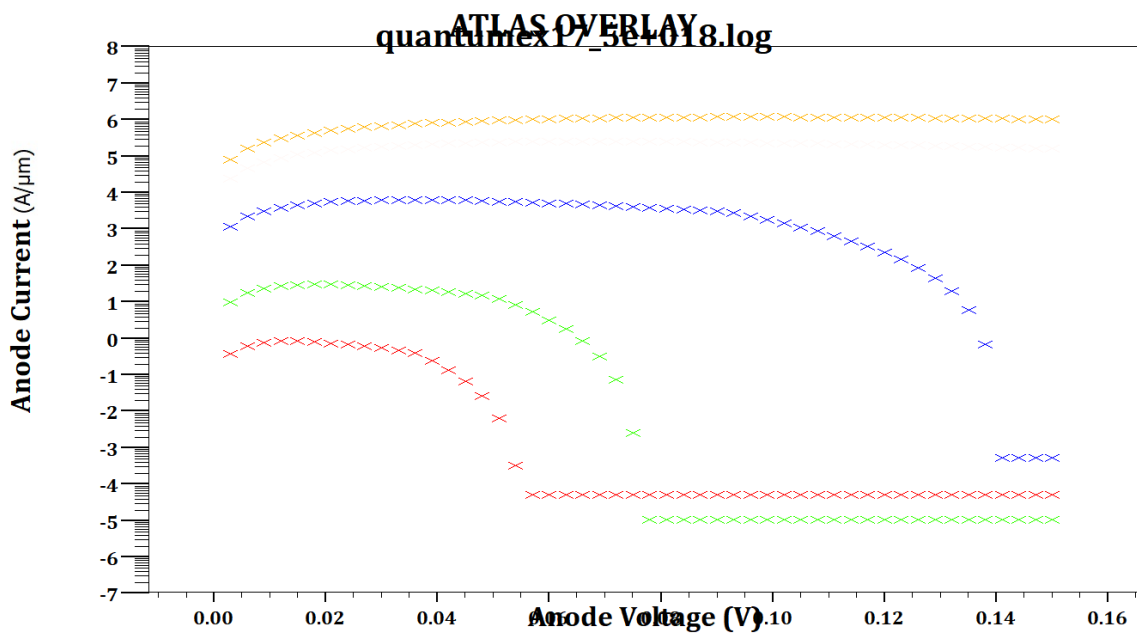


Figura 2.10 – Corrientes de diodo túnel para diferentes concentraciones

Aumentando el rango de voltaje aplicado al ánodo, así como el barrido paramétrico de la concentración, más un incrementando el rango hasta $2.5E+20 \text{ cm}^{-3}$, se obtuvieron las curvas de la Figura 2.11

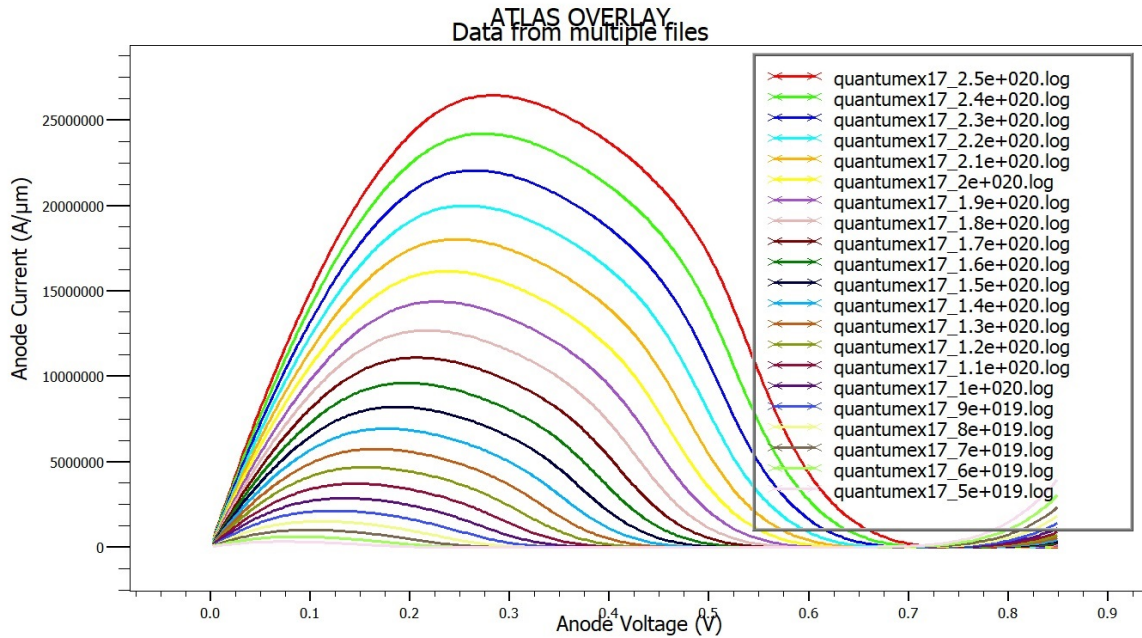


Figura 2.11 – Curvas de corriente del diodo túnel con diferentes concentraciones.

Podemos observar que, a mayor concentración de portadores, mayor corriente pico se obtiene y viceversa.

Por el momento el dispositivo está polarizado en forma directa y no se aplicaron voltajes en las compuertas, solo se obtuvieron las curvas de un diodo PIN en polarización directa que como se puede ver, son iguales a las del diodo túnel.

Además, de los modelos necesarios para los efectos cuánticos como el tunelamiento banda a banda, la sintaxis requiere definir la región donde estos eventos ocurrirán con los comandos QTREGION, QTX.MESH y QTY.MESH como se puede ver en la Figura 2.12 se aplicó un potencial positivo a las compuertas, con para observar y comprobar el efecto de tunelamiento, polarizando al dispositivo en forma inversa como se propone en la literatura para los transistores TFET[1].

Además se cambiaron los espesores de las regiones P⁺ N⁺ e intrínseca, a 20nm por capa y una longitud entre compuerta y compuerta de 12um debido a las restricciones de fabricación de los futuros dispositivos en el laboratorio.

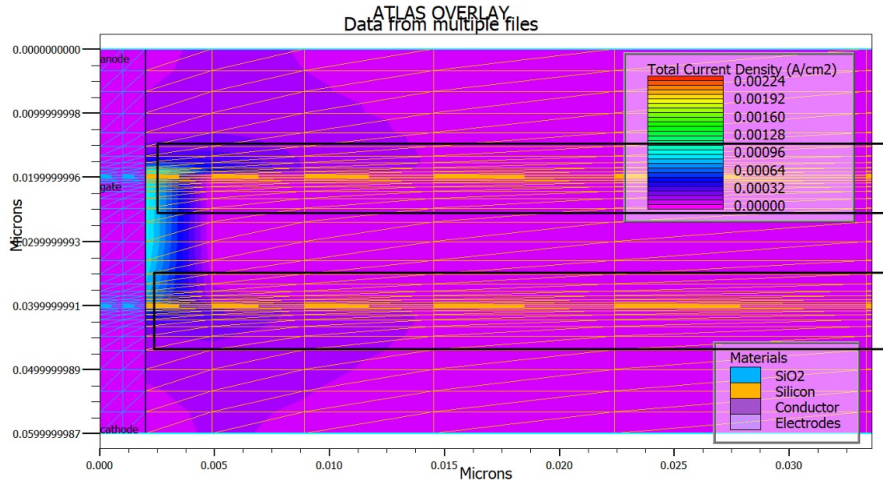


Figura 2.12 – Estructura del transistor TFET y las regiones para extraer el efecto túnel

El primer resultado exitoso se pudo observar, realizando un acercamiento alrededor de cero (figura 2.13), ya que es ahí donde se espera que aparezca la corriente por efecto túnel, esto después de varios intentos sin observar nada, ya que como veremos, la corriente pico por tunelamiento es despreciable, cuando el voltaje entre drenaje y fuente es muy grande y solo podemos observar la corriente regular de la unión PN en polarización directa.

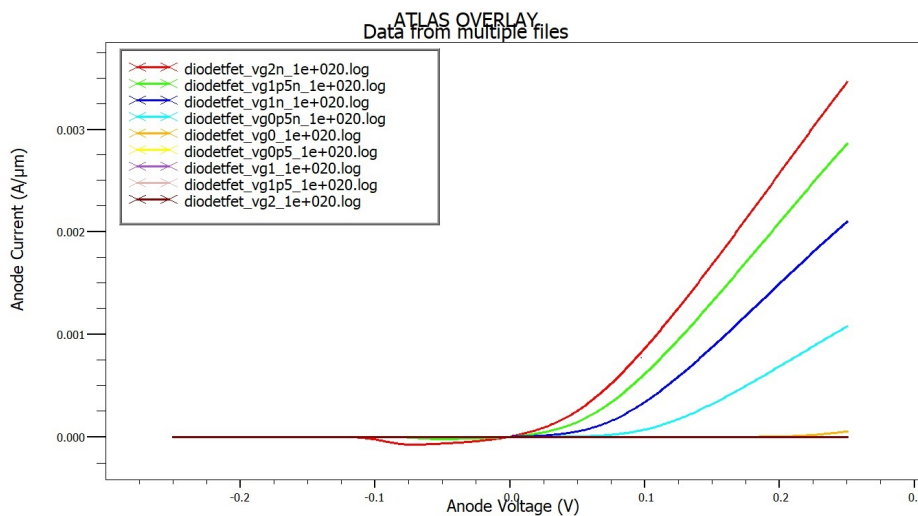


Figura 2.13 – Curva de corriente del transistor TFET donde se puede notar una leve curva alrededor de cero

Continuando con las pruebas, y enfocándonos en la corriente por tunelamiento, podemos ver el efecto en la corriente debido a diferentes voltajes aplicados a la compuerta (figura 2.14).

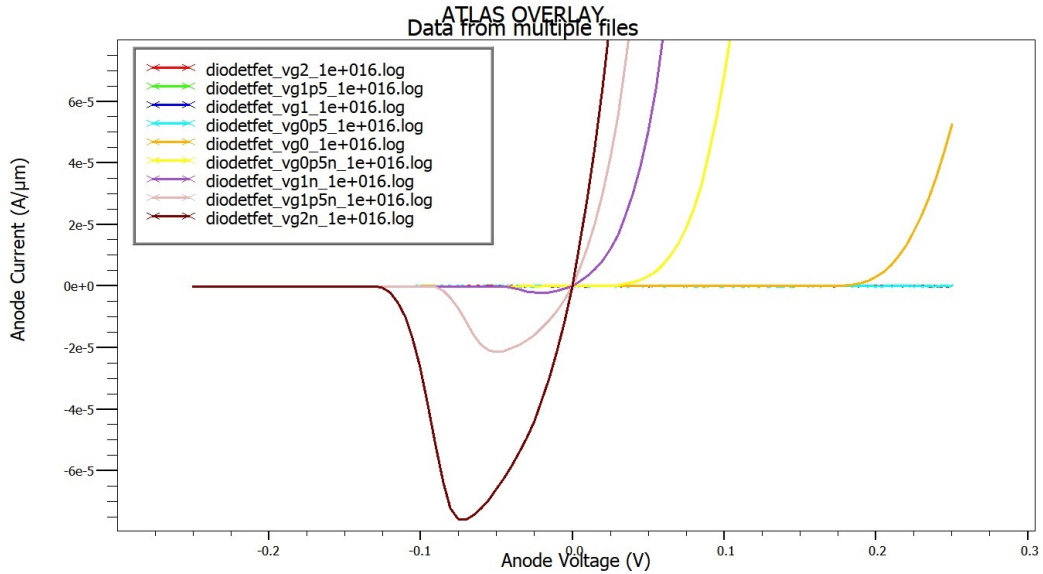


Figura 2.14 – Corrientes por efecto túnel con diferentes voltajes en compuerta

En la figura 2.15 vemos la respuesta a diferentes voltajes en la compuerta, como podemos observar los voltajes son relativamente altos para observar cambios en la corriente de drenador.

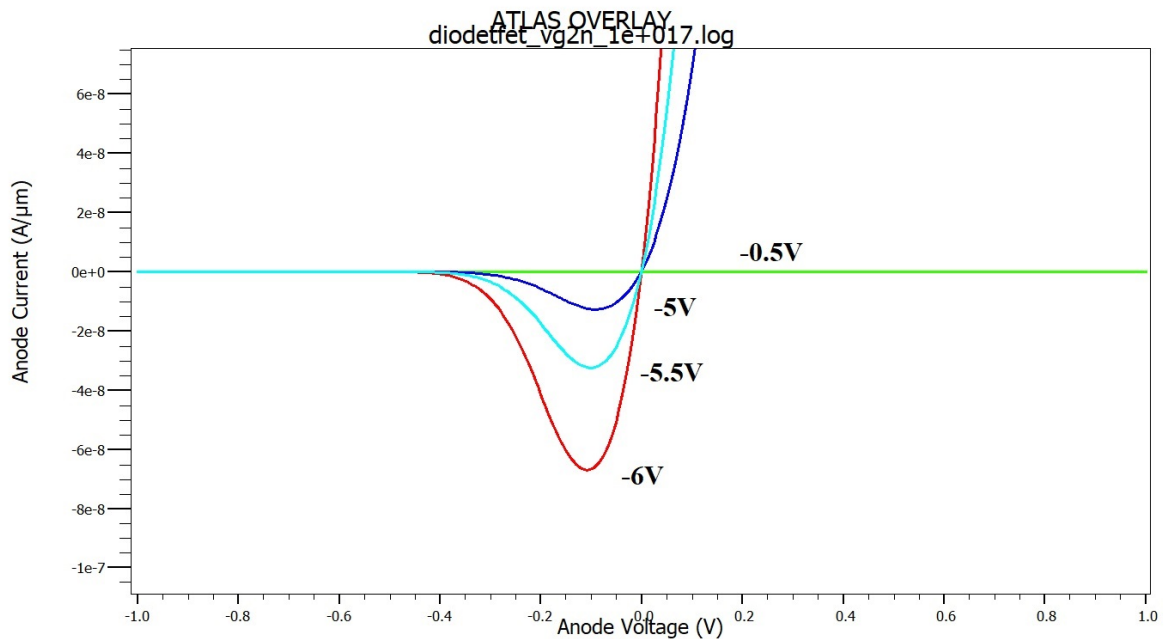


Figura 2.15 – Corriente del transistor TFET a diferentes voltajes de compuerta

En la Figura 2.16 podemos ver la curva de corriente "regular" del diodo, cuando existe polarización directa en el arreglo PIN junto a la corriente por efecto túnel. Por lo que a partir de cero en el voltaje de ánodo comienza la corriente del transistor TFET.

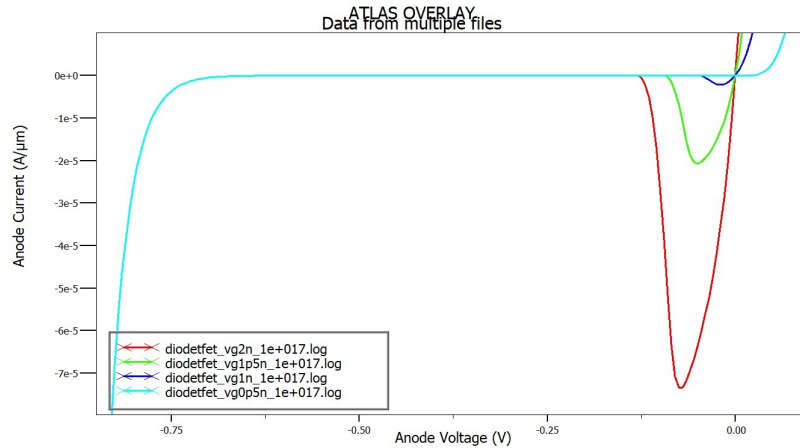


Figura 2.16 – Corriente del transistor TFET con la curva del efecto túnel y la corriente convencional a -0.7V

Se tomó en cuenta la respuesta de la corriente de tunelamiento en función de las masas efectivas de electrones y huecos para el nitruro de galio GaN que compone todo el dispositivo, entonces las respuestas de corrientes cambiaron, en este caso reduciendo su valor como podemos ver en la Figura 2.17, notando una señal ruidosa.

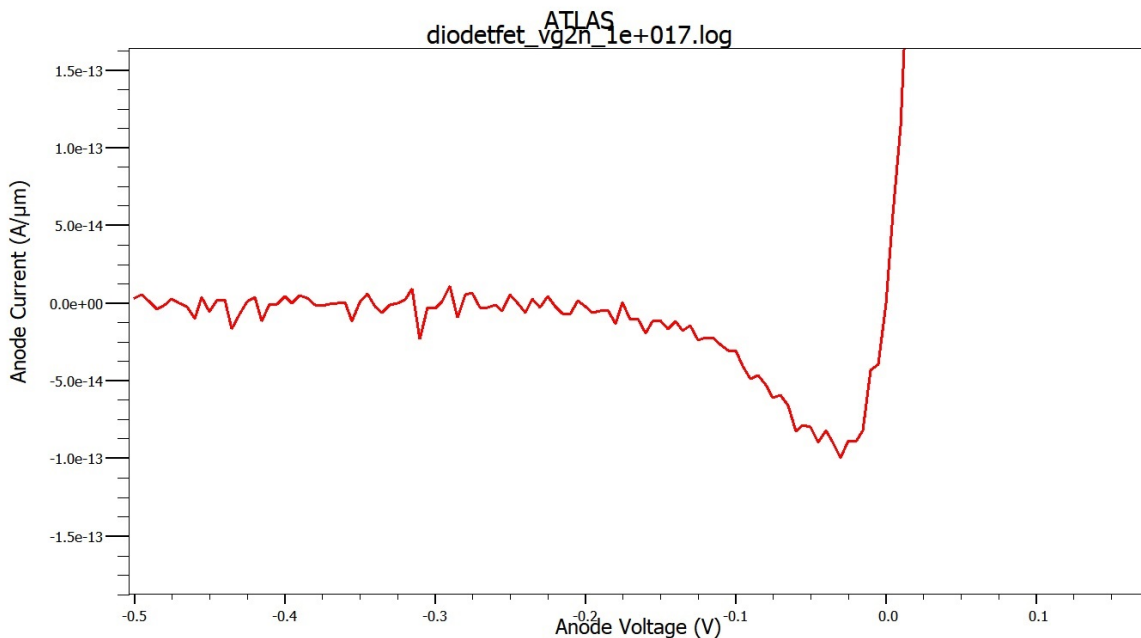


Figura 2.17 – Corriente del transistor TFET considerando las masas efectivas de electrones y huecos

Una prueba final con la misma estructura y materiales se realizó con InGaN observando que la respuesta en la corriente por tunelamiento mejoraba variando la concentración de uno de los tres materiales ternarios. (figura 2.18).

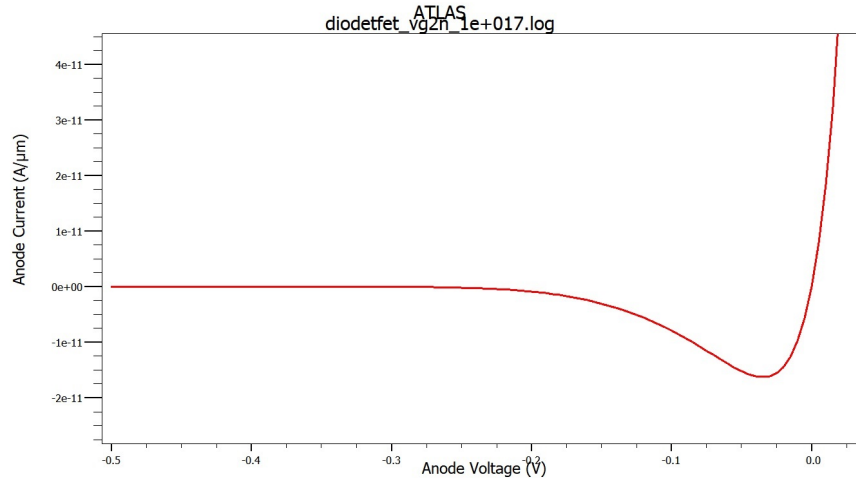


Figura 2.18 – Corriente del transistor TFET con regiones de InGaN

También se realizaron pruebas con $Al_xGa_{1-x}N$ como material del canal del transistor, variando la concentración de Aluminio al 25, 50 y 75 y se obtuvieron las corrientes de drenador, variando el voltaje de drenador respecto a fuente, y se obtuvieron las respectivas curvas para voltajes de compuerta constante a 6V. Sin embargo, la corriente de drenador disminuía con AlGaN y mejoraba con InGaN. La Figura 2.19 muestra la estructura del transistor que por sus dimensiones y debido a que se definieron contactos unidimensionales y por la distancia entre compuertas de 12 μm, los dieléctricos de 2 nm de estas tampoco se observan, las regiones superior e inferior corresponden al drenador y fuente, mientras que la región central corresponde al canal, con regiones de drenador y fuente de 20 nm cada una.

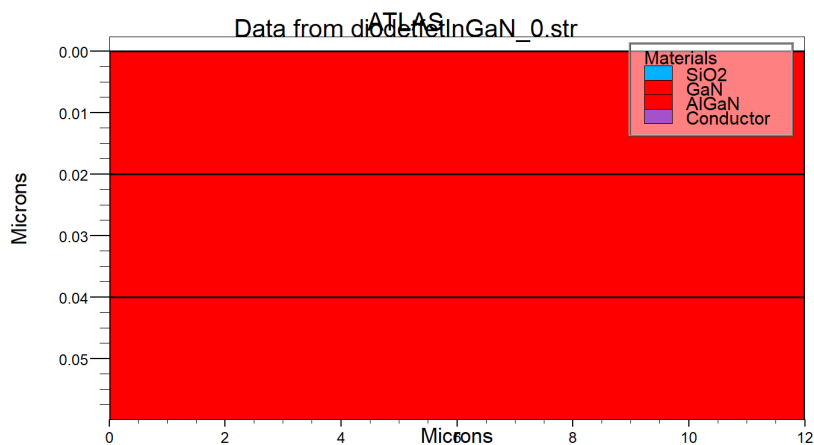


Figura 2.19 – Estructura del transistor TFET con canal de AlGaN

Se obtuvieron las respuestas en corriente del drenador (Figura 2.20) para diferentes concentraciones de Aluminio en la aleación $Al_xGa_{1-x}N$, obteniendo corrientes mayores y con respuesta con tunelamiento para voltajes de compuerta positivos y una concentración de aluminio de 25 %, menor corriente para una concentración de 50 % y corriente nula para una concentración de aluminio del 75 % en la aleación $Al_xGa_{1-x}N$.

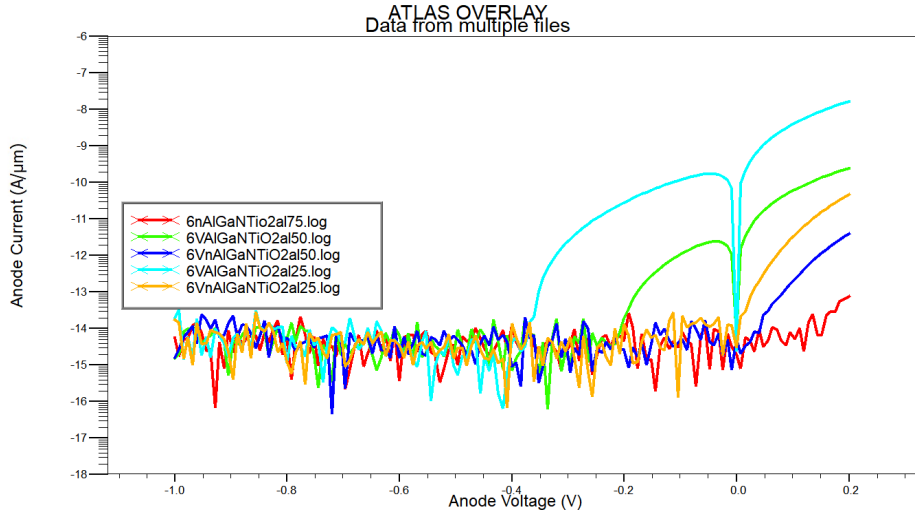


Figura 2.20 – Corriente de ánodo contra voltaje de ánodo, para diferentes concentraciones de Aluminio de $Al_xGa_{1-x}N$

Otra opción que se pensó en usar como material de canal, fue InGaN que se analizó de la misma manera, variando la concentración de indio en la aleación $In_xGa_{1-x}N$ (Figura 2.21).

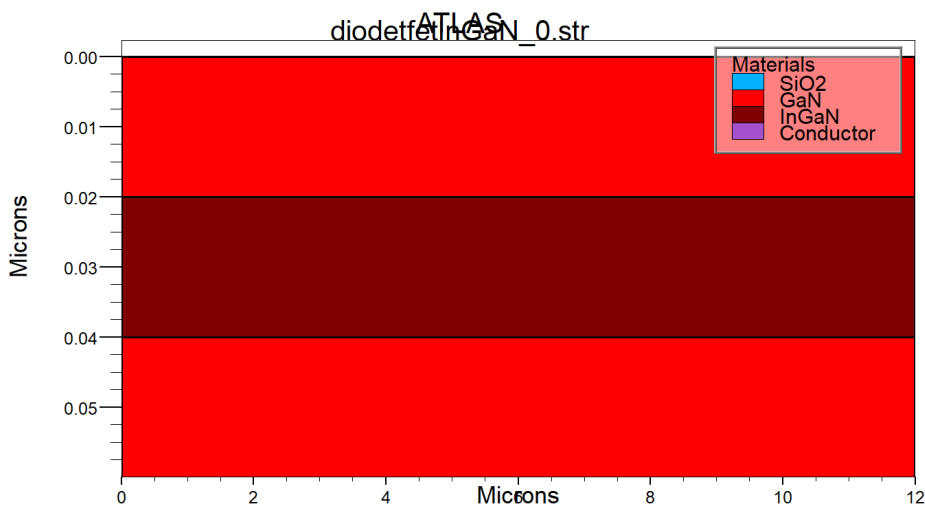


Figura 2.21 – Estructura del transistor TFET con canal de InGaN

Con $In_xGa_{1-x}N$ (Figura 2.22) se obtuvieron mejores resultados que cuando se simuló el material AlGaN, estos datos son parciales, ya que como se verá más adelante se realizaron ajustes para optimizar la respuesta de corriente del transistor.

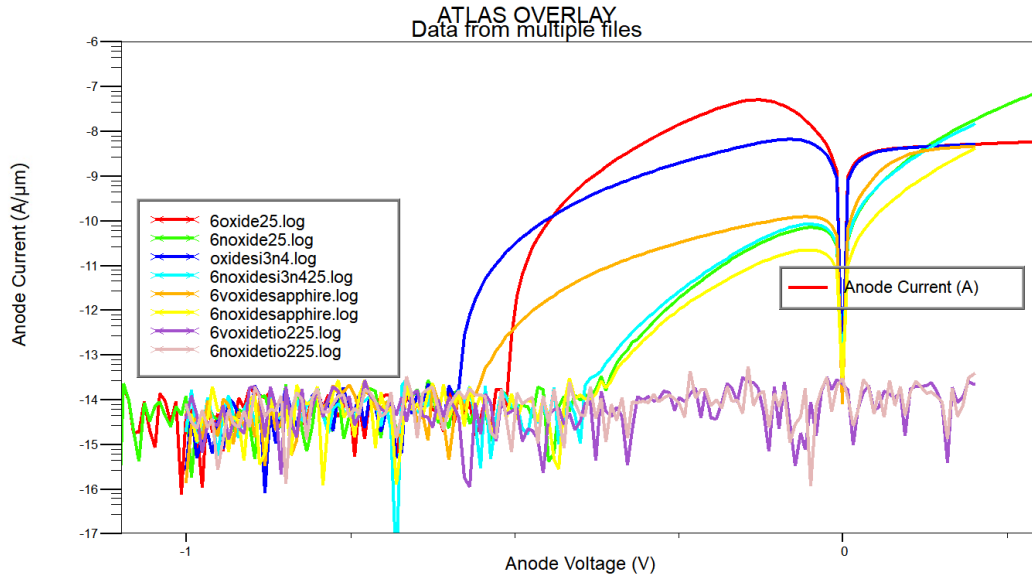


Figura 2.22 – Curvas de corriente de drenador para diferentes concentraciones de indio

2.4.1. Heteroestructura

La estructura del transistor se fue actualizando y se agregaron espesores a los metales de contacto y como se puede ver, se redujo el tamaño entre la compuerta y su extremo que por el momento solo cuenta con una compuerta, estas dimensiones nos ayudaron en reducir el tiempo de simulación además de haber observado diferencias por el simple hecho de agregarles un espesor a los metales y mejorar el código del programa.

Ahora dentro del canal se insertó el material para formar la heteroestructura GaN/In-GaN, continuando con pruebas solo con el fin de observar la respuesta respecto al espesor de la capa InGaN, que como se observa en la Figura 2.23, tiene un espesor de 0.36nm.

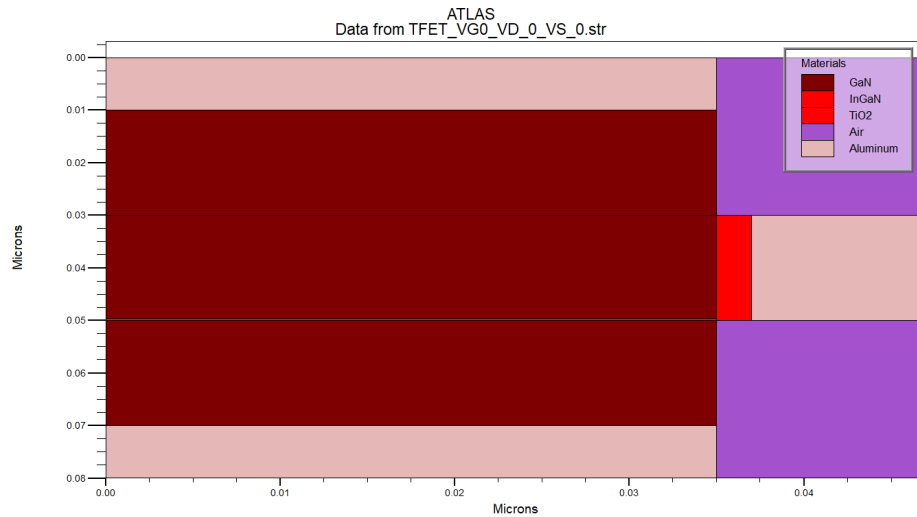
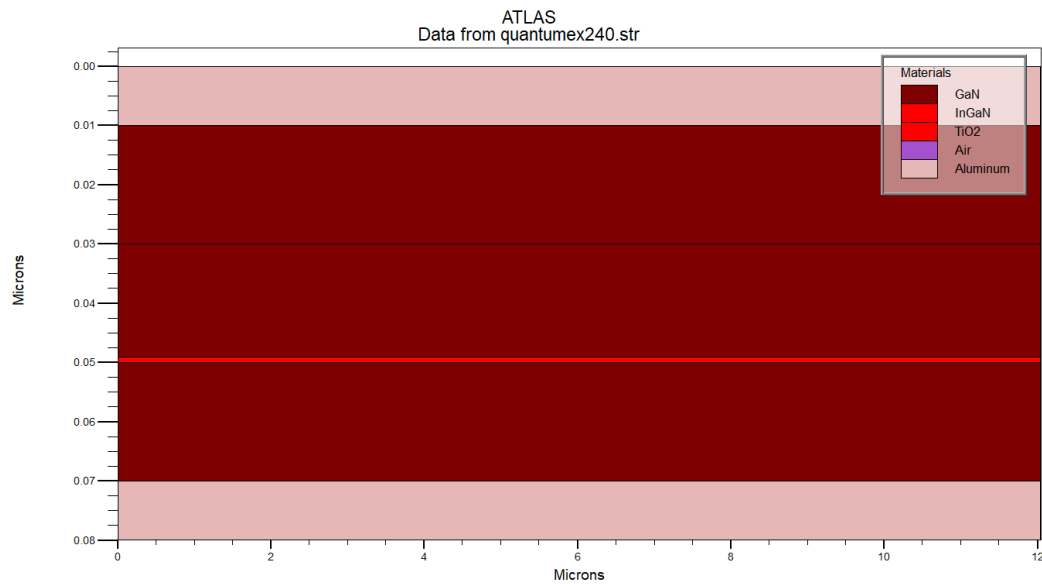


Figura 2.23 – Hetero estructura del TFET

Cabe mencionar que los tiempos de simulación para una estructura original con dimensiones de $12\mu\text{m}$ entre compuertas, toma un tiempo de hasta 14 horas, debido a la matriz para obtener los efectos por tunelamiento, es por eso que en los ejemplos manejan dimensiones reducidas para obtener resultados en minutos.

En la Figura 2.24 podemos ver a la estructura de $12\mu\text{m}$, a la cual se le realizó la misma prueba que con la de dimensiones anteriores y se obtuvieron los mismos resultados, por la perspectiva no se pueden ver los contactos de compuerta ni los dieléctricos.

Figura 2.24 – Heteroestructura con dimensiones de $12\mu\text{m}$ de compuerta a compuerta

2.4.2. Concentración de Indio

Para definir la concentración de indio del material $In_xGa_{1-x}N$ del canal, como se puede mostrar en la Figura 2.25 se simularon concentraciones desde 5 % hasta 32 % para definir el mejor resultado.

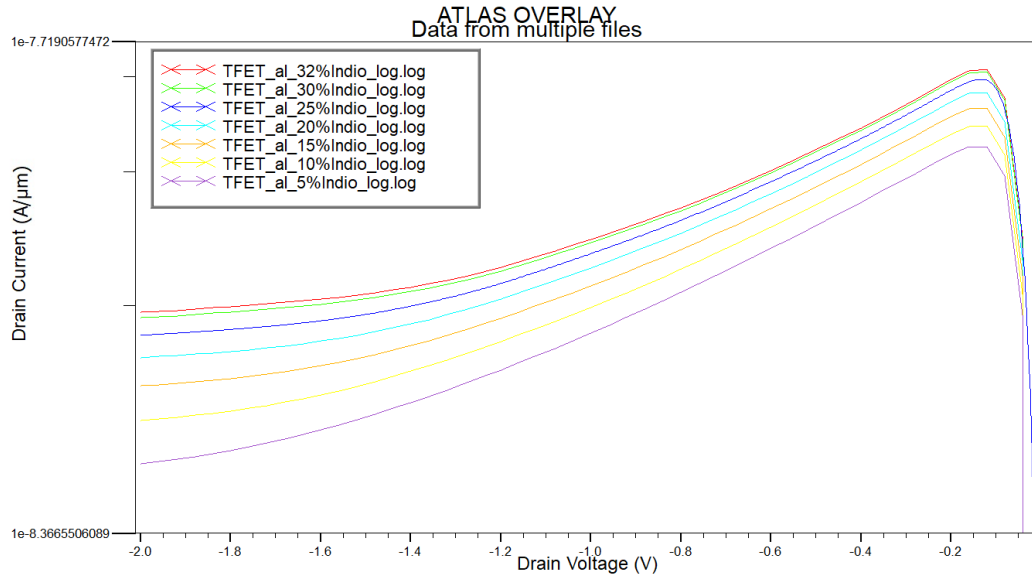


Figura 2.25 – Respuesta de corriente en función de la concentración de indio en el $In_xGa_{1-x}N$

2.5. Estructura final

Una vez definida la estructura (Figura 2.26), las concentraciones de los regiones y materiales, se comenzará con la caracterización del dispositivo. Como primera tarea se observó el comportamiento en el doblamiento de las bandas y el efecto de la heteroestructura en el efecto de tunelamiento.

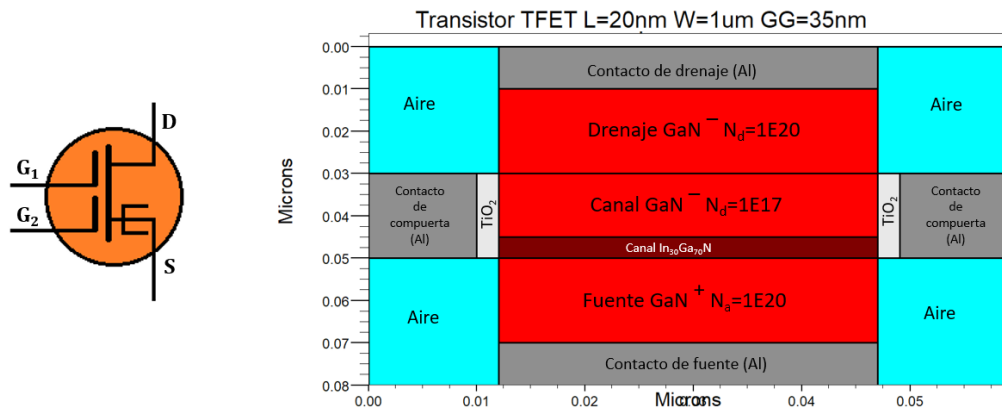


Figura 2.26 – Símbolo[7] y heteroestructura del transistor TFET con sus diferentes regiones.

2.5.1. Diagrama de bandas

Además de la respuesta eléctrica del circuito, a través de la estructura también podemos obtener información del comportamiento de los materiales y de los diferentes fenómenos que ocurren dentro del transistor.

Llamando la respuesta al modelo para las bandas de conducción y de valencia y realizando un corte vertical, dentro del canal y cerca de la compuerta, obtenemos el doblamiento de las bandas de conducción y de valencia debido al potencial aplicado en la compuerta.

Como se puede notar en la Figura 2.27, el doblamiento de las bandas y el efecto del material InGaN, favorece al mejoramiento del tunelamiento, al acercar a las bandas y permitir que los estados permitidos vacíos, puedan ser llenados, los cuales se difunden hacia la región intrínseca del canal.

Al utilizar un material con bandgap mayor al GaN, como el AlGaN, ocurriría un efecto contrario que con el InGaN analizado anteriormente, formándose una barrera de potencial de 5nm justo donde deseamos tener un traslape de las bandas de conducción y de valencia, lo cual requeriría un potencial extra en la compuerta para compensar ese incremento debido al bandgap.

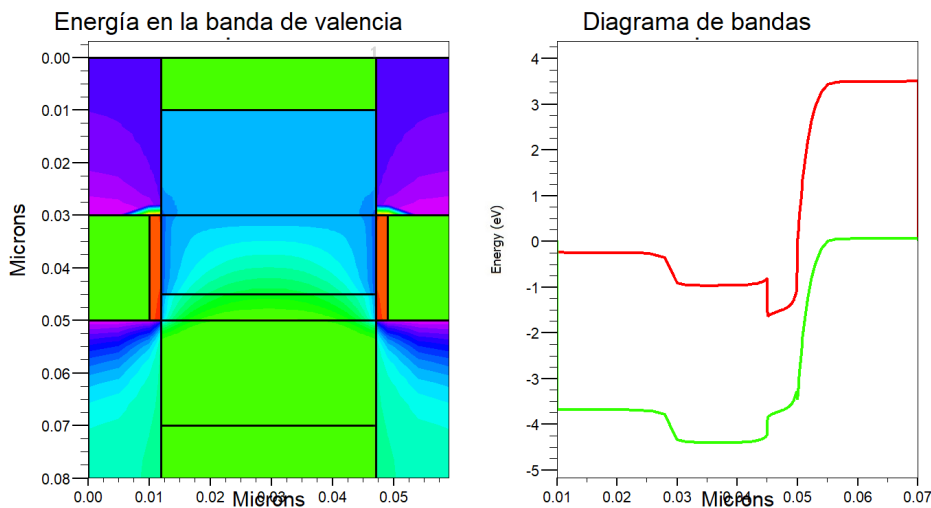


Figura 2.27 – Respuesta de las bandas de conducción y de valencia

Capítulo 3

Resultados

Todos los resultados obtenidos hasta esta revisión, se realizaron con el programa de análisis de elemento finitos, Atlas de Silvaco.

- Como primera tarea, se realizó un acercamiento con el software de simulación de dispositivos, para conocer su manejo; la sintaxis de programación, las diferentes partes del cuerpo del código para programar una estructura, la interpretación de los resultados, el almacenamiento interno de variables (entradas y salidas) y la interpretación de las gráficas.
- Se obtuvieron las corrientes de salida para una unión PN, en polarización directa y por primera vez se definió una estructura 2D de un diodo, y la malla de nodos, aprendiendo a definir el tipo de concentración, la cantidad de concentración etc.
- Enseguida se cambió a una estructura PIN y se obtuvieron las curvas características de corriente similares a las de la unión PN, introduciendo el concepto de material intrínseco.
- El siguiente paso, fue el agregar al código, los modelos para extraer los fenómenos cuánticos de tunelamiento y se logró observar por primera vez, la curva característica con pendiente negativa del diodo Túnel.
- Continuando y tomando en cuenta la configuración para un transistor de efecto de campo basado en la polarización inversa del diodo PIN, donde se agregan compuertas aisladas a la región intrínseca. Se pudo obtener y comparar los resultados con la bibliografía.
- Hasta el momento habíamos estado trabajando con Silicio y ahora se cambió por Nitruro de Galio GaN obteniendo una mejor respuesta de corriente.

3.1. Caracterización del dispositivo

Desde que se realizaron las primeras simulaciones del transistor para obtener tanto las curvas de salida I_D-V_D con valores discretos en la compuerta, como para observar en la estructura los fenómenos de tunelamiento, notamos que se requerían voltajes relativamente altos en la compuerta, para tener una respuesta apenas por arriba de la corriente de encendido del transistor y voltajes aún más altos para alcanzar un aumento de corriente. Una solución inmediata para corregir este problema era, reducir el espesor del dieléctrico de compuerta y así conseguir que el potencial eléctrico aplicado, lograra aumentar el efecto de campo en el canal, sin embargo, el hecho de reducir el espesor del óxido de silicio SiO_2 , implica intrínsecamente, provocar con una fuga de corriente desde la región intrínseca hacia la terminal de compuerta a través del óxido por efecto de tunelamiento, lo cual es un efecto indeseado.

Un método alternativo para incrementar la corriente en el drenador, es usar dieléctricos de alta k , es decir, aislantes con una constante dieléctrica alta, incrementando así la capacitancia de compuerta, sin el problema de las fugas de corriente.

Para comprobar que el cambio de dieléctrico mejoraría la respuesta del transistor, se analizaron 3 óxidos: SiO_2 , Al_2O_3 y TiO_2 , y mediante las curvas de corriente transferencial y de salida, se obtuvieron las respectivas gráficas y a partir de estas, se obtuvieron los datos correspondientes a la corriente máxima, transconductancia, el voltaje de encendido, el swing de subumbral, el DIBL, el voltaje Early, la resistencia de salida, las corrientes de encendido y apagado, así como la resistencia de encendido.

3.2. Curvas de transferencia ID-VG

Las curvas de transferencia corresponden a la respuesta en corriente del drenador respecto a la fuente I_{DS} contra el voltaje de compuerta V_{GS} , como se puede ver en la Figura 3.2. Como resultados, se analizan las curvas de transferencia (Figura 10), la cual consiste en la corriente de drenaje en escala logarítmica en función de el voltaje de compuerta. Debido a que la región de subumbral, tiene un comportamiento exponencial, en escala logarítmica esta se puede ver como una curva recta, y a partir de esta se puede obtener la pendiente de subumbral, la cual define la variación de la corriente en función del cambio al voltaje de compuerta en esta región de operación del transistor para aplicaciones de bajo consumo y altas frecuencias.

Además, podemos observar que, para 2 voltajes de drenaje distintos, la curva de salida se recorre, este fenómeno conocido como DIBL (Drain-Induced Barrier Lower), significa que ocurre una reducción en el voltaje de encendido, debido al incremento en el voltaje de drenaje. Más adelante se verá que esto se acentúa con valores de canal estrechos.

3.2.1. Curva transferencial con SiO₂

Para obtener las curvas transferenciales en general o como en este caso para un dieléctrico en específico, se realizó un barrido de voltaje a la compuerta del transistor, mientras se mantenía un voltaje constante entre el drenador y la fuente, como se muestra en la Figura 3.1

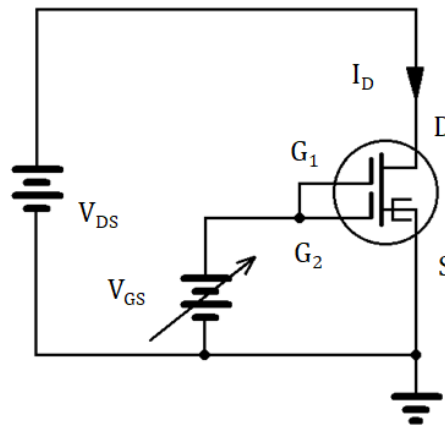


Figura 3.1 – Diagrama del circuito de polarización para obtener las curvas transferenciales

A partir de la curva lineal $I_D - V_G$ (Figura 3.2), se puede obtener más información, por ejemplo, la razón de cambio instantánea de la corriente respecto al voltaje nos da la transconductancia g_m , y a su vez la derivada de la transconductancia en su punto más alto, nos señala el voltaje de encendido, en la coordenada x de dicho punto. En este caso al referirnos al mismo caso del inicio, al no encender el transistor es por ello que no observamos la curva de saturación del transistor (Figura 3.2).

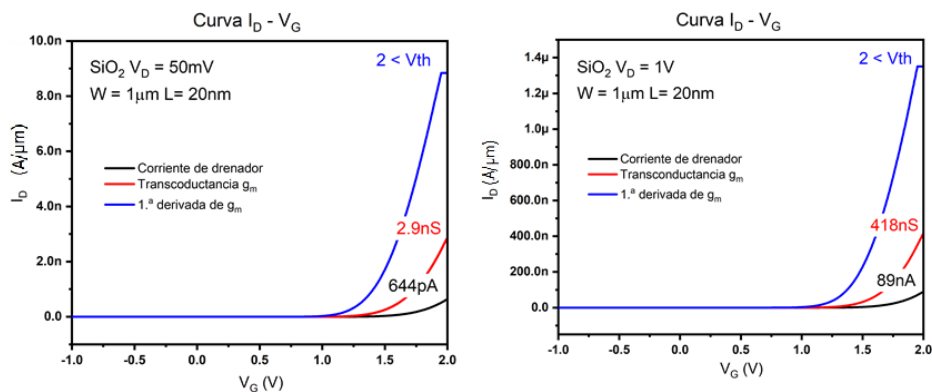


Figura 3.2 – Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta SiO₂ y voltaje de drenador V_D a 50mV

Como pudimos ver, la respuesta de corriente del transistor es baja, debido a que el voltaje de encendido era más alto que 2V, sería necesario entonces, hacer algo para poder reducir ese voltaje umbral de compuerta. La solución inmediata sería acercar más el contacto de compuerta y así aumentar el campo aplicado, sin embargo, para el SiO2 esta solución solo implicaría una fuga de corriente por efecto de tunelamiento entre los electrones del canal hacia la compuerta. Sabemos por el estudio de los transistores que el capacitor MOS de compuerta está definido como:

$$C = \frac{\kappa \epsilon_0 A}{t_{ox}} \quad (3.1)$$

Una solución es entonces usar los dieléctricos de alta k o constante dieléctrica grande

3.2.2. Curva transferencial con Al₂O₃

Se hicieron pruebas con Al₂O₃ y TiO₂ y se obtuvieron los resultados de las Figuras 3.3 y 3.4, y como podemos observar se redujo el voltaje de umbral como se esperaba. Y a su vez aumento la corriente y la transconductancia para Al₂O₃.

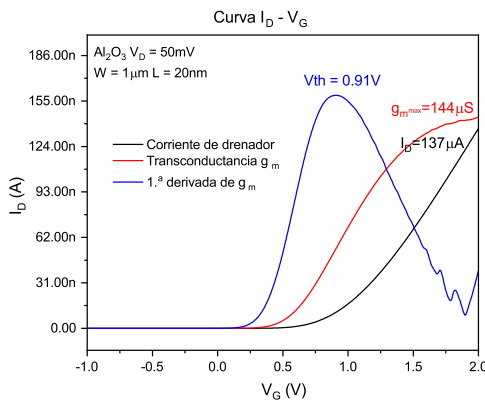


Figura 3.3 – Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta Al₂O₃ y voltaje de drenador V_D a 50mV

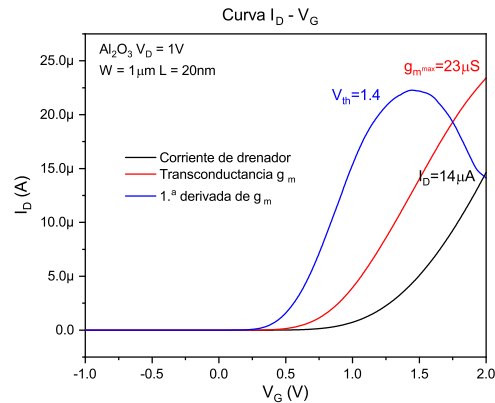


Figura 3.4 – Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta Al₂O₃ y voltaje de drenador V_D a 1V

La Tabla3.1 muestra la corriente máxima, transconductancia y voltajes de umbral para los 3 dieléctricos de compuerta con voltaje de drenaje fijos a 50mV y 1V.

| | I_{max} | | Transconductancia | | V_{th} | |
|-------|------------|----------|-------------------|----------|--------------|--------------|
| | $V_D=50mV$ | $V_D=1V$ | $V_D=50mV$ | $V_D=1V$ | $V_D=50mV$ | $V_D=1V$ |
| SiO2 | 644pA | 89nA | 2.9nS | 418nS | $2 < V_{th}$ | $2 < V_{th}$ |
| Al2O3 | 137nA | 14µA | 144nS | 23µS | 0.91V | 1.4V |
| TiO2 | 524nA | 49µA | 78nS | 40µS | -0.09V | 0.66V |

Tabla 3.1 – Corrientes, transconductancias y voltajes de umbral

3.2.3. Curva transferencial con TiO₂

Repitiendo ahora para el dieléctrico *TiO*₂, se puede ver en las Figuras 3.5 y 3.6 que se reduce el voltaje de encendido, inclusive con 50mV en voltaje de drenador, el transistor enciende desde un valor negativo.

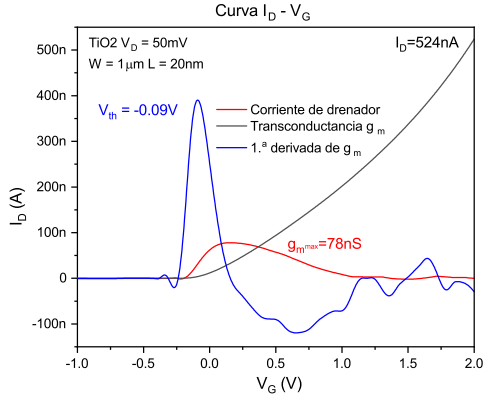


Figura 3.5 – Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta TiO_2 y voltaje de drenador V_D a 50mV

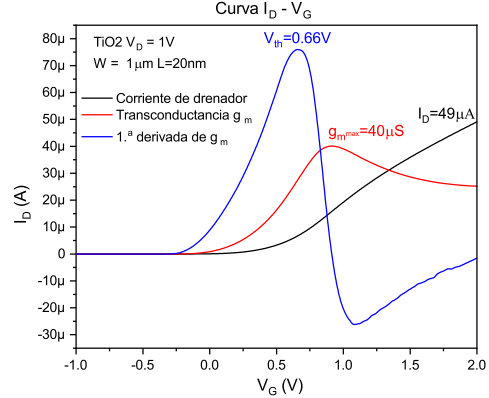


Figura 3.6 – Curvas de corriente I_D transconductancia g_m y voltaje de encendido V_{th} con dieléctrico de compuerta TiO_2 y voltaje de drenador V_D a 1V

Realizando ahora las curvas de transferencia en escala logarítmica como se muestra en las Figuras 3.7 3.8 y 3.9, para los 3 dieléctricos, y analizando las corrientes I_D - V_G , se puede notar que las curvas con mayor pendiente y calculando el Swing de subumbral, tenemos que para el TiO_2 este valor está por debajo de los 60mV/década. Otros valores que podemos obtener de las curvas es el DIBL y las corrientes de apagado y encendido.

$$DIBL = \frac{V_{TH} \Big|_{V_{DS}=V_1} - V_{TH} \Big|_{V_{DS}=V_2}}{V_2 - V_1} \quad (3.2)$$

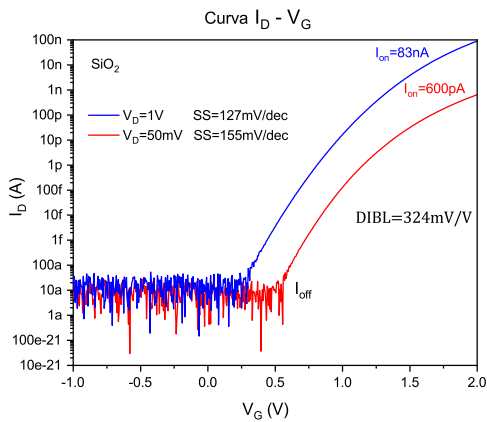


Figura 3.7 – Curvas de corriente transferencial I_D - V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de SiO_2

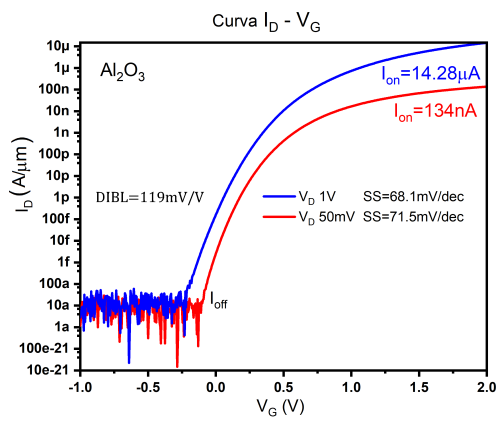


Figura 3.8 – Curvas de corriente transferencial I_D - V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de Al_2O_3

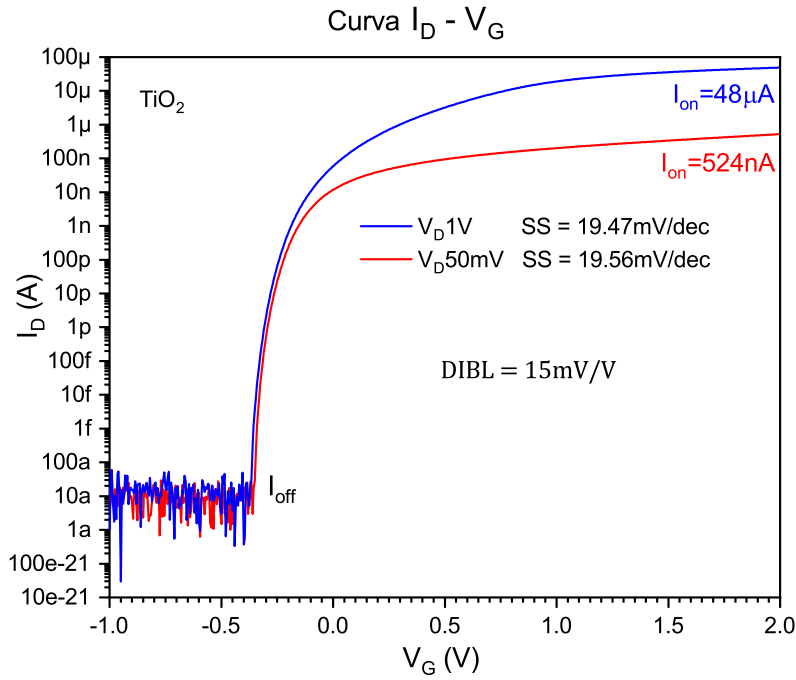


Figura 3.9 – Curvas de corriente transferencial I_D - V_G , con V_D a 50mV y 1V, obteniendo corrientes de encendido y apagado I_{on} I_{off} , efecto DIBL y el swing de subumbral para un dieléctrico de compuerta de TiO_2

La Tabla 3.2 muestra los resultados para las corrientes de encendido y apagado, el *swing* de subumbral y el DIBL, para los 3 dieléctricos de compuerta y para voltaje de drenador fijos a 50mV y 1V

| | I_{off} | I_{on} | | SS | | DIBL |
|-----------|-----------|------------|----------|-------------|-------------|---------|
| | | $V_D=50mV$ | $V_D=1V$ | $V_D=50mV$ | $V_D=1V$ | |
| SiO_2 | 10aA | 500pA | 83nA | 155mV/dec | 127mV/dec | 324mV/V |
| Al_2O_3 | 10aA | 134nA | 14.28μA | 71.5mV/dec | 68.1mV/dec | 119mV/V |
| TiO_2 | 10aA | 524nA | 48μA | 19.56mV/dec | 19.47mV/dec | 15mV/V |

Tabla 3.2 – SS, DIBL, I_{on} , I_{off}

3.2.4. Curvas de salida

Más datos que podemos obtener de la curva de salida como habíamos visto para el caso del SiO_2 , eran las regiones de operación del transistor, que en el caso del Al_2O_3 y TiO_2 , ahora si aparecen todas las regiones.

De la región de saturación podemos obtener la resistencia de salida, calculando la inversa de la pendiente, si prolongamos estas pendientes de cada curva de la región de saturación, vemos (Figura 3.10 y 3.11) como tienden a converger en un punto, el cual es llamado Voltaje Early.

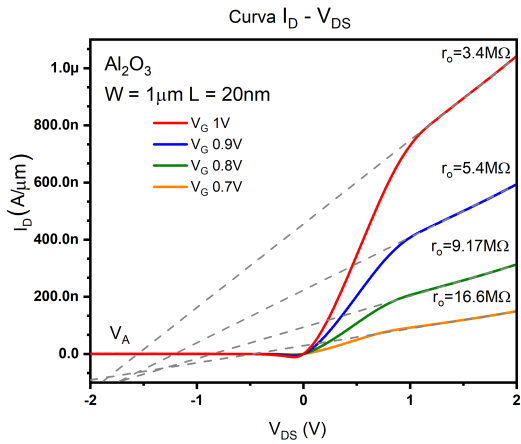


Figura 3.10 – Curvas de corriente de salida $I_{DS}-V_{DS}$ para varios voltajes V_G , obteniendo la resistencia de salida en saturación r_o y voltaje Early V_A para Al_2O_3

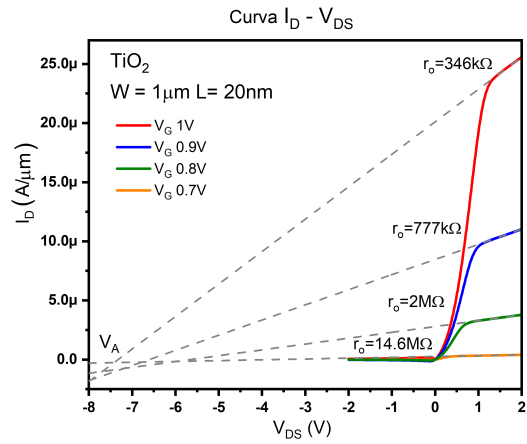


Figura 3.11 – Curvas de corriente de salida $I_{DS}-V_{DS}$ para varios voltajes V_G , obteniendo la resistencia de salida en saturación r_o y voltaje Early V_A para TiO_2 .

Un dato más que se puede obtener de las curvas de salida (Figura 3.12) es la resistencia de encendido, la cual se puede obtener como el inverso de la pendiente de la región lineal.

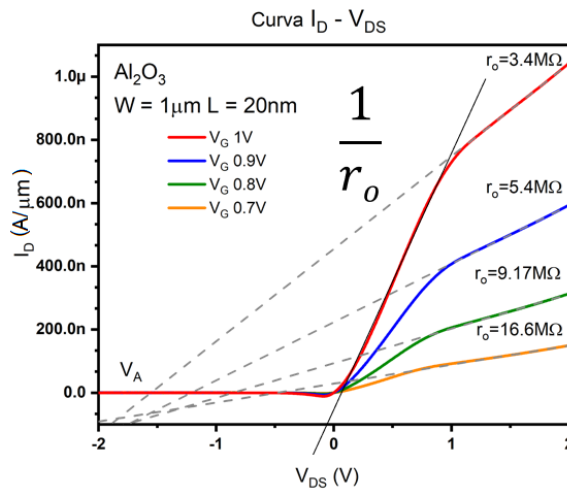


Figura 3.12 – Curva de salida y resistencia de encendido

La Tabla 3.3 muestra los datos para la resistencia de encendido y los voltajes de Early obtenidos para los 3 dieléctricos a partir de las curvas de salida y para los voltajes fijos de compuerta de 0.7V, 0.8V 0.9V y 1V, así como los voltajes de *Early* para los mismos voltajes de compuerta

| | r_o para V_G | | | | V_A | | | |
|--------------------------------|------------------|--------|-------|-------|-------|--------|--------|--------|
| | 0.7V | 0.8V | 0.9V | 1V | 0.7V | 0.8V | 0.9V | 1V |
| SiO ₂ | x | x | x | x | x | x | x | x |
| Al ₂ O ₃ | 16.6MΩ | 9.17MΩ | 5.4MΩ | 3.4MΩ | -0.5V | -0.85V | -1.2V | -1.54V |
| TiO ₂ | 14.6MΩ | 2MΩ | 777kΩ | 346kΩ | -3.5V | -5.57V | -6.52V | -7.3V |

Tabla 3.3 – Voltaje Early, R_{out}

Finalmente, la Tabla 3.4 muestra la resistencia de salida para los voltajes de compuerta de 0.7V, 0.8V, 0.9V, y 1V en compuerta para los 3 dieléctricos, a partir de las curvas de salida.

| | r_{on} para V_G | | | |
|--------------------------------|---------------------|-------|--------|--------|
| | 0.7V | 0.8V | 0.9V | 1V |
| SiO ₂ | x | x | x | x |
| Al ₂ O ₃ | 9MΩ | 2.5MΩ | 2MΩ | 1.2MΩ |
| TiO ₂ | 1.25MΩ | 174kΩ | 71.4kΩ | 35.7kΩ |

Tabla 3.4 – R_{on}

Finalmente, basado en el modelo eléctrico de un transistor MOS en su versión más simple, podemos observar (Figura 3.13) que contamos con la transconductancia, la resistencia de salida, la resistencia de encendido, además de conocer el DIBL el swing de subumbral, el V_{th} , entre otros para obtener un modelo eléctrico.

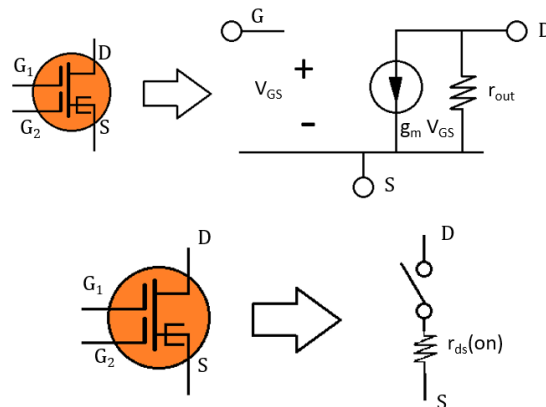


Figura 3.13 – Símbolo y modelo eléctrico más simple para el transistor

3.2.5. Efecto de canal corto DIBL

Con la reducción de la longitud de compuerta, el efecto de canal corto DIBL (*Drain Induced Barrier Lowering*) se hace obvio. Lo cual produce la modulación de la barrera de potencial, debido no solo al voltaje en la compuerta si no por el voltaje de drenador.

Por esta razón, se realizaron simulaciones con distintas longitudes de canal, comenzando con una longitud de 20nm. Como sabemos, el canal del transistor túnel está formado por 2 regiones, una con GaN de 15nm y una región de $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ de 5nm, esta última permanecerá constante debido a que es la longitud suficiente para su propósito como vimos anteriormente y entre las 2 regiones suman 20nm.

De los resultados obtenidos al analizar los 3 dieléctricos, se realizó la medición del DIBL para esos casos. Ahora se lleva a cabo el análisis en función de la longitud de canal para $L=20\text{nm}$, $L=50\text{nm}$, $L=100\text{nm}$, y $L=200\text{nm}$.

En la Figura 3.14, se muestra el cambio en las curvas $I_D(V_G)$ para valores constantes de drenador, $V_D=50\text{mV}$ y $V_D=1\text{V}$ respectivamente. Junto a la gráfica se presenta la distribución del potencial eléctrico dentro de la estructura, a fin de ilustrar el cambio en función de la longitud del canal.

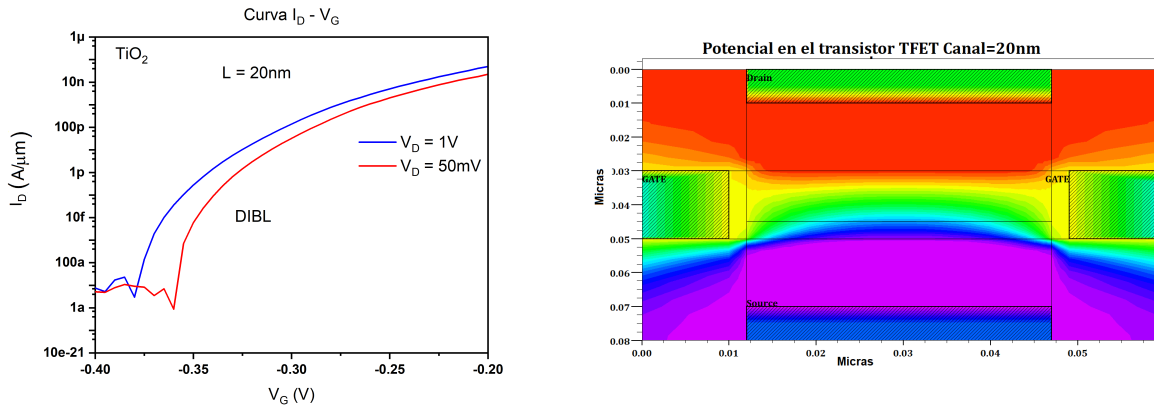


Figura 3.14 – Curvas $I_D(V_G)$ para $V_D=50\text{mV}$ y 1V y la distribución del potencial eléctrico dentro de la estructura

Como resultado en el cambio de voltaje V_D podemos observar una separación en las curvas cercano a la corriente de apagado. Dicho resultado corresponde al de la Figura 3.9 estudiada anteriormente, en la que medimos un DIBL de $15\text{mV}/\text{V}$, que significa que por cada incremento de 1V en el drenador respecto a la fuente, la curva aparecerá 15mV antes para un voltaje de compuerta V_G dado.

El cálculo obtenido del DIBL cuando se analizaron los diferentes dieléctricos como alternativa para el aislante de compuerta, fue realizado con un barrido en el voltaje en un rango de -1V a 2V. Para analizar el efecto por el ancho de canal, se redujo el rango de el voltaje de compuerta de -400mV a -200mV con el fin de observar con mayor precisión los cambios en el voltaje de encendido.

En la Figura 3.15 se analiza el caso cuando el canal es de 50nm, formado por una región de GaN de 45nm y una de región de $\text{In}_{0.3}\text{Ga}_{0.7}\text{N}$ de 15nm.

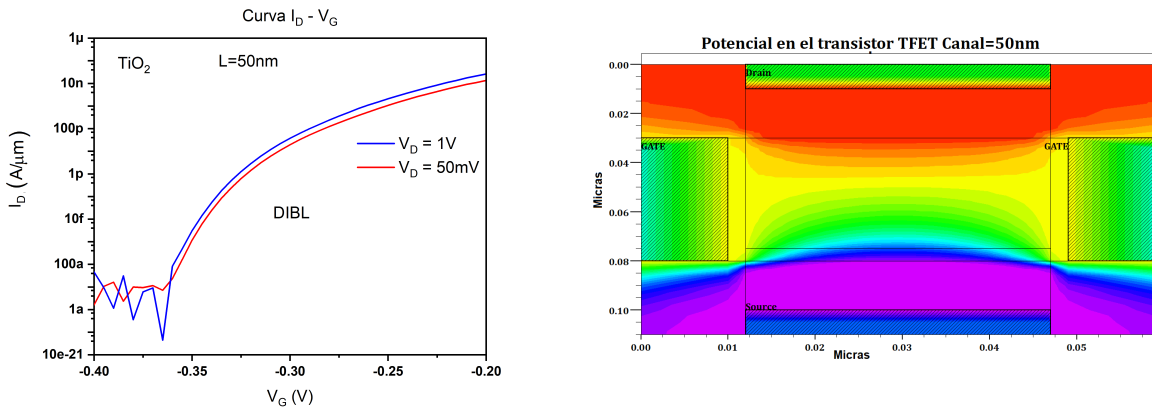


Figura 3.15 – Curvas $I_D(V_G)$ para un canal de longitud $L=50\text{nm}$ y su distribución de potencial eléctrico en la estructura

El resultado del incremento del canal de 20nm a 50nm refleja un DIBL según las curvas $I_D(V_G)$, de 5mV/V y conforme el canal aumenta su tamaño, el potencial dentro del canal se vuelve cada vez más uniforme, disminuyendo el efecto del voltaje de drenador sobre la modulación del voltaje de compuerta para el transistor.

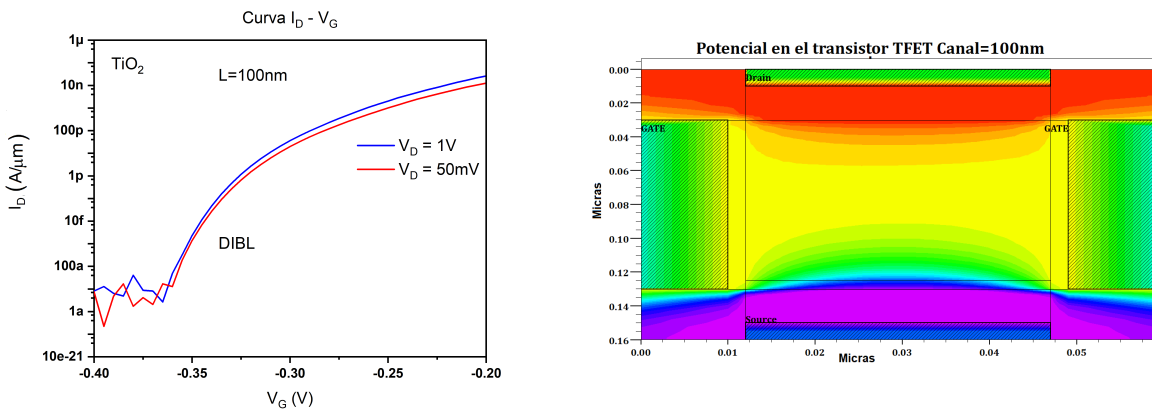


Figura 3.16 – Curvas $I_D(V_G)$ para un canal de longitud $L=100\text{nm}$ y su distribución de potencial eléctrico en la estructura

Para una longitud de compuerta $L=100\text{nm}$ como se muestra en la Figura 3.16 el DIBL se mantiene en 5mV/V y se puede apreciar como en la región del canal, el potencial se ve mucho más uniforme y cada vez menos significativo el efecto del voltaje $V_{(DS)}$ sobre la modulación de la corriente.

Finalmente, para un canal de 200nm seguimos teniendo un DIBL de 5mV/V y debido a que dejó de ser un dispositivo de canal corto, el voltaje de polarización V_{DS} , no modifica la barrera de potencial en la fuente (Figura 3.17)

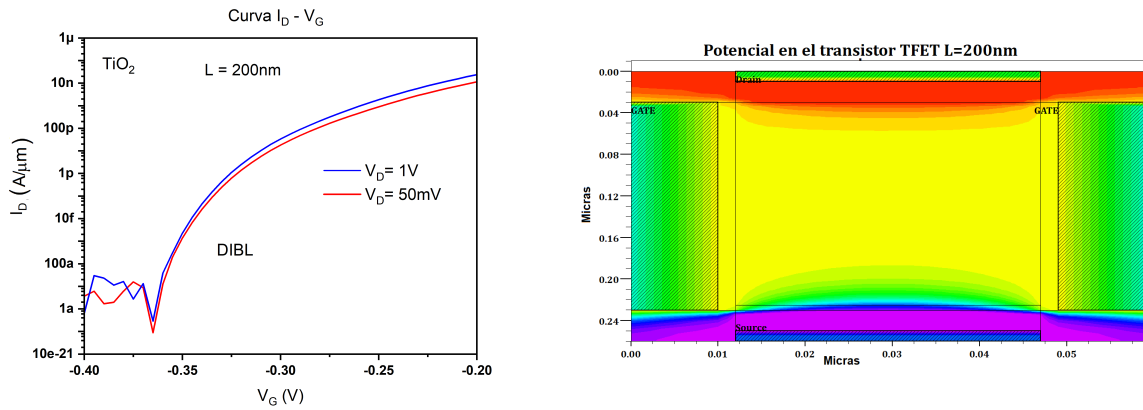


Figura 3.17 – Curvas $I_D(V_G)$ para un canal de longitud $L=200nm$ y su distribución de potencial eléctrico en la estructura

En resumen, se pudo mostrar el efecto del canal corto el cual, está relacionado con la constante dieléctrica del aislante de compuerta y con los dieléctricos de alta K como vimos en las Figuras 3.7, 3.8 y 3.9. Para el caso del TiO_2 y considerando un canal de 20nm, pudimos notar que estuvimos al borde entre un canal corto y uno largo ya que no vimos una modulación significativa con longitudes de canal de 20nm y 50nm, a diferencia de las simulaciones con SiO_2 y el Al_2O_3 donde obtuvimos DIBL de 324mV/V para SiO_2 y 119mV/V para Al_2O_3 .

3.3. Atlas en modo mezclado

Uno de los objetivos finales de este trabajo, consistía en obtener a partir de las simulaciones del dispositivo en Silvaco, todos los parámetros posibles que lo representaran mediante un modelo eléctrico, para realizar pruebas del dispositivo en un simulador de circuitos como Spice.

Una ventaja de Silvaco es que cuenta con la capacidad de mezclar el análisis de los dispositivos realizados en Atlas con componentes discretos en un lenguaje tipo Spice dentro del mismo código de simulación llamado modo mezclado.

Lo mejor de esto es que se puede simular al dispositivo sin las limitaciones de un modelo eléctrico por más parámetros que tengan y con la capacidad de poder manipular cualquier parámetro físico del dispositivo directamente en Atlas, con la ventaja de optimizarlo antes de realizar pruebas de fabricación con el gasto en materiales y por el tiempo que eso representa.

3.3.1. Curva de transferencia

La curva de transferencia realizada ahora en modo mezclado al igual que en el modo realizado anteriormente en atlas, corresponde a un barrido en el voltaje de compuerta, polarizando el drenador y midiendo la corriente I_D .

En el diagrama de la Figura 3.18, se muestra una representación en el programa spice del esquema para explicar la polarización del transistor túnel FET propuesto, donde la terminal de drenaje está conectada al polo positivo de la fuente de voltaje V1, conectando la fuente hacia el nodo de tierra y la compuerta hacia la fuente V2.

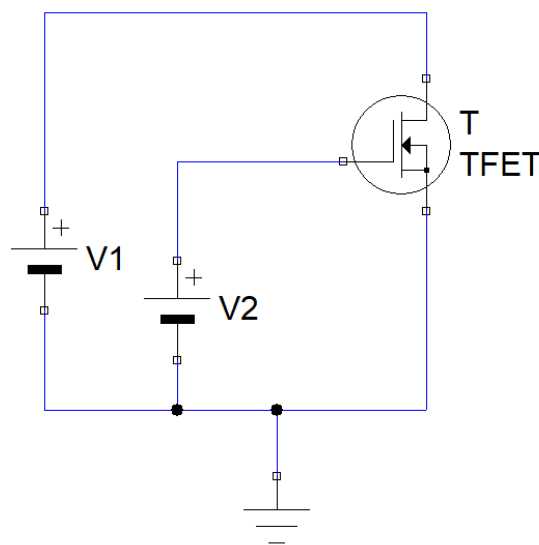


Figura 3.18 – Esquema simple de polarización para obtener una curva transferencial

Para obtener la curva de transferencia, se polarizó el drenador con $V_1=2V$ constante, y se realizó un barrido del voltaje V_2 , de 0 a 3V, obteniendo la curva azul de la Figura 3.19, correspondiente a la corriente I_D :

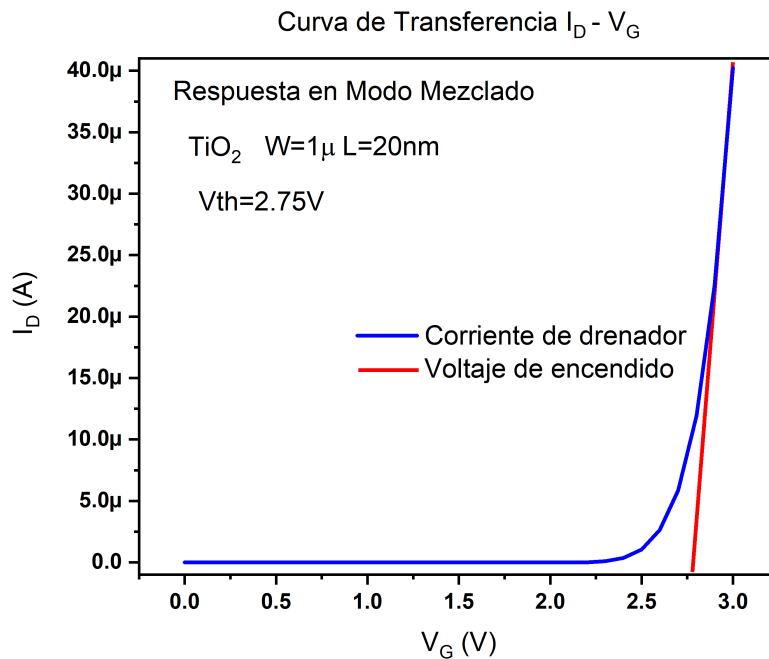


Figura 3.19 – Curva transferencial del transistor en modo mezclado

Cabe aclarar que debido a las diferencias obtenidas entre los resultados mostrados en la Figura 3.19 del análisis del dispositivo en Atlas y lo obtenido en la Figura 3.6, donde el voltaje de encendido era de 0.66V, se deba a incorporar el llamado modo mezclado y a una posible omisión en el código.

Sin embargo, la motivación de continuar en modo mezclado se debió a los resultados positivos, y que se logren igualar en un trabajo a futuro las respuestas en ambos modos al completar el código.

Sin dudar, las ventajas de poder simular el dispositivo y poder modificar parámetros físicos del dispositivo superan al de cualquier modelo eléctrico, sobre todo por los parámetros eléctricos que se requerirían para conseguir las corrientes por efecto túnel.

3.3.2. Análisis DC

Continuando con el modo mezclado de Atlas, se definió el código del esquema mostrado en Figura 3.20, donde se polarizó la fuente $V1=2V$, agregando una resistencia entre $V1$ y el drenador de $470K\Omega$, realizando un barrido de la fuente $V2$ desde 0 a 3V, con la intención de medir el voltaje en la terminal de drenador.

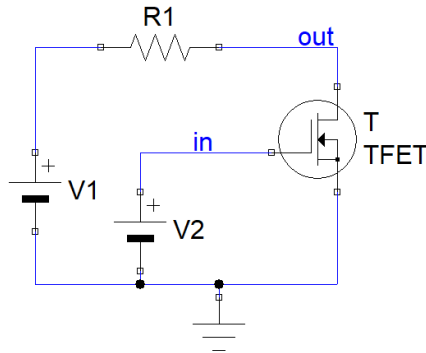


Figura 3.20 – Esquema de polarización del transistor Túnel FET para el análisis DC

La resistencia en serie con el transistor, constituyen un divisor de voltaje, el barrido de voltaje aplicado en la compuerta produce una variación de la conductividad(resistencia) del transistor entre las terminales de drenaje y fuente, lo que produce una variación del voltaje en la salida entre ambas resistencias. La corriente máxima que pueda manejar el transistor define la resistencia en serie que se puede usar para una máxima transferencia de potencia.

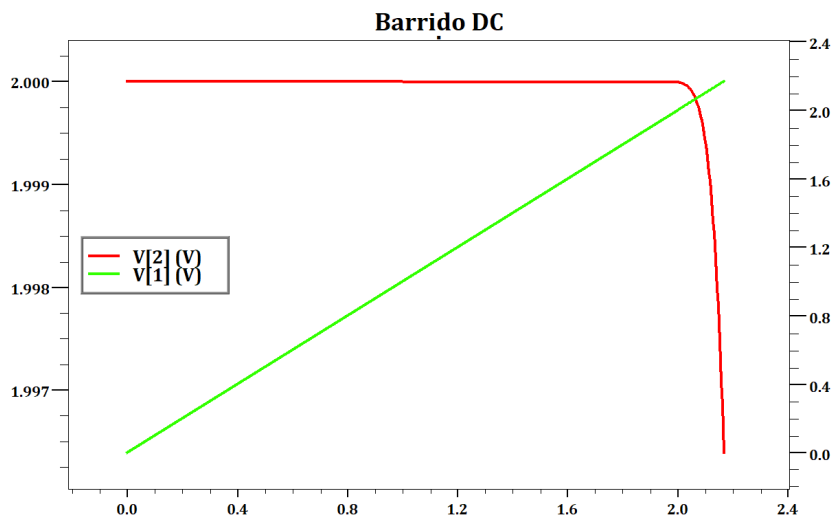


Figura 3.21 – Barrido en DC del transistor túnel FET

En la figura 3.21 se puede ver la línea recta que representa al barrido de voltaje en compuerta, y la respuesta en voltaje de salida del transistor que cambia de 2V y descende conforme aumenta la conductancia en el transistor.

3.3.3. Análisis transitorio

El análisis transitorio se refiere al estudio del comportamiento de un circuito en función del tiempo, donde la respuesta dependerá de los componentes que lo integren, ya que cuando estos son energizados, dan lugar a procesos transitorios y estacionarios.

Con el barrido de DC obtenemos el punto de operación donde queremos que opere el transistor, en la Figura 3.22 podemos ver la configuración para probar al dispositivo, un amplificador clase A. Con esto conocemos $R2=470k\Omega$ y el divisor de voltaje entre $R4$ y $R5$ que definen el punto de operación, a la entrada de la compuerta a través de un capacitor, se acopla la señal senoidal y finalmente para efecto de observar la salida alterna, se emplea un buffer y un filtro para desacoplar la señal en DC.

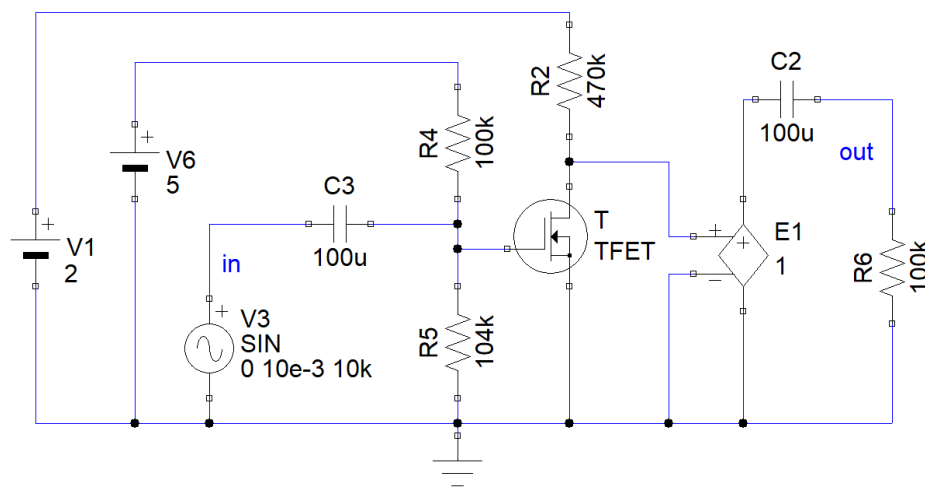


Figura 3.22 – Amplificador Clase A con el transistor TFET

En las siguientes líneas podemos ver la sección del código donde se inicia el modo mezclado de Atlas y se describe el esquema de la Figura 3.22.

```

go atlas
.BEGIN
V1 4 0 2
R1 4 2 470K
R2 3 0 1
V2 6 0 5
R3 6 1 100k
R4 1 0 104k
C2 in 1 100u
E1 9 0 2 0 1
C3 9 out 100u
R5 out 0 100k
V3 in 0 SIN 0 50e-3 10k
ATFET 1=GATE 2=DRAIN 3=SOURCE INFILE=quantumex240.str WIDTH=1000
.numeric dtmin=0.5e-06 dtmax=1e-06
.options print
.log outfile=ampliorigin5
.load infile=ecldc3
.TRAN 400ns 0.0004
.END

```

La respuesta transitoria se muestra en la Figura 3.23. La señal roja corresponde a la señal de la fuente senoidal que se acopla al divisor de voltaje, luego la transconductancia del transistor convierte el voltaje de compuerta a corriente que fluye por el drenador, reflejándose como voltaje en la terminal del drenador variando entre 0 y 2 volts como se observa en la señal azul aumentada.

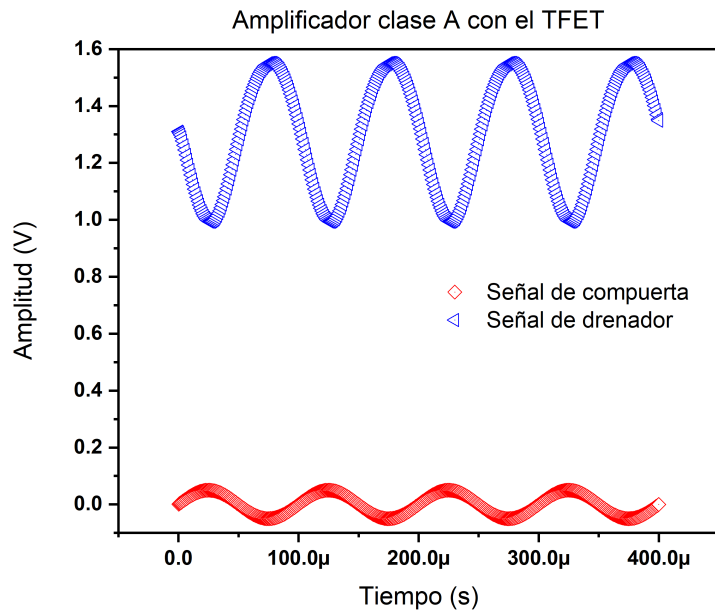


Figura 3.23 – Señal de entrada y salida del amplificador TFET

Después del filtro para desacoplar la señal en DC amplificada obtenemos en corriente alterna la señal de entrada y salida en la Figura 3.24

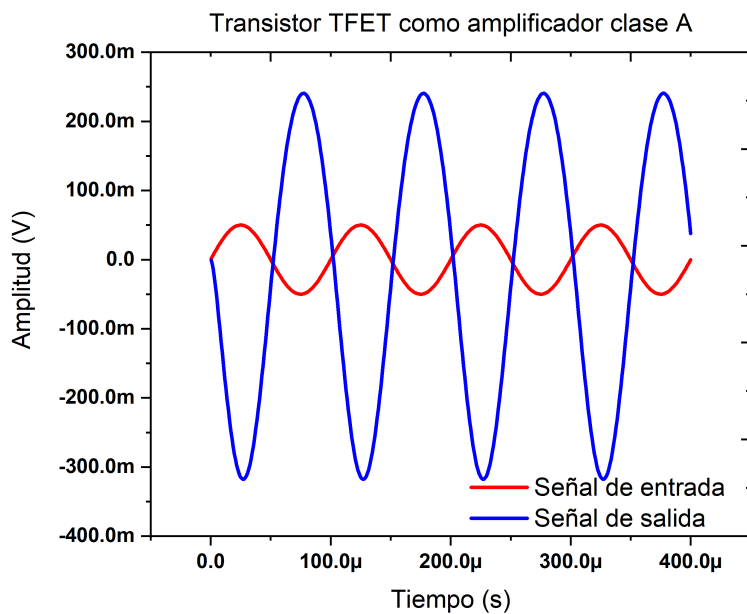


Figura 3.24 – Señales de entrada y salida del amplificador TFET

3.3.4. Análisis AC

Para conocer el ancho de banda del amplificador, la frecuencia de corte y el producto ganancia ancho de banda, se realiza un análisis AC, el cual consiste en definir la señal de entrada en la sintaxis de cualquier programa de análisis de circuitos y este realizara un barrido en frecuencia de la señal, obteniendo en una escala generalmente en decibelios de la señal amplificada.

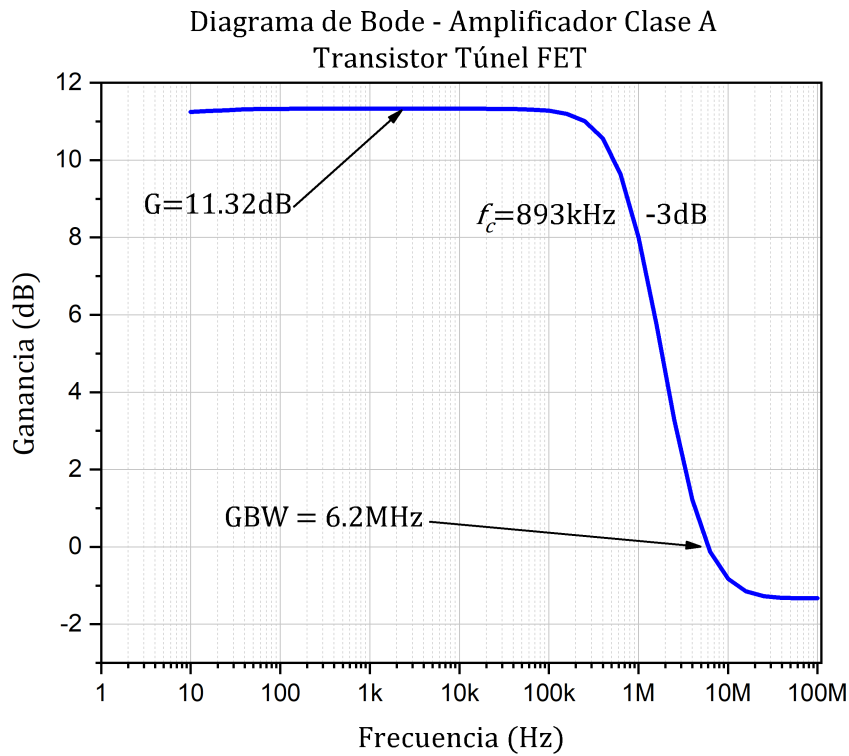


Figura 3.25 – Diagrama de Bode del amplificador TFET

La Figura 3.25 muestra la respuesta del amplificador, de la cual logramos obtener una frecuencia de corte de 893MHz, un producto ganancia ancho de banda de 6.2MHz y una ganancia máxima de 11.3dB.

3.4. Conclusiones

Se modeló la estructura de un transistor de efecto de campo por tunelamiento mediante el programa de simulación de dispositivos ATLAS de SILVACO. Se obtuvieron resultados por efecto túnel usando Silicio como material inicial.

Continuando con GaN como material de interés, se realizaron pruebas para mejorar la corriente de drenador con los siguientes estudios:

- La elección del nitruro $\text{In}_X\text{Ga}_{1-X}\text{N}$ e $\text{Al}_X\text{Ga}_{1-X}\text{N}$ que mejorara la colección de corriente por tunelamiento de banda a banda.
- Se realizaron barridos en la concentración X obteniendo el mejor resultado para $\text{In}_{.3}\text{Ga}_{.7}\text{N}$ y $\text{Al}_{.3}\text{Ga}_{.7}\text{N}$
- Del $\text{In}_X\text{Ga}_{1-X}\text{N}$ se obtuvo la mayor corriente, modulando el ancho de esta región desde 1nm como mínimo, eligiendo a 5nm como el ancho suficiente.

La corriente de encendido requería voltajes altos en compuerta, dando pie a el uso de dieléctricos de alta k , se analizaron los siguientes: SiO_2 , Al_2O_3 y TiO_2 , eligiendo al TiO_2 como aislante de compuerta.

La dimensión del dispositivo entre las compuertas, era de $12\mu\text{m}$, tomando mucho tiempo de simulación y se redujo a 35nm para agilizar los análisis, para finalmente comprobar su funcionamiento con la distancia original.

Del análisis del dispositivo se obtuvieron los siguientes parámetros: Swing de subumbral, DIBL, rout, ron, transconductancia (gm) y voltaje de encendido.

El canal compuesto por los materiales GaN/InGaN que originalmente tenía una longitud $L=20\text{nm}$, se varió entre 20nm a 200nm con el fin de observar cómo afectaba la longitud de canal con el DIBL y por ende al voltaje de encendido.

Una vez analizado todo el dispositivo semiconductor en Atlas, se continuó con una opción que el mismo Atlas posee y que es la simulación del dispositivo semiconductor como un componente en un circuito eléctrico. El modo mezclado se usa típicamente para simular circuitos que contienen dispositivos semiconductores que no poseen un modelo compacto o que requieran ser modelados con precisión.

Con esta herramienta se realizó el análisis en DC, transitorio y análisis en pequeña señal AC, configurando un circuito amplificador en una sintaxis tipo Spice empleada en análisis de circuitos eléctricos, sin embargo, se obtuvieron ciertas variaciones para el transistor que no concordaban con lo ya obtenido para el dispositivo semiconductor en Atlas, lo que quedará como trabajo a futuro para mejorar.

La bondad de trabajar con este simulador en modo mezclado, es la de contar con una respuesta completa de los efectos de los materiales, cosa que no se cumple con un modelo eléctrico con parámetros limitados, y para una estructura en específico, ya que se pueden hacer las variaciones necesarias y los resultados obtenidos se adaptaran mejor a lo que se espere en las caracterizaciones eléctricas físicas, aunado a la capacidad de simular con otros componentes pasivos u otros dispositivos con modelos eléctricos como transistores etc.

La realización de este trabajo funcionó como entrenamiento completo de la herramienta Atlas para futuros diseños, desde la programación, compilación, obtención del dispositivo, análisis, y simulación. Por la necesidad de contar con conocimientos previos para utilizar el programa de forma eficiente, era necesario al menos trabajar en un proyecto como este trabajo.

Bibliografía

- [1] F. Balestra, “Nanocmos and tunnel fets for the end of the roadmap,” in *Nano and Giga Challenges in Electronics, Photonics and Renewable Energy (Symposium and Summer School)*, 2017.
- [2] P. Pouyan, “Reliability-aware memory design using advanced reconfiguration mechanisms,” 2015.
- [3] J.-P. Colinge and C. A. Colinge, *Physics of semiconductor devices*. Springer Science & Business Media, 2005.
- [4] M. Malinverni, “Optimization of nh_3 -mbe grown p-doped (al) gan layers and their implementation in long wavelength laser diodes and tunnel junctions,” tech. rep., EPFL, 2015.
- [5] “Gan wurtzite crystal structure.” https://en.wikipedia.org/wiki/File:Wurtzite_polyhedra.png. 6 April 2008.
- [6] “Periodic table of elements.” https://commons.wikimedia.org/wiki/File:Periodic_table_large-es.svg. 15 December 2009.
- [7] T. Nirschl, J. Fischer, M. Fulde, A. Bargagli-Stoffi, M. Sterkel, J. Sedlmeir, C. Weber, R. Heinrich, U. Schaper, J. Einfeld, *et al.*, “Scaling properties of the tunneling field effect transistor (tfet): Device and circuit,” *Solid-state electronics*, vol. 50, no. 1, pp. 44–51, 2006.
- [8] A. Chaney, H. Turski, K. Nomoto, Z. Hu, J. Encomendero, S. Rouvimov, T. Orlova, P. Fay, A. Seabaugh, H. G. Xing, *et al.*, “Gallium nitride tunneling field-effect transistors exploiting polarization fields,” *Applied Physics Letters*, vol. 116, no. 7, p. 073502, 2020.
- [9] M. Malinverni, J.-M. Lamy, D. Martin, E. Feltin, J. Dorsaz, A. Castiglia, M. Rossetti, M. Duellk, C. Vélez, and N. Grandjean, “Low temperature p-type doping of (al) gan layers using ammonia molecular beam epitaxy for ingan laser diodes,” *Applied Physics Letters*, vol. 105, no. 24, p. 241103, 2014.
- [10] J. G. Doria Andrade, “Estudio experimental de aleaciones ternarias semimagnéticas de (iii-v)(mn, cr).,”
- [11] F. K. Yam, L. L. Low, S. A. Oh, and Z. Hassan, “Gallium nitride: an overview of structural defects,” *Optoelectronics-Materials and Techniques*, vol. 4, pp. 99–136, 2011.

Capítulo 4

Apéndice

4.1. Código en Atlas del Modo Mezclado.

```
go atlas simflags="-V 5.26.1.R -P 4"

##### VARIABLES #####
#
#Channel Length
set Lg=.005
#Inter Length
set Lint=0.015

#Radius
set R=0.035

#Oxide Thickness
set tOX=.002

#Source Doping
set doping_p=1e20

#Drain Doping
set doping_n=1e20

#Inter Doping
#set doping_pint=7.8e20

#Inter Doping
set doping_nint=1e17

#Channel Doping
set doping_channel=1e17

#Gate Metal Work Function
set gate_wf=4

#Insulator Permittivity
set insul_perm=80

#Drain and Source Length
set Lds=.03

#Material dielectrico
set oxido=TiO2

#
##### MESH #####
#
mesh space.mult=1.0
```

```

X.MESH loc=0.0 spacing=0.005
X.MESH loc=0.01 spacing=0.005
X.MESH loc=$tox+0.01-0.001 spacing=0.0005
X.MESH loc=$tox+0.01 spacing=0.0001
X.MESH loc=$tox+0.01+0.002 spacing=0.0005
X.MESH loc=$tox+0.01+0.003 spacing=0.001
X.MESH loc=( $R+$tox+0.01+$tox+.01 ) / 2 spacing=0.001
X.MESH loc=$R+$tox+0.01-.003 spacing=0.001
X.MESH loc=$R+$tox+0.01-.002 spacing=0.0005
X.MESH loc=$R+$tox+0.01 spacing=0.0001
X.MESH loc=$R+$tox+0.01+0.001 spacing=0.0005
X.MESH loc=$R+$tox+0.01+$tox spacing=0.005
X.MESH loc=$R+$tox+0.01+$tox+.01 spacing=0.005

Y.MESH loc=0 spacing=.005
Y.MESH loc=0.01 spacing=.003
Y.MESH loc=$Lds spacing=.002
Y.MESH loc=( $Lg+$Lds+$Lint+$Lds ) / 2 spacing=.002
Y.MESH loc=$Lds+$Lint+$Lg-0.002 spacing=.0002
Y.MESH loc=$Lds+$Lint spacing=.0001
Y.MESH loc=$Lds+$Lint+$Lg spacing=.0002
Y.MESH loc=$Lds+$Lint+$Lg+0.01 spacing=.002
Y.MESH loc=$Lg+$Lds+$Lint+$Lds-0.01 spacing=.003
Y.MESH loc=$Lg+$Lds+$Lint+$Lds spacing=.005

#
##### REGIONS #####
#

# Drain Air Left
REGION NUM=1 MATERIAL=air \
Y.MIN=0 Y.MAX=$Lds X.MAX=$tox+0.01

# Gate2 Oxide left
REGION NUM=2 MATERIAL=$oxido \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=0.01 X.MAX=$tox+0.01

# Source Air left
REGION NUM=3 MATERIAL=air \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lds+$Lint X.MAX=$tox+0.01

# Drain Up
REGION NUM=4 NAME=Drain MATERIAL=GaN \
Y.MIN=0.01 Y.MAX=$Lds X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Region inter1
REGION NUM=5 NAME=inter1 MATERIAL=GaN \
Y.MIN=$Lds Y.MAX=$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Channel Right
REGION NUM=6 NAME=Channel MATERIAL=InGaN \
X.COMP=0.30 Y.MIN=$Lds+$Lint Y.MAX=$Lg+$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Source down
REGION NUM=7 NAME=Source MATERIAL=GaN \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lint+$Lds-0.01 X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Drain Air right
REGION NUM=8 MATERIAL=air \
Y.MIN=0 Y.MAX=$Lds X.MIN=$R+$tox+0.01

# Gate Oxide
REGION NUM=9 MATERIAL=$oxido \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=$R+0.01+$tox X.MAX=$R+$tox+0.01+$tox

# Source Air right
REGION NUM=10 MATERIAL=air \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lds+$Lint X.MIN=$R+$tox+0.01
#
##### ELECTRODES #####
#
ELECTRODE NAME=Drain MATERIAL=Aluminum \

```

```

Y.MIN=0 Y.MAX=.01 X.MIN=$tox+0.01 X.MAX=$R+$tox+0.01

ELECTRODE NAME=Source MATERIAL=Aluminum \
Y.MIN=$Lds+$Lint+$Lg+$Lds-0.01 Y.MAX=$Lds+$Lint+$Lg+$Lds X.MIN=$tox+0.01 X.MAX=$R+$tox+0.01

ELECTRODE NAME=GATE MATERIAL=Aluminum \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=$R+$tox+$tox+0.01 X.MAX=$R+$tox+0.01+$tox+.01

ELECTRODE NAME=GATE MATERIAL=Aluminum \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=0 X.MAX=.01

#

##### DOPING #####
#
DOPING uniform material=GaN n.type concentration=$doping_n \
Y.min=0.01 Y.max=$Lds X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.001 X.char=0

DOPING uniform material=GaN n.type concentration=$doping_nint \
Y.min=$Lds Y.max=$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.005 X.char=0

DOPING uniform material=InGaN n.type concentration=$doping_channel \
Y.min=$Lds+$Lint Y.max=$Lds+$Lg+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.001 X.char=0

DOPING uniform material=GaN p.type concentration=$doping_p \
Y.min=$Lds+$Lg+$Lint Y.max=$Lg+$Lds+$Lds+$Lint-.01 X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.025 X.char=0

#
#save outf=quantumex240.str
material material=GaN me.tunnel=.22 mh.tunnel=.12
material material=InGaN me.tunnel=.22 mh.tunnel=.12
material material=$oxido permittivity=$insul_perm
contact name=GATE workfunc=$gate_wf

mobility albrct.n
mobility albrct.p

save outf=quantumex240.str

go atlas
.BEGIN
V1 2 0 2
R1 3 0 1u
V2 1 0 1

ATFET 1=GATE 2=DRAIN 3=SOURCE INFILE=quantumex240.str WIDTH=1000

.options print
#

.save outfile=ecldc
#

qtx.mesh loc=0.01+$tox spac=0.0001
qtx.mesh loc=0.01+$tox+0.015 spac=0.0005
qtx.mesh loc=0.01+$tox+($R / 2) spac=0.005
qtx.mesh loc=0.01+$tox+$R-0.015 spac=0.0005
qtx.mesh loc=0.01+$R+$tox spac=0.0001

qty.mesh loc=0.01+$Lds+($Lint / 2) spac=0.00025
qty.mesh loc=0.01+$Lds+$Lint+($Lg / 2) spac=0.0001
qty.mesh loc=0.01+$Lds+$Lint+$Lg+($Lds / 2) spac=0.00025

models qtunn.dir=ydir bbt.nlderivs bbt.nonlocal temperature=300 \
fermi ni.fermi srh auger cvt bbt.forward \

```

```
fldmob conmob bgn print \  
consrh  
  
go atlas  
.BEGIN  
V1 2 0 2  
R1 3 0 1u  
V2 1 0 1  
  
ATFET 1=GATE 2=DRAIN 3=SOURCE INFILE=quantumex240.str WIDTH=1000  
  
.options print  
#  
.log outfile=trasfer  
.load infile=ecldc  
#  
  
.DC V1 0 52 0.003  
  
.END  
  
qtx.mesh      loc=0.01+$tox      spac=0.0001  
qtx.mesh      loc=0.01+$tox+0.015    spac=0.0005  
qtx.mesh      loc=0.01+$tox+($R / 2) spac=0.005  
qtx.mesh      loc=0.01+$tox+$R-0.015 spac=0.0005  
qtx.mesh      loc=0.01+$R+$tox    spac=0.0001  
  
qty.mesh      loc=0.01+$Lds+($Lint / 2)      spac=0.00025  
qty.mesh      loc=0.01+$Lds+$Lint+($Lg / 2) spac=0.0001  
qty.mesh      loc=0.01+$Lds+$Lint+$Lg+($Lds / 2) spac=0.00025  
  
models qtunn.dir=ydir bbt.nlderivs bbt.nonlocal temperature=300 \  
fermi ni.fermi srh auger cvt bbt.forward \  
fldmob conmob bgn print \  
consrh  
  
quit
```

4.2. Análisis corriente de salida IdVd-Vg

```

# SILVACO 2017
#
# 2D Cylindrical NW-GAA-TFET
#
# Reference:
# [1] Z. Y. Chen et al., "Demonstration of Tunneling FETs Based on Highly
#     Scalable Vertical Silicon Nanowires," in IEEE Electron Device Letters,
#     vol. 30, no. 7, pp. 754-756, July 2009.

go atlas simflags="-V 5.26.1.R -P 4"
#go atlas simflags="-P 8"

##### VARIABLES #####
#
#Channel Length
set Lg=.001

#Inter Length
set Lint=0.019

#Radius
set R=0.035

#Oxide Thickness
set toX=.002

#Source Doping
set doping_p=1e20

#Drain Doping
set doping_n=1e20

#Inter Doping
#set doping_pint=7.8e20

#Inter Doping
set doping_nint=1e17

#Channel Doping
set doping_channel=1e17

#Gate Metal Work Function
set gate_wf=4

#Insulator Permittivity
set insul_perm=80

#Drain and Source Length
set Lds=.03

#Material dielectrico
set oxido=TiO2

#
##### MESH #####
#
mesh space.mult=1.0

X.MESH loc=0.0 spacing=0.005
X.MESH loc=0.01 spacing=0.005
X.MESH loc=$tox+0.01-0.001 spacing=0.0005
X.MESH loc=$tox+0.01 spacing=0.0001
X.MESH loc=$tox+0.01+0.002 spacing=0.0005
X.MESH loc=$tox+0.01+0.003 spacing=0.001
X.MESH loc=(R+$tox+0.01+$tox+.01) / 2 spacing=0.001
X.MESH loc=R+$tox+0.01-.003 spacing=0.001

```

```

X.MESH loc=$R+$tox+0.01-.002 spacing=0.0005
X.MESH loc=$R+$tox+0.01 spacing=0.0001
X.MESH loc=$R+$tox+0.01+0.001 spacing=0.0005
X.MESH loc=$R+$tox+0.01+$tox spacing=0.0005
X.MESH loc=$R+$tox+0.01+$tox+.01 spacing=0.0005

#X.MESH loc=-$tox-0.01 spacing=0.0005
#X.MESH loc=-$tox spacing=0.0005
#X.MESH loc=-0.002 spacing=0.0005
#X.MESH loc=0 spacing=0.0001
#X.MESH loc=0+0.002 spacing=0.0005
#X.MESH loc=0+0.003 spacing=0.1
#X.MESH loc=$R-.003 spacing=0.1
#X.MESH loc=$R-.002 spacing=0.0005
#X.MESH loc=$R spacing=0.0001
#X.MESH loc=$R+0.002 spacing=0.0005
#X.MESH loc=$R+$tox spacing=0.0005
#X.MESH loc=$R+$tox+.01 spacing=0.0005

Y.MESH loc=0 spacing=.005
Y.MESH loc=0.01 spacing=.003
Y.MESH loc=$Lds spacing=.002
Y.MESH loc=($Lg+$Lds+$Lint+$Lds) / 2 spacing=.002
Y.MESH loc=$Lds+$Lint+$Lg-0.002 spacing=.0002
Y.MESH loc=$Lds+$Lint spacing=.0001
Y.MESH loc=$Lds+$Lint+$Lg spacing=.0002
Y.MESH loc=$Lds+$Lint+$Lg+0.01 spacing=.002
Y.MESH loc=$Lg+$Lds+$Lint+$Lds-0.01 spacing=.003
Y.MESH loc=$Lg+$Lds+$Lint+$Lds spacing=.005

#
##### REGIONS #####
#

# Drain Air Left
REGION NUM=1 MATERIAL=air \
Y.MIN=0 Y.MAX=$Lds X.MAX=$tox+0.01

# Gate2 Oxide left
REGION NUM=2 MATERIAL=$oxido \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=0.01 X.MAX=$tox+0.01

# Source Air left
REGION NUM=3 MATERIAL=air \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lds+$Lint X.MAX=$tox+0.01

# Drain Up
REGION NUM=4 NAME=Drain MATERIAL=GaN \
Y.MIN=0.01 Y.MAX=$Lds X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Region inter1
REGION NUM=5 NAME=inter1 MATERIAL=GaN \
Y.MIN=$Lds Y.MAX=$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Channel Right
REGION NUM=6 NAME=Channel MATERIAL=InGaN \
X.COMP=0.30 Y.MIN=$Lds+$Lint Y.MAX=$Lg+$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Source down
REGION NUM=7 NAME=Source MATERIAL=GaN \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lint+$Lds-0.01 X.MIN=0.01+$tox X.MAX=$R+$tox+0.01

# Drain Air right
REGION NUM=8 MATERIAL=air \
Y.MIN=0 Y.MAX=$Lds X.MIN=$R+$tox+0.01

# Gate Oxide
REGION NUM=9 MATERIAL=$oxido \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=$R+0.01+$tox X.MAX=$R+$tox+0.01+$tox

```

```

# Source Air right
REGION NUM=10 MATERIAL=air \
Y.MIN=$Lg+$Lds+$Lint Y.MAX=$Lg+$Lds+$Lds+$Lint X.MIN=$R+$tox+0.01
#
##### ELECTRODES #####
#
ELECTRODE NAME=Drain MATERIAL=Aluminum \
Y.MIN=0 Y.MAX=.01 X.MIN=$tox+0.01 X.MAX=$R+$tox+0.01

ELECTRODE NAME=Source MATERIAL=Aluminum \
Y.MIN=$Lds+$Lint+$Lg+$Lds-0.01 Y.MAX=$Lds+$Lint+$Lg+$Lds X.MIN=$tox+0.01 X.MAX=$R+$tox+0.01

ELECTRODE NAME=GATE MATERIAL=Aluminum \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=$R+$tox+$tox+0.01 X.MAX=$R+$tox+0.01+$tox+.01

ELECTRODE NAME=GATE MATERIAL=Aluminum \
Y.MIN=$Lds Y.MAX=$Lg+$Lds+$Lint X.MIN=0 X.MAX=.01

#

##### DOPING #####
#
DOPING uniform material=GaN n.type concentration=$doping_n \
Y.min=0.01 Y.max=$Lds X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.001 X.char=0

DOPING uniform material=GaN n.type concentration=$doping_nint \
Y.min=$Lds Y.max=$Lds+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.005 X.char=0

DOPING uniform material=InGaN n.type concentration=$doping_channel \
Y.min=$Lds+$Lint Y.max=$Lds+$Lg+$Lint X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.001 X.char=0

DOPING uniform material=GaN p.type concentration=$doping_p \
Y.min=$Lds+$Lg+$Lint Y.max=$Lg+$Lds+$Lds+$Lint-.01 X.MIN=0.01+$tox X.MAX=$R+$tox+0.01
#Y.char=0.025 X.char=0

#
save outf=quantumex240.str
##### QUANTUM MESH #####
#
qtx.mesh loc=0.01+$tox spac=0.0001
qtx.mesh loc=0.01+$tox+0.005 spac=0.0005
qtx.mesh loc=0.01+$tox+($R / 2) spac=0.0005
qtx.mesh loc=0.01+$tox+$R-0.005 spac=0.0005
qtx.mesh loc=$R+$tox+0.01 spac=0.0001

qty.mesh loc=$Lds+($Lint / 2) spac=0.00025
qty.mesh loc=$Lds+$Lint+($Lg / 2) spac=0.0001
qty.mesh loc=$Lds+$Lint+$Lg+($Lds / 2) spac=0.00025

##### MODELS #####
#
material material=GaN me.tunnel=.22 mh.tunnel=.12
material material=InGaN me.tunnel=.22 mh.tunnel=.12
material material=$oxido permittivity=$insul_perm
contact name=GATE workfunc=$gate_wf

#intrap R1NUMBER=5 R2NUMBER=6 e.level=0.1 acceptor density=1.0E15 degen=1 \
#sign=2.84e-15 sigp=2.84e-14
#intrap R1NUMBER=6 R2NUMBER=7 e.level=0.1 acceptor density=1.0E15 degen=1 \
#sign=2.84e-15 sigp=2.84e-14

#intrap S.S e.level=0.2 acceptor density=1.0E14 degen=1 \
#sign=5.24e-16 sigp=5.24e-15
#intrap S.S e.level=0.3 acceptor density=2.0E15 degen=1 \
#sign=12.24e-16 sigp=8.24e-15
#intrap S.S e.level=0.4 acceptor density=1.0E13 degen=1 \
#sign=1.00e-16 sigp=7.24e-17
#intrap S.S e.level=0.5 acceptor density=5.0E12 degen=1 \

```

```

#sign=1.00e-16 sigp=1.00e-17

models qtunn.dir=ydir bbt.nlderivs bbt.nonlocal temperature=300 \
fermi ni.fermi srh auger cvt bbt.forward \
fldmob conmob bgn print \
consrh

#models srh fermi conmob optr auger bgn SIS.H0 SIS.EL SIS.NLDERIVS
#models srh fermi conmob optr auger bgn bbt.nonlocal bbt.nlderivs
#bbt.forward bbt.reverse qtunn.dir=ydir bbt.kla bbt.std

mobility albrct.n
mobility albrct.p

method itlimit=40 maxtraps=10

output band.temp band.param traps u.srh j.electron j.hole j.total qfn qfp \
con.band val.band u.rad recomb u.aug flowlines qtunn.bbt

#
##### CALCULATIONS #####
#
Loop steps=1

# Fig. 3b in [1] Id-Vg characteristics values
assign name=Vn n.value=(1.2)

solve init

solve name=GATE vGATE=0 vstep=0.05 vfinal=$Vn
solve name=Drain vDrain=0 vstep=-0.1 vfinal=-2
log outf=Q1nmTiO2_IdVd_VG$'Vn'.log
solve name=Drain vDrain=-2 vstep=0.005 vfinal=2
log off

solve init
solve name=drain vdrain=0 vstep=0.05 vfinal=$Vn
solve name=GATE vGATE=0 vstep=-.05 vfinal=-1
log outf=Q1nmTiO2_IdVg_Vd$'Vn'.log
solve name=GATE vGATE=-1 vstep=0.005 vfinal=2

log off
solve init

solve name=drain vdrain=0 vstep=-.05 vfinal=-0.127
solve name=gate vgate=0 vstep=0.05 vfinal=$Vn
save outf=Dispositivo_max_tunelamiento.str

log off

L.END

quit

```
