



BENEMÉRITA UNIVERSIDAD AUTÓNOMA DE PUEBLA

FACULTAD DE CIENCIAS FÍSICO MATEMÁTICAS

POSGRADO EN FÍSICA APLICADA

Adquisición y Análisis de la Forma de Onda de los Módulos
del Detector ACORDE en el experimento ALICE-CERN

T E S I S

QUE PARA OBTENER EL TÍTULO DE

MAESTRO EN CIENCIAS

PRESENTA:

Abraham Villatoro Tello

ASESORADO POR:

Dr. Arturo Fernández Téllez

Dr. Guillermo Tejeda Muñoz

Puebla, México

12 de Diciembre de 2014

A mis padres y hermanos, por su apoyo incondicional.

Agradecimientos

Al Dr. Arturo Fernández Téllez por la confianza que depositó en mi persona al invitarme a éste proyecto dentro del grupo ACORDE y por todo el apoyo humano y profesional que me ha brindado a lo largo de los últimos años.

Al Dr. Guillermo Tejeda Muñoz por sus consejos y paciencia hacia mi persona. Gracias por compartir su experiencia y conocimientos.

Al Dr. Mario Rodríguez Cahuantzi y al Dr. Mario Ivan Martínez por haber contribuido con sus experiencias durante la estancia en el extranjero.

Al Consejo Nacional de Ciencia y Tecnología (CONACyT) por el apoyo financiero brindado durante mis estudios de maestría.

A mis padres por el apoyo que me han brindado durante toda mi carrera profesional, sin ellos no hubiera sido posible la realización de este trabajo.

Finalmente, a todos aquellos que he conocido durante mi vida, a pesar de que sus nombres no aparezcan en esta lista, son ellos quienes me han hecho quien soy.

GRACIAS.

Resumen

El experimento ALICE (A Large Ion Collider Experiment at the CERN LHC) ha registrado un gran número de eventos procedentes de muones atmosféricos durante las diferentes sesiones. Para esta tarea, se implementaron diferentes detectores, los cuales son capaces de determinar las trazas de los mismos y con la ayuda de herramientas como Monte Carlo se ha podido determinar el rango de energías y composición del rayo cósmico primario primordialmente para aquellos eventos con alta multiplicidad de muones atmosféricos (> 100 muones).

El detector ACORDE se ha utilizado como sistema de disparo para la búsqueda de estos eventos. Al mismo tiempo que ha servido para alineación de los detectores centrales del experimento ALICE.

En el presente trabajo de tesis se diseñó y construyó un sistema de adquisición y digitalización de señales para detectores de centelleo, el cual se pretende incorporar en la actualización del detector ACORDE, con la finalidad de obtener una mayor información de los muones atmosféricos que llegan al detector.

Se presentan los retos de diseño en la electrónica desarrollada, todas las etapas de acondicionamiento de la señal, así como las herramientas de software utilizadas para la simulación y construcción del sistema completo.

Finalmente se muestran los resultados obtenidos tanto en las herramientas de software utilizadas para la simulación de sistema, así como los resultados experimentales al incorporar las señales provenientes de un detector de centelleo con las características esperadas por nuestro sistema.

Índice general

Agradecimientos	III
Resumen	IV
Introducción	VIII
1. ALICE-LHC CERN	1
1.1. Generalidades de los Detectores	3
1.2. Radiación	7
1.2.1. Interacción de la Radiación con la Materia	7
1.3. Radiaciones Naturales	8
1.3.1. Cascadas Atmosféricas	8
1.3.2. Rayos Cósmicos Bajo Tierra	9
1.4. Detección de Radiación	10
1.4.1. Resolución de Energía	10
1.4.2. Eficiencia del Detector	11
1.5. Tubos Fotomultiplicadores	13
1.5.1. Principio de Funcionamiento	14
1.5.2. Efecto Fotoeléctrico	14
1.5.3. Emisión Secundaria	15
1.6. ACORDE	15
1.6.1. Electrónica del Detector ACORDE	16
2. Upgrade del detector ACORDE	18
2.1. Fotodiodos de Avalancha APDs	19
2.1.1. Principio de Funcionamiento	19
2.2. Acondicionamiento y Procesamiento de la Señal	20
2.2.1. Preamplificador	21

ÍNDICE GENERAL
ÍNDICE GENERAL

2.2.2. Preamplificador Sensible a la Carga	22
2.3. Formación de la Señal	27
2.3.1. Formación por CR y RC	27
2.4. Amplificador de Forma Gaussiana	30
2.4.1. Filtro Sallen-Key	31
2.5. Filtro supresor de Polos	33
2.6. Conversión Analógico-Digital	34
2.6.1. Tiempo de Conversión	35
2.6.2. Tiempo Muerto	36
2.6.3. Resolución	36
2.6.4. Exactitud	36
2.6.5. Linealidad integral y linealidad diferencial	36
2.6.6. Errores en el ADC	37
2.7. FPGA	38
2.8. Interfaz a la PC	39
2.8.1. USB	39
3. Diseño y Construcción	42
3.1. Características del Sistema	42
3.2. Preamplificador Sensible a la Carga	43
3.3. Amplificador de Forma Gaussiana	45
3.3.1. Filtro pasa Altas y Filtro supresor de polos	45
3.3.2. Filtro Pasa Bajas Activo Sallen-Key	46
3.4. Convertidor Analógico Digital	48
3.5. Diseño del circuito impreso de la front-end	49
3.6. Procesamiento de la Señal. FPGA	51
3.6.1. Memoria de Pedestal	53
3.6.2. Ring Buffer	53
3.6.3. Escaneo de la señal(Pulse Finder)	55
3.6.4. Control Principal	56
3.6.5. Formato de Datos	58
3.6.6. Memoria de eventos	60
3.6.7. Control de lectura de Memoria de Eventos.	60
3.6.8. Interfaz de usuario	61

4. Simulación y Resultados Experimentales	64
4.1. Simulaciones	64
4.1.1. Simulación de la Front-End	64
4.1.2. Simulación del Procesamiento de la Señal	68
4.2. Resultados Experimentales	73
4.3. Resultados de la Front-End	74
4.4. Reconstrucción	80
5. Conclusiones	82
Bibliografía	85

Introducción

El detector ACORDE (Detector de Rayos Cósmicos de ALICE) es el encargado de detectar cuando un muon atmosférico cruce por el magneto de ALICE. Durante la primer corrida, ACORDE proporciono el sistema de disparo de rayos cósmicos (CRT) para ALICE, la cual es una señal rápida de disparo de nivel cero (L0) para el procesador central de disparo. Las señales generados por el detector ACORDE se utilizaron para calibración y alineación de varios detectores de trazas de ALICE, principalmente la TPC, el ITS y el TRD.

Cuando un muon atmosférico cruza por un modulo del detector ACORDE, se genera una señal que es registrada dentro de la electrónica principal del detector. Esta información registrada nos ayuda a obtener información de los módulos impactados por unidad de tiempo.

Con la finalidad de seguir obteniendo información útil con los detectores en el experimento ALICE, se tiene previsto un paro técnico para actualización de detectores. Y se tiene planeado dotar al detector ACORDE con un sistema que pueda obtener mayor información de las partículas que cruzan los módulos del mismo.

En este documento se describe el diseño y construcción de un sistema de adquisición y digitalización de señales provenientes de detectores de centelleo.

En el capítulo 1 se da una breve introducción al conocimiento del experimento ALICE-LHC, junto con una explicación referente a la detección de radiación y del actual funcionamiento del detector ACORDE. Posteriormente en el capítulo 2 se describe el sistema que se utilizara para el acondicionamiento y la digitalización de la señales provenientes de los detectores. Donde se destacan una etapa analógica y una etapa digital en el procesamiento de la señal.

En el capítulo 3 se muestra el diseño y construcción de nuestro sistema. Damos información detallada de cada etapa del acondicionamiento, y del procesamiento. Finalmente en el capítulo 4 se presentan los resultados obtenidos con las herramientas de software, que nos sirven de apoyo para el diseño; así como también se presentan los resultados experimentales obtenidos con el sistema desarrollado.

Capítulo 1

ALICE-LHC CERN

El CERN (European Organization for Nuclear Research) pertenece al conjunto de los centros de investigación científica mas grandes y respetados en el mundo. La principal área de investigación del CERN es la física de partículas, y los constituyentes fundamentales de la materia y las fuerzas que actúan entre ellas. Los instrumentos utilizados son aceleradores y detectores de partículas, actualmente en este centro de investigación se cuenta con el mas grande y mas poderoso acelerador de partículas del mundo, el LHC (Large Hadron Collider), el cual consiste en un anillo de $27km$ de magnetos superconductores con un numero de estructuras aceleradoras que sirven para incrementar la energía de las partículas en su camino.

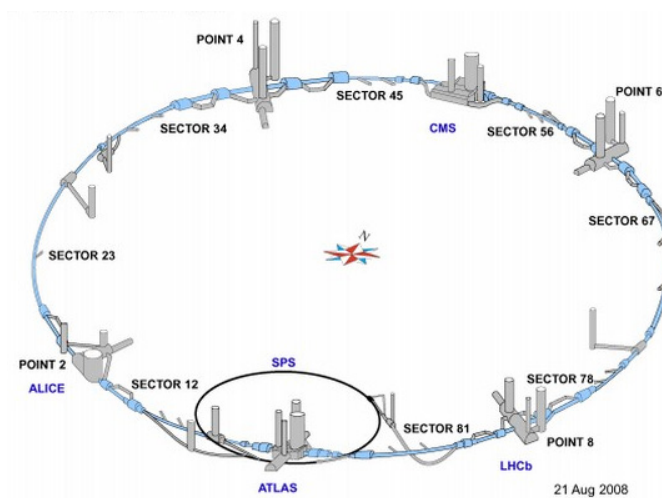


Figura 1.1: Esquema general LCH-CERN

Dentro del acelerador, dos haces de partículas viajan a velocidades cercanas a la de la luz antes de hacerlas colisionar, estas viajan en direcciones opuestas en tubos separados (tubos al alto vacío) alcanzando una energía de 7 TeV, para colisionar en cuatro puntos diferentes alrededor del anillo, correspondientes a las posiciones de cuatro detectores de partículas: CMS, ALICE, ATLAS, y LHCb.

La colaboración ALICE ha construido un detector de iones pesados con la finalidad de explorar el potencial de las interacciones núcleo-núcleo a las energías previstas por el LHC, para estudiar la física de interacciones fuertes en la materia con densidades extremas de energía, donde se espera la formación del estado deconfinado de materia conocido como plasma de quarks y gluones.

El LHC ha provisto a los físicos con una enorme cantidad de datos para analizar desde su primer corrida en 2009, y se programó un "Long Shutdown 1" que inició en febrero del 2013 con la finalidad de modernizar la infraestructura y así preparar al LHC para operar a una mayor energía.

Una gran serie de renovaciones se llevarán a cabo alrededor de todo el colisionador, incluyendo "upgrades" a los detectores en todos los puntos de interacción. Una de las propuestas en el experimento ALICE desde su inicio, fue colocar un detector de rayos cósmicos bajo tierra. Estos detectores de rayos cósmicos constituyen el proyecto ACORDE, en el cual, al igual que en otros detectores, se hizo un trabajo de mantenimiento y actualización durante este "Long Shutdown".



Figura 1.2: 27 km de magnetos superconductores

1.1. Generalidades de los Detectores

El propósito general del experimento ALICE, es estudiar las colisiones de iones pesados que ocurren dentro del acelerador LHC, enfocándose principalmente en fenómenos de QCD. Se diseñó principalmente para analizar las interacciones fuertes de la materia y el plasma de quarks y gluones a valores extremos de densidad de energía y temperatura en colisiones núcleo-núcleo. Los resultados obtenidos por este experimento han permitido tener un más amplio entendimiento en el estudio de hadrones, electrones, muones y fotones producidos en colisiones de núcleos pesados.

ALICE cuenta actualmente para su diseño y construcción con una colaboración aproximada de 1550 personas provenientes de 151 institutos y 37 países diferentes. La parte central consta de detectores cilíndricos concéntricos (en su mayoría), tales como el sistema interno de trayectorias (ITS), la cámara de proyección de tiempo (TPC), el sistema que mide el tiempo de vuelo de las partículas cargadas (TOF), detectores tipo Cherenkov, detectores de radiación, y calorímetros electromagnéticos.

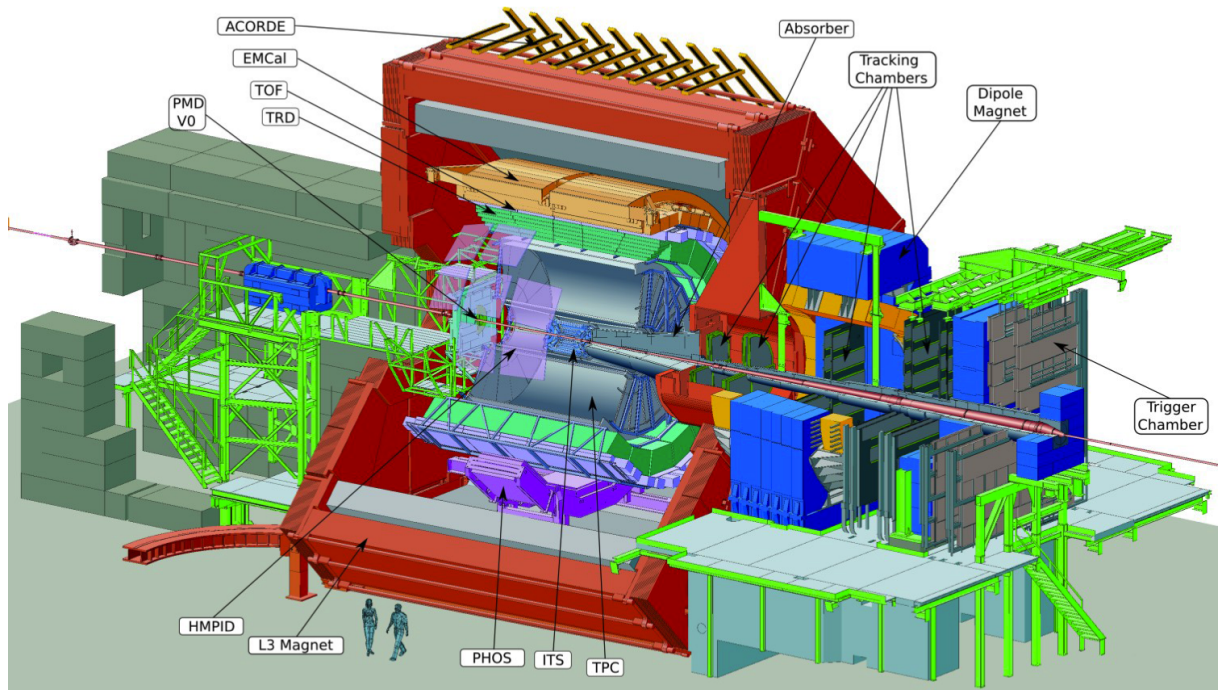


Figura 1.3: Esquema general del detector ALICE

De igual manera existen varios detectores de menor tamaño, como el detector de nivel tiempo cero (T0), o el detector de vértices (V0). Estos detectores son usados como sistema

de disparo para diferentes tipos de configuración y estudios. Existe también un arreglo de centelladores ubicados en la parte superior del magneto de ALICE, ACORDE (ALICE Cosmic Ray DEtector) el cual es usado para generar una señal de disparo al paso de muones atmosféricos para la calibración de los detectores centrales y también se usa para estudios de física de rayos cósmicos bajo tierra.

ALICE esta compuesto por dos partes principales, la primera es la zona central, que detectará la producción de pares de electrones y de aquellas señales que indiquen la formación de hadrones; la segunda parte es la parte externa, donde se estudiará el decaimiento muonico de los hadrones creados por confinamiento de quarks. En realidad lo que podemos medir son las observables físicas (momentos, energías, masa transversal, etc) que nos dan la información sobre las condiciones iniciales y la evolución de la masa hadrónica creada por las colisiones de los iones pesados.

ITS Inner Tracking System

El ITS está situado en la parte más cercana al punto de interacción, y debe de poder trabajar con una gran densidad de trazas. El ITS consiste de 6 capas cilíndricas de detectores de silicio. Posee una alta granularidad y una excelente precisión espacial requerida para el experimento.

Dentro de sus funciones están:

- Determinar los vértices primarios.
- Identificación y seguimiento de partículas de bajo momento.
- Mejorar la resolución de las mediciones para las partículas con alto momento que atraviesan la TPC

TPC Time Projection Chamber

Es el detector principal de trayectorias del sistema central de ALICE, conjuntamente con el ITS, el TRD y TOF, proporciona:

- La medida del momento de partículas cargadas.
- Identificación de partículas.
- Determinación de vértices con suficiente resolución en momento.

La TPC permite la reconstrucción tridimensional de las trayectorias y la medida del momento de las partículas cargadas a partir de un numero elevado de puntos por traza.

Tiene una forma cilíndrica con un radio interno de 85cm, un radio externo de 250cm y una longitud de 500cm.

Cuando las partículas atraviesan el gas, dejan una larga traza de gas ionizado con el rastro de su paso. Dependiendo de la carga eléctrica y momento de las partículas, dicha traza se curva más débil o más fuertemente, y se moverán a velocidad constante a cualquiera de las dos placas del extremo. Dichas placas están equipadas con 560,000 canales de electrónica que servirán para la identificación del rastro de la ionización.

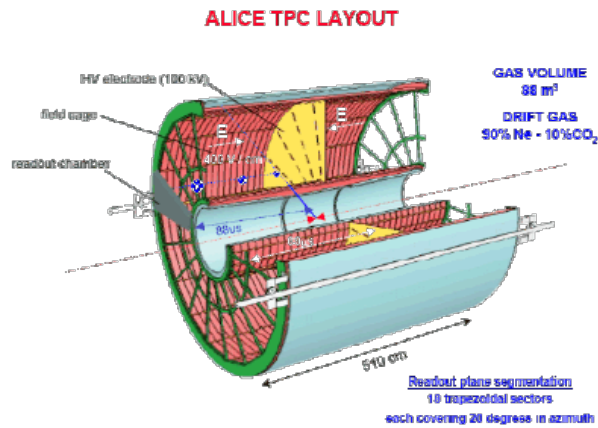


Figura 1.4: Detector principal de trayectorias de ALICE

TRD Transition Radiation Detector

Consiste de 18 módulos, cada uno con 30 cámaras de deriva, rodea a la TPC dentro del barril central de ALICE. Cuenta con 1.18 millones de canales de lectura. La radiación de transición es emitida cuando una partícula cargada atraviesa el límite entre dos medios con diferentes índices de refracción. La radiación es útil cuando se observa en forma de rayos X, la probabilidad de obtención de rayos X es del orden del 1%, por ello se utilizan radiadores con un gran número de interfaces.

TOF Time of Flight Detector

Las partículas cargadas en un rango de momento intermedio se identifican en ALICE por el TOF. La medición del tiempo con el TOF, en conjunción con las medidas de la traza y el momento es usado para calcular la masa de las partículas. El detector de tiempo de vuelo, tiene una forma cilíndrica y cubre una gran área. Su radio interno es de 370cm y su radio externo de 399cm.

PHOS Photon Spectrometer

El espectrómetro de fotones es un calorímetro electromagnético que consiste en 17920 canales de detección basados en cristales de tungstato de plomo. La principal habilidad del PHOS es identificar fotones que provengan de algún decaimiento y llevar a cabo mediciones sobre un amplio rango dinámico con alta energía y resolución.

V0 Vertex Zero

El detector V0 es uno de los detectores de trigger a nivel cero para el experimento ALICE, es un arreglo de centelladores V0A y V0C, los cuales están situados a ambos lados del punto de interacción.

Este detector tiene diferentes funciones, arroja el disparo en minimum-bias para los detectores centrales en colisiones de p-p y Pb-Pb. Mide la multiplicidad del evento para poder saber el parámetro de impacto de la colisión, y mide la luminosidad del evento a partir del numero de interacciones que detecta por segundo.

ACORDE ALICE Cosmic Ray Detector

Es el encargado de detectar cuando un muon atmosférico cruce por el magneto de ALICE. Durante la primer corrida, ACORDE proporciono el sistema de disparo de rayos cósmicos (CRT) para ALICE, la cual es una señal rápida de disparo de nivel cero (L0) para el procesador central de disparo. Las señales generadas por el detector ACORDE se utilizaron para calibración y alineación de varios detectores de trazas de ALICE, principalmente la TPC, el ITS y el TRD.

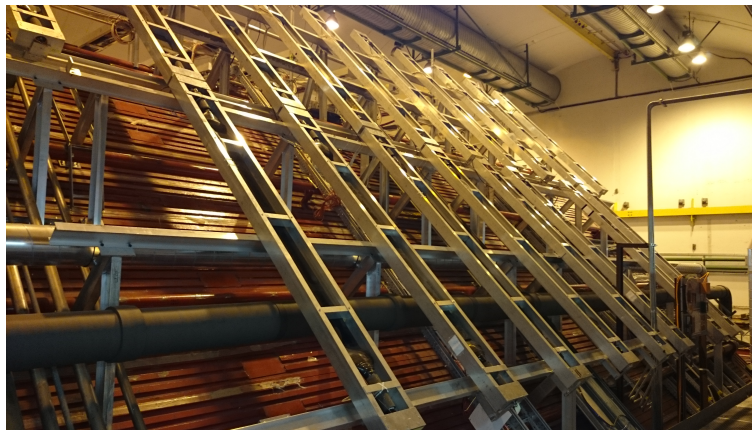


Figura 1.5: Detector de rayos cósmicos de ALICE

1.2. Radiación

1.2.1. Interacción de la Radiación con la Materia

Por lo general cuando hablamos de radiación se piensa en un efecto negativo o destructivo. Es de gran importancia enterarse de que vivimos en un mundo naturalmente radioactivo, y que la vida sea como la conocemos probablemente gracias a ello. La mayor parte de la radiación recibida por la población mundial proviene de fuentes naturales y es inevitable exponerse a la mayoría de ellas. En el último siglo el hombre ha aprendido a producir artificialmente elementos radioactivos, y también ha sido capaz de utilizar la energía nuclear con diferentes propósitos (médicos, bélicos, industriales).

La materia está constituida por átomos y grandes agrupaciones de ellos. Los átomos a su vez consisten en un pequeño núcleo de protones y neutrones, y orbitando en torno al núcleo se encuentran los electrones. Cuando la cantidad de electrones iguala al número de protones se dice que el átomo es neutro. Si esto no es así, el átomo tiene carga y se llama ion.

En la naturaleza, la gran mayoría de los núcleos atómicos son estables y se mantienen inalterables con el paso del tiempo. Existen, sin embargo, algunos núcleos atómicos que son inestables, en el sentido de que pueden emitir espontáneamente partículas cargadas o radiación electromagnética (fotones), o incluso romperse en varios núcleos más pequeños modificando su identidad.

La interacción entre la materia y la radiación es el elemento fundamental en cualquier proceso de detección. Cuando la radiación interactúa con la materia, puede ser absorbida, dispersada o puede transitar sin ninguna interacción en absoluto. Los procesos de la absorción y la dispersión se pueden describir y explicar en función de las interacciones de las partículas involucradas. Hay dos formas en las cuales una partícula que viaja a través de un material puede perder energía:

- **Gradual.** Si la partícula pierde energía continuamente por las diversas interacciones que sufre al atravesar cierto material.
- **Total.** Si la partícula se mueve sin ninguna interacción en absoluto a través del material, hasta que en una sola colisión pierde toda su energía.

1.3. Radiaciones Naturales

El hombre se ha desarrollado en un ambiente naturalmente radioactivo, ya que la tierra y los elementos que se encuentran en la naturaleza emiten radiación. La cantidad de radiación proveniente de estas fuentes naturales varia según el lugar geográfico.

Hace mas de un siglo el físico austriaco Victor Hess elevó tres electrómetros a una altitud de 5300 metros usando un globo aerostático y encontrando que la tasa de ionización se multiplicaba aproximadamente por cuatro en comparación con la medida a nivel del suelo. Hess también descartó al sol como la fuente de radiación responsable mediante un nuevo ascenso en globo durante un eclipse de sol casi total. En 1913-1914 Werner Kolhörster confirmó las primeras observaciones de Hess al medir el incremento de la tasa de ionización a 9 km de altitud.

A esta radiación proveniente del espacio exterior se le conoce ahora como rayos cósmicos, y sigue siendo uno de los temas mas importantes de estudio en Astrofísica. Cuando un rayo cósmico impacta la atmósfera de la tierra, el rayo cósmico primario colisiona con un núcleo atmosférico produciéndose con ello una reacción nuclear que provoca la creación de nuevas partículas. El núcleo incidente o las partículas resultantes después de esas colisiones siguen viajando a gran velocidad, en cuyo trayecto nuevamente tiene lugar otra reacción en la que se generan nuevas partículas y así sucesivamente, lo que da lugar a las cascadas atmosféricas.

1.3.1. Cascadas Atmosféricas

Las cascadas de rayos cósmicos originados por las colisiones de protones o núcleos ultra energéticos en la atmósfera, han sido estudiados mediante extensos arreglos experimentales sobre la superficie de nuestro planeta y bajo de ella. No se tiene información muy clara acerca de cuales son las fuentes de rayos cósmicos que llegan a la tierra pero se cree que provienen de la explosión de estrellas, llamadas supernovas, sin embargo los rayos cósmicos ultra-energéticos probablemente provengan de algún lugar fuera de nuestra galaxia. La medición precisa del espectro de energía de los rayos cósmicos, puede brindar un conocimiento del origen del rayo cósmico y por lo tanto del mecanismo de su aceleración.

Un rayo cósmico primario tendrá, en promedio, su primera interacción con un núcleo de aire a 20 km sobre la superficie terrestre, comenzando una cascada electromagnética y hadronica. De las partículas generadas en esta cascada, los fotones, electrones, muones y neutrinos son las partículas mas dominantes que llegaran a la superficie. A pesar de la corta vida del muon (2 microsegundos), estos logran llegar a la superficie e incluso muchos metros bajo tierra debido a que se ven afectados por la dilatación relativista del tiempo por su alta

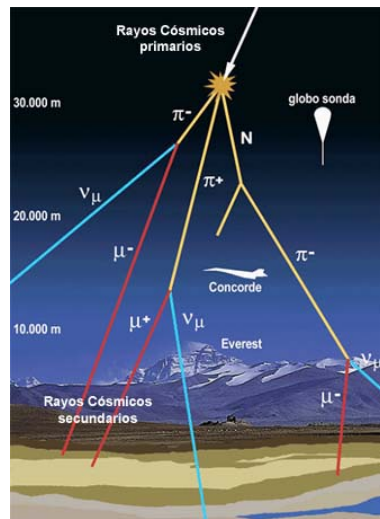


Figura 1.6: **Interacción de rayos cósmicos con partículas atmosféricas**

velocidad (Muy cercana a la de la luz) y en nuestro sistema de referencia su vida media es mucho mayor. Los neutrinos por otro lado, poseen una probabilidad de interacción con la materia extremadamente pequeña, por lo que su poder de penetración es tan grande que pueden atravesar completamente la tierra.

El muón fue la primera partícula elemental descubierta que no pertenecía a los átomos convencionales. Algunas de las características especiales de los muones son:

- Tienen interacciones electromagnéticas débiles con núcleos atómicos, y en consecuencia atraviesan grandes distancias sin ser absorbidos, es decir, son muy penetrantes.
- Más de la mitad de la radiación cósmica que llega a la superficie de la tierra está constituida por muones.

1.3.2. Rayos Cósmicos Bajo Tierra

A nivel de la superficie terrestre, la cascada de partículas se puede clasificar en dos partes, una componente electromagnética y una componente muónica. Las partículas que más abundan al nivel del mar son los muones. La mayoría de estos muones se producen a una altura de 15 km y pierden alrededor de 2 GeV debido a la ionización antes de alcanzar la superficie. La componente electromagnética consiste de electrones, protones y fotones que provienen de cascadas producto del decaimiento de mesones cargados y neutros. El decaimiento del muon es la principal fuente de electrones de baja energía a nivel del mar.

En general la componente electromagnética es absorbida cuando atraviesa el material de la superficie terrestre. Solo los muones y neutrinos penetran significativamente profundidades bajo tierra. ALICE está localizado bajo tierra (30m de roca), y es capaz de detectar muones atmosféricos provenientes de cascadas extensas. A esta profundidad solo los muones con energías mayores a 15 GeV pueden alcanzar las zonas de detección.

1.4. Detección de Radiación

Como hemos mencionado, la radiación es una forma de energía, esta energía puede depositarse parcial o totalmente en un medio produciendo así un efecto determinado. La detección y medición de las radiaciones se basa precisamente en la detección y medición de dichos efectos. El nacimiento de los detectores de radiaciones se halla vinculado estrechamente al descubrimiento de las radiaciones y de sus efectos provocados al interactuar con la materia.

Los procesos por los cuales la radiación deposita su energía en la materia son la base para el diseño de los dispositivos que permitirán detectarla. En particular la forma en que la radiación transmite su energía a la materia cuando la atraviesa, es un proceso muy complejo. La radiación, por ejemplo, puede transmitir parte de su energía a los átomos o moléculas, dejándolos en un estado con mayor energía; a este proceso se le llama excitación, luego podrían regresar a su estado anterior volviendo a emitir radiación.

Los detectores de radiación son transductores de energía, que transforman la energía de la radiación en otro tipo de energía que podemos cuantificar fácilmente, por ejemplo: en pulsos eléctricos, emisores de luz, o cambios en las propiedades del material.

1.4.1. Resolución de Energía

Algunos detectores tienen como objetivo medir la distribución de energía de la radiación incidente (espectroscopia de radiación). Dentro de las principales preocupaciones en los detectores de radiación es la capacidad para discriminar entre sucesos de energías distintas. Para un detector ideal el espectro de energía correspondiente a la respuesta de un haz de radiación mono energética sería una línea vertical, o un punto en el espectro de energía, conteniendo todos los sucesos detectados. Aunque en la realidad como consecuencia del fenómeno de detección, esta línea se ensancha adoptando una forma que depende de la naturaleza de la radiación y del tipo de detector.

Generalmente, el espectro de tales líneas tiene forma de campana gaussiana, un poco deformada, y se acostumbra a definirse la resolución del detector como el ancho a la mitad

de su altura, de una línea mono energética, habitualmente expresado como FWHM, como se muestra en la figura (1.7).

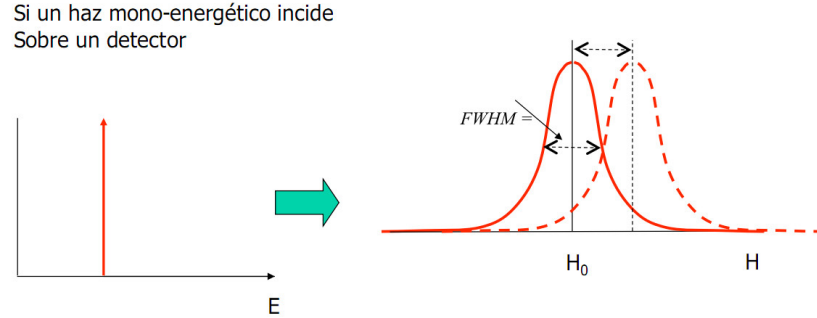


Figura 1.7: **Resolución de Energía**

Se puede observar que si la resolución del sistema es mejor, se verá reflejado en una menor FWHM, y el sistema será capaz de discriminar entre sucesos de energías cercanas. La resolución de energía se define como:

$$R = \frac{FWHM}{H_0} \quad (1.4.1)$$

donde $FWHM$ representa el ancho de la distribución medida a la altura media del pico, y H_0 es el centro de la misma.

Existen diversas fuentes de ruido que provocan las fluctuaciones en la respuesta del detector, entre ellas las más comunes son: el ruido aleatorio intrínseco al propio detector, el ruido estadístico y cualquier desviación de las condiciones de medida durante la misma, y constituye la fuente más importante de fluctuaciones y se debe a la misma naturaleza discreta de la propia señal, por lo tanto siempre existirá una fuente mínima e irreducible de ruido, no importa cuánto se mejore el sistema del detector.

1.4.2. Eficiencia del Detector

La eficiencia de detección es el segundo parámetro importante para caracterizar a un detector. Se define como la relación entre el número de pulsos registrados por el detector y el número de partículas emitidas por la fuente de radiación.

$$\epsilon = \frac{n^{\circ} \text{ de pulsos registrados}}{n^{\circ} \text{ de partículas incidentes}} \quad (1.4.2)$$

La eficiencia depende de la naturaleza de la radiación que se mide, el tipo de detector que se utiliza y de la posición geométrica del sistema. Se define también la eficiencia intrínseca como el número de pulsos registrados por el detector en relación al número de partículas que llegan al mismo. La eficiencia intrínseca depende principalmente del material del detector, de la energía de la radiación incidente y del grosor del detector en la dirección de incidencia de la radiación.

Es muy importante disponer de detectores con un nivel de eficiencia elevado, sin embargo, debido a la dificultad de diseñar detectores que envuelvan toda la muestra radioactiva, unido a otras consideraciones, hacen poco probable que se disponga de un detector cuya eficiencia se aproxime al 100 %.

Tiempo Muerto

En cualquier sistema de detección con su electrónica asociada, es necesario que transcurra cierto tiempo entre dos eventos consecutivos para que puedan ser registrados como procesos independientes. Esta separación mínima entre sucesos se denomina tiempo muerto del detector. Muchas veces este efecto se debe al propio detector y otras veces a la electrónica asociada al mismo.

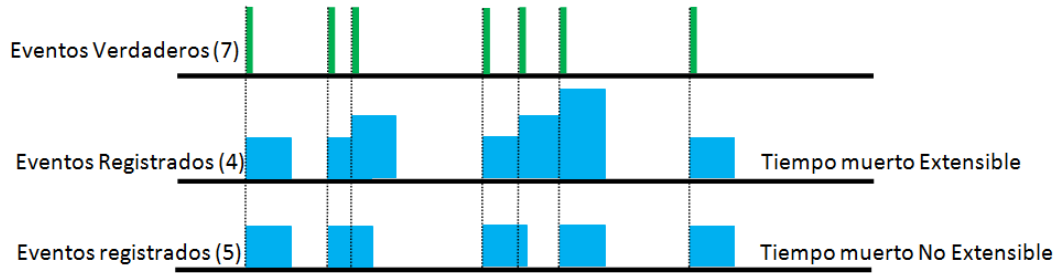


Figura 1.8: **Tiempo muerto**

Se pueden clasificar dos grandes grupos debido a su comportamiento:

- *De tiempo muerto extensible.* La llegada de un suceso, antes de que haya transcurrido el intervalo de tiempo (τ) provoca la paralización del sistema durante otro tiempo (τ), lo que alarga demasiado el tiempo muerto del sistema.
- *De tiempo muerto no extensible.* El intervalo de tiempo (τ) no aumenta por la llegada de sucesos dentro de este intervalo de tiempo.

Dada la naturaleza aleatoria de los decaimientos radioactivos, siempre existe la probabilidad de perder eventos verdaderos debido a que tienen una separación mínima respecto al

evento anterior. Estas pérdidas por el tiempo muerto son muy significativas a altas tasas de recuento y se deben tener en cuenta para poder ajustar las medidas para corregir el efecto.

1.5. Tubos Fotomultiplicadores

Los fotomultiplicadores son dispositivos de detección de luz, que convierte la luz recibida en una señal eléctrica medible. La gran ventaja del fotomultiplicador sobre otros detectores luminosos es la amplificación por emisión secundaria, y se pueden conseguir factores de multiplicación desde 10^3 hasta 10^9 . Además en fotomultiplicadores rápidos se pueden conseguir respuestas con tiempos de subida menores a un nanosegundo. En la actualidad los fotomultiplicadores son utilizados en varias disciplinas, como biología, medicina, bioquímica, fotografía, astronomía, etc.

Los tubos fotomultiplicadores han sido usados desde hace muchos años para detectar fotones de altas energía, y siguen siendo ampliamente utilizados en los experimentos para la detección de partículas por medio de radiación Cherenkov. Algunas de las razones por las cuales son tan usados son su área grande de sensado, excelente desempeño en los tiempos de respuesta, una alta ganancia y bajo ruido.

Los elementos de un fotomultiplicador son:

- **Fotocátodo:** convierte el flujo luminoso en un flujo de electrones.
- **Sistema de Focalización:** acelera y dirige los fotoelectrones hacia el multiplicador de electrones. El sistema debe ser capaz de enfocar el máximo número de electrones sobre el primer dínodo, sin tener en cuenta la velocidad inicial y en que parte del fotocátodo son originados. La eficiencia del fotomultiplicador está dada por la relación entre el número de electrones emitidos por el fotocátodo y el número de electrones que alcanzan el primer dínodo.
- **Multiplicador:** consiste en electrodos de emisión secundaria, llamados dínodos. Estos dínodos están acomodados de tal forma que los electrones emitidos por uno lleguen a golpear al siguiente dínodo, dando como resultado una multiplicación en el número de electrones.
- **Ánodo:** colecta el flujo de electrones del multiplicador y produce la señal eléctrica de salida.

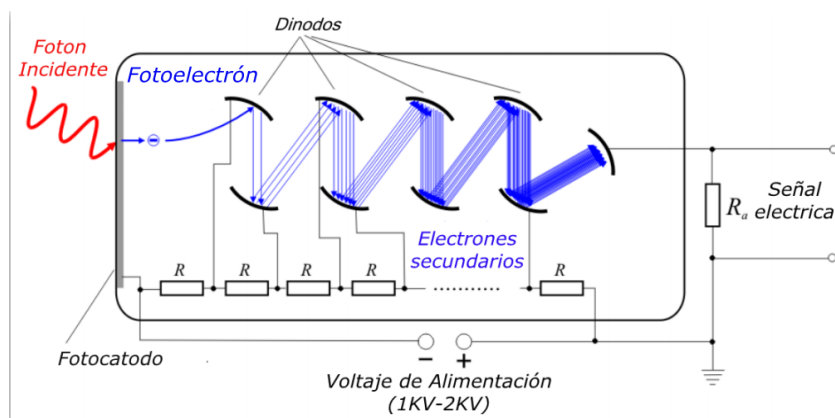


Figura 1.9: Tubo Fotomultiplicador

1.5.1. Principio de Funcionamiento

Hay dos fenómenos en los que se basa fundamentalmente el funcionamiento de un fotomultiplicador: el efecto fotoeléctrico, que tiene lugar en el fotocátodo, y la emisión secundaria que se genera en los dinodos.

1.5.2. Efecto Fotoeléctrico

El efecto fotoeléctrico es un proceso de absorción que ocurre cuando la energía del fotón es igual o no muy grande comparada con la energía de ligadura del electrón. Los fotones pueden interactuar con un átomo ionizándolo (expulsión de un electrón) o puede interactuar con un átomo excitándolo (dejando todos los electrones dentro del átomo), el efecto fotoeléctrico implica la absorción de un fotón por un electrón, que es expulsado del átomo. Esto solo puede ocurrir cuando la energía del fotón entrante es mayor que la energía de ionización EB del electrón que se expulsará. Puesto que un átomo es mucho más pesado que un electrón expulsado, toma prácticamente toda la energía y momento del fotón.

Si la energía de un fotón incidente es menor que la necesaria para expulsar un electrón en la superficie del material, puede ser la necesaria para cambiar a un electrón a un nivel de energía más alta en el material, este proceso permitirá aumentar la conductividad del material, a este proceso se le conoce como fotoconductividad y se utiliza para detectores de luz como fotoresistores o fotodiodos.

Al proceso en el que un fotón es capaz de arrancar un fotoelectron del material que lo absorbe (en un fotomultiplicador), se le llama fotoemisión. No todos los fotones incidentes sobre el material fotoemisivo causan este efecto. A la proporción del número de electrones

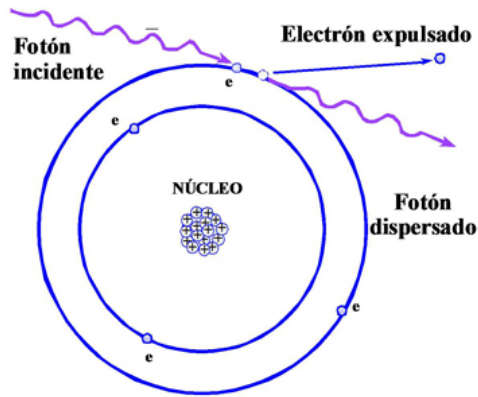


Figura 1.10: Efecto fotoeléctrico y Dispersión de Compton

emitidos entre el número de fotones incidentes se le llama eficiencia cuántica. La cual siempre es menor a la unidad debido a la pérdida de energía en el proceso de fotoemisión.

1.5.3. Emisión Secundaria

Los fotoelectrones emitidos de un fotocátodo son acelerados por un campo eléctrico que los hace colisionar con el primer dínodo y producir una emisión de electrones secundarios. Al número de electrones secundarios emitidos por electrón primario se le llama razón de emisión secundaria. Idealmente la ganancia de un tubo fotomultiplicador que tiene un número n de dínodos y una razón de emisión secundaria promedio δ por dínodo será δ^n . Debido a la gran variedad de estructuras de dínodos y su ganancia, la respuesta en el tiempo y la linealidad difieren dependiendo del número de dínodos y otros factores.

Al electrodo que colecta los electrones secundarios multiplicados en este proceso de cascada se le conoce como ánodo, su finalidad es expulsar la corriente de electrones hacia un circuito externo.

1.6. ACORDE

Para la realización de este trabajo de tesis se hizo una estancia en la Organización Europea para la Investigación Nuclear (CERN), durante la cual se trabajó principalmente en el detector de rayos cósmicos del experimento ALICE (ACORDE). El detector ACORDE (ALICE Cosmic Ray Detector) es el sistema principal de disparo para muones atmosféricos, el cual consiste de un arreglo de 60 módulos centelleadores ubicados en la parte superior del magneto de ALICE.

Cada modulo consiste de dos plásticos centelladores superpuestos, cada uno con un área efectiva de 0.376 metros cuadrados. Cada centellador consiste de una placa de plástico centellador de 1.89m de largo, 19.5cm de ancho y 9mm de grosor. A cada plástico se añade una guía óptica que se pega a la cara sensible de un Fotomultiplicador (2 pulgadas de diámetro), el cual esta protegido con una caja magnética de hierro. Los tubos fotomultiplicadores quedan en lados opuestos, dando un largo total del modulo de 3.4m.

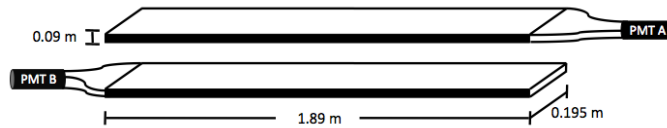


Figura 1.11: Módulos del detector ACORDE

1.6.1. Electrónica del Detector ACORDE

La electrónica del detector acorde es capaz de proporcionar la señal de disparo cuando los muones atmosféricos impactan uno o más módulos del detector. Al mismo tiempo supervisa el funcionamiento del arreglo de contadores de centelleo. Para la generación de la señal de disparo, ACORDE es capaz de:

- Escanear los 60 módulos del detector.
- Produce una coincidencia entre los dos centelladores de cada modulo.
- Recuperar el reloj del LHC y decodifica los mensajes del sistema central de disparo.
- Crear el encabezado de los datos para mandar la información al DAQ de ALICE.

Actualmente cada modulo de acorde posee una tarjeta electrónica FEE (Front End Electronics) donde se recibe la señal de cada uno de los fotomultiplicadores. En esta tarjeta se generan 3 pulsos diferentes, uno por cada señal de cada PMT (en caso de pasar el nivel de discriminación) y una señal mas en el caso de obtener una coincidencia en una ventana de tiempo de 40ns.

Las señales proporcionadas por estas FEEs son enviadas a la electrónica principal en forma de pulsos diferenciales de bajo voltaje con una duración de 100ns a través de una serie de patch panels, en los cuales se hace la conversión de estos pulsos a niveles de voltaje CMOS para poder ser procesadas por los FPGAs. Dentro de esta electrónica principal se cuenta también con una tarjeta TTCrx (receptor de las señales de sincronización) que se

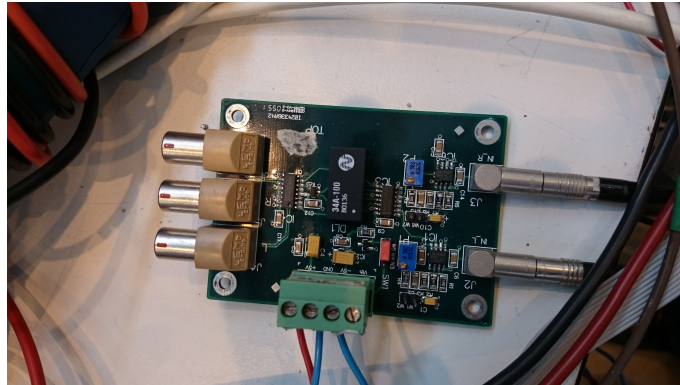


Figura 1.12: Tarjeta Electrónica (FEE) para los módulos de ACORDE

conecta al sistema central de disparo de ALICE, y además una tarjeta SIU (unidad de interface entre los conectores), la cual enviara los datos del detector hacia el sistema de almacenamiento de ALICE.

Capítulo 2

Upgrade del detector ACORDE

El gran colisionador de Hadrones ha provisto a los físicos con una gran cantidad de datos para ser analizados desde su primer corrida en el 2009. Hubo un paro en las actividades del LHC desde el 14 de febrero del 2013 y se reiniciarán las actividades para inicios del 2015. Durante este tiempo se planea hacer una serie de renovaciones y mejoras, así como trabajos de mantenimiento en todos los detectores.

En el detector ACORDE se realizaron tareas de mantenimiento en las estructuras mecánicas del detector, para lo que fue necesario desmontar los módulos y sacarlos a la superficie poder hacer una revisión de todas las partes de dichos módulos. Se revisó el estado de los plásticos centelladores, el acoplamiento con la guía de onda con los tubos fotomultiplicadores, así como también se revisó el estado de los cables y se volvió a obtener el voltaje óptimo de funcionamiento de los PMTs obteniendo sus respectivas curvas de desempeño.

Por otro lado, la electrónica principal de ACORDE, se reemplazó por una nueva tarjeta, en la cual el cambio principal fue la gama de FPGA utilizados, y se hizo una actualización del firmware de esta tarjeta para poder cumplir con las especificaciones requeridas por el sistema central de disparo, y el sistema de adquisición de datos de ALICE.

Para extender el potencial de descubrimiento del LHC, se tiene previsto un upgrade para el año 2018, con una duración de 18 meses, en el cual se incrementará la luminosidad por un factor de 10 con respecto al valor del diseño original. Durante este periodo, se tiene previsto un cambio significativo en el detector ACORDE, en el cual se pretende aumentar la granularidad del detector, así como aumentar la información obtenida por el detector.

En esta actualización, ACORDE aumentará de 60 módulos a un total de 1800. Estos módulos serán más pequeños que los actuales, y cubrirán por completo la superficie de la tres caras superiores del magneto de ALICE. Otro de los cambios que se realizarán en

esta actualización es la obtención de la carga del evento detectado, la cual se realizara con fotodiodos de avalancha, en lugar de los PMTs usados actualmente.

Este trabajo de tesis va encaminado a esta actualización en el detector ACORDE, así como la posible utilización de este sistema en otros detectores con características similares.

2.1. Fotodiodos de Avalancha APDs

Los fotodiodos de avalancha son fotodiodos de alta velocidad y alta sensibilidad que utilizan un mecanismo interno de ganancia que funciona aplicando un voltaje inverso. Se pueden considerar como el equivalente semiconductor de los tubos fotomultiplicadores. Comparado con un fotodiodo normal, los APDs puede medir niveles más bajos de luz y son usados en una gran variedad de aplicaciones que requieren alta sensibilidad.

2.1.1. Principio de Funcionamiento

Cuando la luz entra a un fotodiodo, se generan pares electrón-hueco si la energía de la luz es mayor que la energía de banda prohibida. La eficiencia cuántica del fotodiodo es la razón entre los pares electrón-hueco generados contra el numero incidente de fotones.

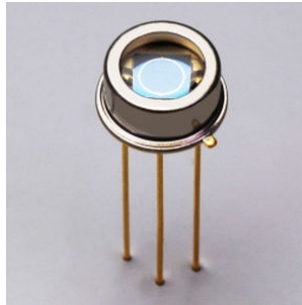


Figura 2.1: **Fotodiodo de Avalancha**

Cuando pares electrón-hueco se generan en la capa de agotamiento de un fotodiodo con un voltaje inverso aplicado a la unión PN, los electrones se desvían hacia el lado N, mientras que los huecos se desvían hacia el lado P debido al campo eléctrico desarrollado a través de la unión PN. La velocidad de deriva de estos pares electrón-hueco o portadores depende de la intensidad de campo eléctrico. Sin embargo, cuando el campo eléctrico se aumenta a un cierto nivel, los portadores son más propensos a chocar con la red cristalina de modo que su velocidad de deriva se satura a una velocidad media.

Si la tensión inversa se incrementa aun más, algunos de los portadores que escaparon de la colisión con la red cristalina tendrá una gran cantidad de energía. Cuando estos portadores chocan con la red cristalina, se vuelven a generar nuevos pares electrón-hueco. Estos pares electrón-hueco entonces crean nuevos pares adicionales en un proceso similar a una reacción en cadena. A este fenómeno se le conoce como multiplicación en avalancha de fotocorriente.

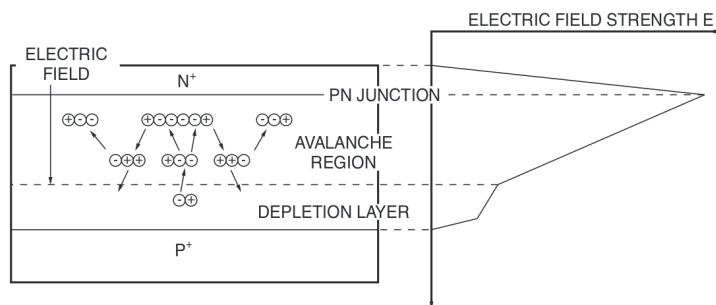


Figura 2.2: Esquemático del proceso de Avalancha

2.2. Acondicionamiento y Procesamiento de la Señal

En general cuando un detector de radiación es excitado por una partícula, a través de diferentes medios, se obtiene un impulso eléctrico. Tales impulsos deben de ser recibidos por dispositivos electrónicos diseñados para proporcionar información sobre alguna de las características de la partícula que lo genero.

Con el fin de obtener la mayor cantidad de información de los detectores de centelleo, se incorpora una etapa de acondicionamiento de la señal proporcionada por el fotosensor. Dentro de las principales ventajas de agregar una etapa de acondicionamiento (formación del pulso) encontramos:

- Magnificar la amplitud del pulso, para alcanzar niveles dentro del rango de conversión de nuestro convertidor analógico-digital.
- Optimizar la resolución de energía.
- Minimizar el riesgo de superposición entre pulsos de eventos sucesivos.
- Asegurar que la línea base entre pulsos permanezca estable, a pesar de cambios en la velocidad de conteo.

En esta sección se da una explicación de los componentes que integran el sistema de adquisición y digitalización de las señales generadas por detectores de centelleo, en particular encaminado al upgrade del detector ACORDE. Como ya se observó, la señal otorgada por nuestro sensor cruzará por una etapa de acondicionamiento. La detección de rayos cósmicos se reducirá a detectar un pequeño pulso de corriente generada por nuestro fotosensor. Debido a que estas señales son pequeñas en tiempo y en intensidad, el diseño de la electrónica asociada al detector se vuelve uno de los retos principales para la detección de partículas.

Usualmente se suelen agregar etapas de amplificación lo más cercano como sea posible al detector, para minimizar el ruido y la distorsión de la señal. Esta primer etapa se debe caracterizar por preservar la información de interés de la señal de entrada, amplificando y otorgando la forma apropiada a las señales de salida, dependiendo de la información que se requiere de la señal.

En muchas etapas de preamplificación se utilizan también etapas de discriminación, que responden con salidas lógicas a aquellas señales de entrada cuya amplitud supera ciertos valores de umbral, y que se utilizarán posteriormente en etapas digitales.

Posteriormente, en la mayor parte de las aplicaciones de detección de radiación, es necesaria una etapa de procesamiento digital, donde se realizarán diversas tareas con la información obtenida. Por lo que hemos visto, un sistema completo de medición necesita varias etapas, y dadas las características de las mismas, pueden ir conectadas en serie, por lo que se habla de una cadena de medición, para referirse a un sistema completo de medición.

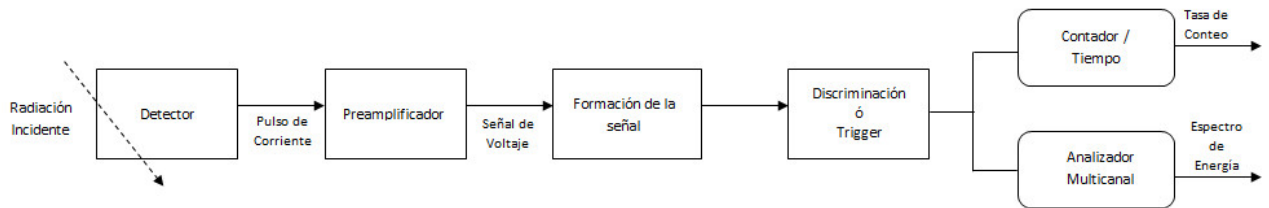


Figura 2.3: Etapas de un sistema de medición

2.2.1. Preamplificador

El preamplificador es la etapa inicial del acondicionamiento de la señal que proviene del detector, es un elemento muy importante en la resolución del sistema, se coloca lo más cerca posible al detector y los circuitos de entrada están diseñados para adaptarse a las características del detector. Para mejorar la relación señal a ruido, siempre es conveniente

reducir al mínimo la capacitancia de carga (una parte otorgada por el cable que transporta la señal) en el preamplificador, por lo tanto la interconexión alejada se debe evitar si es posible.

Se deben considerar varios parámetros para el diseño del circuito de preamplificación. Algunas especificaciones importantes para el diseño de cualquier preamplificador son:

- Relación señal a ruido (S/N)
- Rango de entrada de la señal
- Tiempo de respuesta
- Consumo de energía
- Rango dinámico
- Apilación de pulsos

En términos generales, los sistemas de preamplificación para la detección de radiación se pueden dividir en las siguientes categorías:

- Preamplificador sensible al Voltaje
- Preamplificador sensible a la Corriente
- Preamplificador sensible a la Carga

2.2.2. Preamplificador Sensible a la Carga

Son los preamplificadores preferidos para la mayoría de aplicaciones de la física de altas energías, para medir la energía depositada en el detector. Debido a las siguientes características:

- Alta ganancia
- Bajo nivel de ruido
- Excelente linealidad de integración
- Rápido tiempo de subida
- Alta estabilidad en cambios de temperatura

En este tipo de preamplificadores, en lugar de amplificar directamente el voltaje o convertir la corriente a un voltaje, la carga acumulada en la capacitancia del detector es integrada en otro capacitor. El voltaje resultante en este capacitor es directamente proporcional a la carga en el detector y no depende de la capacitancia del detector.

Como se puede apreciar en la figura (2.4), el capacitor C_f acumula la carga en combinación con el detector y la capacitancia del detector C_d .

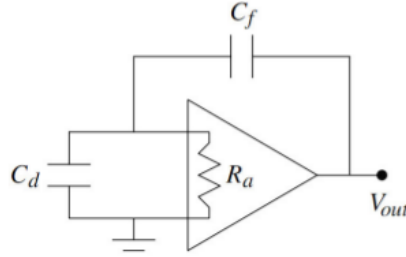


Figura 2.4: **Preamplificador sensible a la carga**

El voltaje de salida está dado por

$$V_{OUT} \propto \frac{Q_f}{C_f}$$

$$V_{OUT} \propto \frac{Q_d}{C_f}$$

donde Q_d es la carga acumulada en C_d , la cual es proporcional a la carga Q_f , integrada en el capacitor de retroalimentación.

La condición $Q_f = Q_d$ solo se puede lograr si no hay flujo de corriente en la entrada del amplificador, esto implica que la impedancia de entrada debe ser muy grande ($R_a \approx \infty$)

Si quitamos el capacitor de retroalimentación, el circuito podría actuar como un preamplificador sensible al voltaje inversor, con voltaje de salida igual a:

$$V_{out} = -AV_d$$

Por otro lado, si conectamos el capacitor de retroalimentación C_f , el voltaje de entrada podría ser la suma entre el voltaje en el capacitor V_f y el voltaje de salida V_{out} .

$$\begin{aligned} V_d &= V_f + V_{out} \\ &= V_f - AV_d \\ \Rightarrow V_f &= (A + 1)V_d \end{aligned}$$

Esta relación es valida solo si el preamplificador tiene una impedancia infinita.

Usando $Q = CV$ y $Q_{in} = Q_f$ podemos reescribir la la relación en términos de la carga de entrada y la capacitancia de retroalimentación como:

$$\frac{Q_f}{C_f} = (A + 1) \frac{Q_{in}}{C_{in}}$$

$$\Rightarrow C_{in} = (A + 1) C_f \frac{Q_{in}}{Q_f}$$

$$C_{in} \approx (A + 1) C_f$$

Donde Q_{in} y C_{in} son la carga y capacitancia de entrada del amplificador respectivamente. La ecuación muestra que la capacitancia de entrada esta en función de la capacitancia de retroalimentación y de la ganancia de amplificación.

C_{in} en ocasiones se conoce como la capacitancia dinámica del preamplificador. Notese que C_{in} no es la capacitancia del detector.

Una cantidad que es importante conocer es la ganancia de carga, que se obtiene tomando la relación del voltaje de salida a la carga de entrada correspondiente. A diferencia de la ganancia de lazo abierto (A), no es una ganancia adimensional. La ganancia de carga A_Q puede calcularse a partir de la siguiente relación:

$$\begin{aligned} A_Q &= \frac{V_{out}}{Q_{in}} = \frac{AV_{in}}{C_{in}V_{in}} = \frac{A}{C_{in}} \\ &= \frac{A}{A+1} \frac{1}{C_f} \approx \frac{1}{C_f} \end{aligned}$$

con $A \gg 1$.

Esta ecuación muestra que la ganancia de carga puede ser incrementada eligiendo un capacitor C_f de baja capacitancia.

Otro factor muy importante es la eficiencia de transferencia de carga del preamplificador, se caracteriza por la transferencia de carga de la capacitancia del detector a la capacitancia de retroalimentación. Solo en un caso ideal es posible tener el 100% de eficiencia en la transferencia de carga. Escogiendo los capacitores apropiados puede aumentarse considerablemente la eficiencia.

La eficiencia de transferencia de carga η_{in} se define como

$$\eta_{in} = \frac{Q_f}{Q_t}$$

Donde Q_t es la carga total en el detector y la capacitancia dinámica. Si representamos la capacitancia del detector $C_d \Rightarrow Q_t = Q_d + Q_{in}$, usando esto y el hecho que $Q_f = Q_{in} = C_{in}V_{in}$ podemos escribir la eficiencia de transferencia de carga como:

$$\begin{aligned} \eta_{in} &= \frac{Q_{in}}{Q_{in}+Q_d} \\ &= \frac{1}{1+\frac{Q_d}{Q_{in}}} \\ &= \frac{1}{1+\frac{C_d V_d}{C_{in} V_{in}}} \\ &= \frac{1}{1+\frac{C_d}{C_{in}}} \end{aligned}$$

Se ha empleado el hecho de que el voltaje a través de la capacitancia del detector es igual al voltaje en el amplificador, es decir $V_d = V_{in}$. De esta relación se puede apreciar que para acercar la eficiencia al 100 %, se requiere que la capacitancia del detector sea mucho mas pequeña que la capacitancia de entrada, por lo tanto para que $\eta \approx 1$ tenemos que:

$$\begin{aligned} C_d &\ll C_{in} \\ C_d &\ll (A + 1)C_f \end{aligned}$$

Hasta ahora solo hemos considerado como se carga el capacitor de retroalimentación, pero para poder realizar mediciones consecutivas es necesario que dicho capacitor se descargue, para permitir la siguiente acumulación de carga.

En un preamplificador sensible a la carga, con una resistencia de retroalimentación como elemento de descarga, como el que se muestra en la figura (2.5), se logra que la carga integrada en el capacitor de retroalimentación C_f decaiga exponencialmente con una constante de tiempo determinada por $C_f R_f$.

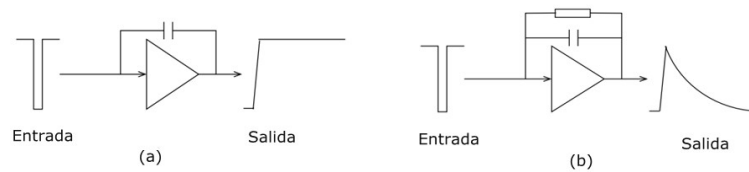


Figura 2.5: Salida de preamplificador sensible a la carga (a) Sin resistencia de retroalimentación, (b) Con resistencia de retroalimentación.

La variación en el tiempo del pulso de salida de nuestro preamplificador se puede obtener por la siguiente relación:

$$\begin{aligned}
 V_{out} &= \frac{Q_f}{C_f} e^{-t/R_f C_f} \\
 &= \frac{\eta_{in} Q_t}{C_f} e^{-t/R_f C_f}
 \end{aligned}$$

donde Q_t es la carga total de entrada, Q_f representa la carga acumulada en el capacitor de retroalimentación y η_{in} es la eficiencia de transferencia de carga.

La amplitud del pulso de salida esta dada por:

$$V_{out} = \frac{Q_f}{C_f} = \frac{\eta_{in} Q_f}{C_f}$$

V_{out} es proporcional al pulso que entrega el detector, que a su vez es proporcional a la energía que deposita la radiación incidente en el detector, y después de alcanzar su valor máximo, el pulso decae exponencialmente a través de la resistencia de retroalimentación R_f .

El tiempo de caída del pulso, depende de la constante de tiempo ($\tau_a = R_f C_f$) y puede ser elegida de acuerdo a nuestras necesidades.

Una característica de este tipo de preamplificador, es que no presenta un tiempo muerto, es decir que si llegan pulsos consecutivos en un intervalo de tiempo muy corto, el preamplificador seguirá amplificando, incluso si no se ha cumplido el tiempo de decaimiento del pulso anterior, pero, la amplitud del pulso anterior se sumara al nuevo pulso como se muestra en la figura (2.6).

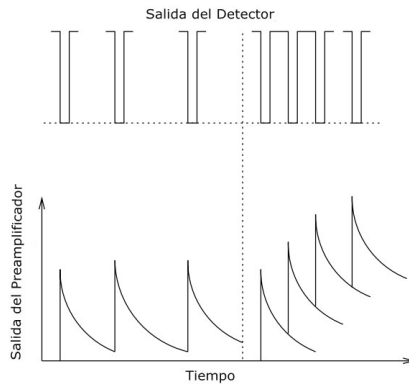


Figura 2.6: Apilación de pulsos

2.3. Formación de la Señal

La segunda etapa en el acondicionamiento de la señal es la formación del pulso (Pulse-Shaping). Debido a la forma de la señal que entrega el preamplificador, la cual no es muy buena para la extracción de información útil, se vuelve necesario transformarla en un pulso más amplio en tiempo, con una mayor amplitud y con un máximo menos abrupto.

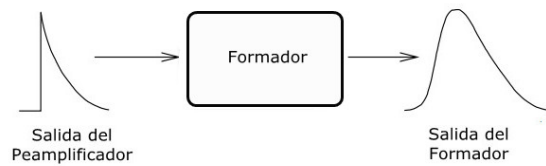


Figura 2.7: **Formador de pulso**

En general, hay dos objetivos para transformar la señal del preamplificador a un pulso bien definido, los cuales son:

- Mejorar la relación señal a ruido
- Mejorar la resolución de pulsos consecutivos

Existen diversos métodos para realizar estas tareas entre los que destacan los siguientes:

- Formación por retardo de línea del pulso
- Formación por CR y RC
- Amplificador de forma Gaussiana
- Amplificador de forma triangular
- Formador trapezoidal

2.3.1. Formación por CR y RC

La formación del pulso mediante un circuito CR-RC es tal vez el método más simple y más usado en la formación de pulsos de detectores. Esta etapa consiste en dos partes, un circuito CR y un circuito RC.

El circuito CR como el que se muestra en la figura (2.8), se comporta como un derivador en el dominio del tiempo y como un filtro pasa altas en el dominio de la frecuencia.

El voltaje de salida del circuito está dado por la siguiente relación:

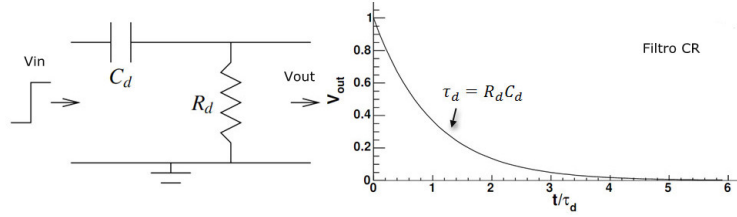


Figura 2.8: Filtro pasa altas CR

$$V_{out} = V_{in} - \frac{Q}{C_d}$$

Donde Q representa la carga almacenada en el capacitor, si ahora, derivamos la ecuación con respecto al tiempo nos genera:

$$\frac{dV_{out}}{dt} - \frac{dV_{in}}{dt} + \frac{V_{out}}{R_d C_d} = 0$$

En donde hemos asumido el hecho de que $V_{out} = R_d I = R_d \frac{dQ}{dt}$.

$R_d C_d$ nos determina la constante de tiempo de bajada de la señal de salida, con lo cual se puede aproximar el valor de la señal de salida mediante:

$$V_{out} = e^{-t/\tau_d} \quad (2.3.1)$$

donde $\tau_d = R_d C_d$ es la constante de tiempo del derivador.

La ecuación implica que el pulso de salida decae exponencialmente con el tiempo, con un ancho que puede ser controlado por la constante de tiempo τ_d . Sin embargo como se muestra en la figura la salida del filtro pasa altas CR muestra un pico muy agudo, el cual hace que la medición de su amplitud sea muy difícil.

La solución de este problema es que la señal de salida del filtro pasa altas CR pase a través de un filtro pasa bajas RC.

El circuito RC como el que se muestra en la figura (2.9) se comporta como un integrador en el dominio del tiempo y como un filtro pasa bajas en el dominio de la frecuencia.

La relación entre el voltaje de entrada y el voltaje de salida esta dado por:

$$V_{in} = iR_i + V_{out}$$

la corriente i también representa la velocidad de carga o descarga del capacitor

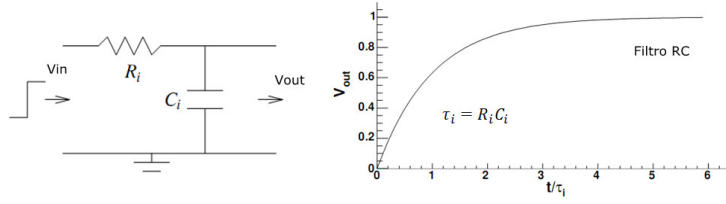


Figura 2.9: Filtro pasa bajas RC

$$i = \frac{dQ}{dt} = C_i \frac{dV_c}{dt}$$

$$i = \tau C_i \frac{dV_{out}}{dt} + V_{out}$$

Ahora combinando y reordenando las ecuaciones, y haciendo $\tau_i = R_i C_i$ obtenemos que

$$\frac{dV_{out}}{dt} + \frac{1}{\tau_i} V_{out} = \frac{1}{\tau_i} V_{in}$$

Si $R_i C_i$ es muy grande se obtiene que:

$$\frac{dV_{out}}{dt} \approx \frac{1}{\tau_i} V_{in}$$

$$V_{out} \approx \frac{1}{\tau_i} \int V_{in} dt$$

El voltaje de salida se aproxima a la siguiente relación:

$$V_{out} = 1 - e^{-t/\tau_i} \quad (2.3.2)$$

donde τ_i es la constante de tiempo del integrador.

Al pasar la señal que nos entrega el filtro pasa altas (CR) a través de un filtro pasa bajas (RC), el resultado es un pulso con una forma redondeada como la que se muestra en la figura (2.10), y la forma del pulso puede ser aproximada por:

$$V_{out} = \frac{\tau_d \left(\tau_d e^{-t/\tau_d} + \tau_i e^{-t/\tau_i} \right)}{\tau_d \tau_i (\tau_d - \tau_i)} \quad (2.3.3)$$

De acuerdo a la ecuación el tiempo de subida y bajada de la señal de salida depende de las constantes de tiempo del circuito CR y RC, las cuales generalmente se eligen de acuerdo

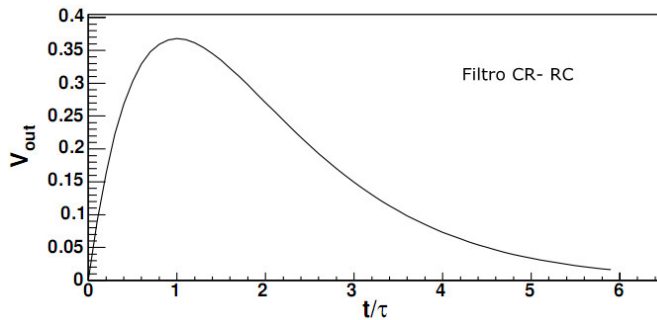


Figura 2.10: Formador de pulso CR-RC

a nuestra necesidades.

En conclusión, en el formador de pulso CR-RC, al pasar la señal a través del filtro pasa altas CR, se mejora la relación señal a ruido debido a que elimina las componentes de frecuencia muy bajas, las cuales contienen mucho ruido y poca información útil, además de que ayuda a acortar el tiempo de bajada del pulso. Posteriormente al pasar la señal resultante a través de un filtro pasa bajas RC, se mejora aun más la relación señal a ruido, eliminando las componentes de frecuencias altas que contienen ruido excesivo.

2.4. Amplificador de Forma Gaussiana

Para sistemas donde se requiere una alta resolución, el circuito CR-RC debe ser reemplazado por un integrador con componentes activos. Al cambiar el filtro RC por un filtro activo como el que se muestra en la figura, no solo se mejora considerablemente la relación señal a ruido, si no que también se disminuye el ancho de la señal de salida.

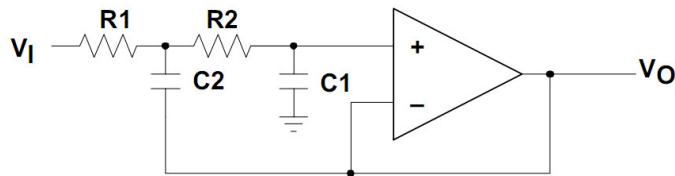


Figura 2.11: Filtro Pasa bajas Activo de segundo orden

El nombre de este amplificador se debe a que el pulso de salida tiene una forma similar a una campana Gaussiana, como se muestra en la figura (2.12).

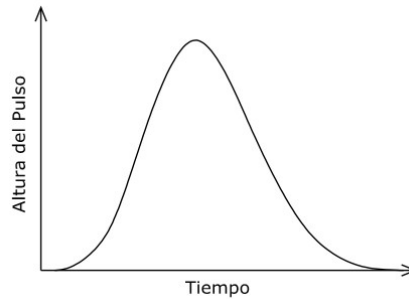


Figura 2.12: Salida de amplificador de forma gaussiana.

El diseño de un pulso Gaussiano ideal no es simple de realizar en la electrónica, sin embargo, se puede realizar una muy buena aproximación con un circuito que consta de un filtro pasa altas CR, seguido de varios filtros pasa bajas activos. En teoría un filtro de cuarto o quinto orden se aproxima muy bien a una señal Gaussiana.

2.4.1. Filtro Sallen-Key

En la figura 2.13 mostramos la estructura básica de un filtro Sallen-Key, el cual es un filtro pasa bajas activo de segundo orden. La operación del circuito se puede describir como:

- Para frecuencias muy altas los capacitores funcionan como como corto circuito, por lo tanto la terminal positiva del amplificador operacional estará a tierra, y por tanto a frecuencias altas el voltaje de salida será cero.
- Para frecuencias bajas, los capacitores actúan como un circuito abierto, por lo tanto, las dos resistencias estarán en serie y al no circular corriente por ellas, el voltaje de entrada también estará presente en la terminal positiva del amplificador operacional y también en su salida. Por lo que a frecuencias bajas, el voltaje de salida será igual que el voltaje de entrada.
- Cerca de la frecuencia de corte, donde la impedancia de $C1$ y $C2$ se encuentran en el mismo orden que $R1$ y $R2$, la retroalimentación positiva a través de $C2$ proporciona una mejora Q (factor de calidad) de la señal.

Para el estudio de este filtro, se generalizará en términos de impedancias (Z) como se muestra en la figura 2.13, donde los componentes $R3$ y $R4$ nos dan la ganancia del filtro.

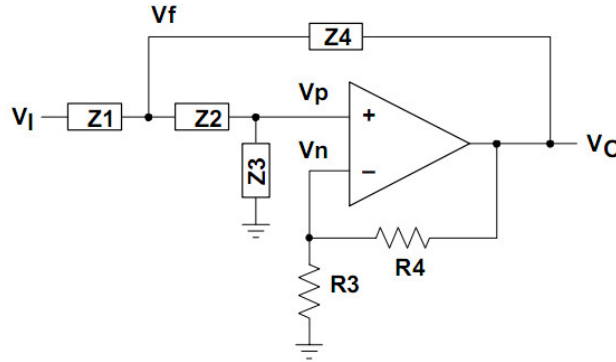


Figura 2.13: **Circuito Sallen-Key generalizado.**

La solución de este circuito, está relacionada con los voltajes V_i , V_o , V_p y V_n , que se muestran en la figura.

Aplicando ley de corrientes de Kirchhoff (LCK) en V_f :

$$V_f \left(\frac{1}{Z_1} + \frac{1}{Z_2} + \frac{1}{Z_4} \right) = V_i \left(\frac{1}{Z_1} \right) + V_p \left(\frac{1}{Z_2} \right) + V_o \left(\frac{1}{Z_4} \right) \quad (2.4.1)$$

Aplicando LCK en V_p :

$$V_p \left(\frac{1}{Z_2} + \frac{1}{Z_3} \right) = V_f \left(\frac{1}{Z_2} \right) \Rightarrow V_f = V_p \left(1 + \frac{Z_2}{Z_3} \right) \quad (2.4.2)$$

Sustituyendo la ecuación 2.4.1 dentro de la ecuación 2.4.2 y despejando V_p :

$$V_p = V_i \left(\frac{Z_2 Z_3 Z_4}{Z_2 Z_3 Z_4 + Z_1 Z_2 Z_4 + Z_1 Z_2 Z_3 + Z_2 Z_3 Z_4 + Z_2 Z_2 Z_1} \right) + V_o \left(\frac{Z_1 Z_2 Z_3}{Z_2 Z_3 Z_4 + Z_1 Z_2 Z_4 + Z_1 Z_2 Z_3 + Z_2 Z_3 Z_4 + Z_2 Z_2 Z_1} \right) \quad (2.4.3)$$

Ahora aplicando LCK en V_n

$$V_n \left(\frac{1}{R_3} + \frac{1}{R_4} \right) = V_o \left(\frac{1}{R_4} \right) \Rightarrow V_n = V_o \left(\frac{R_3}{R_3 + R_4} \right) \quad (2.4.4)$$

Tomamos K como el factor de ganancia del filtro, donde $K = \left(\frac{R_3}{R_3 + R_4} \right)$ entonces podemos escribir la función de transferencia como:

$$\frac{V_o}{V_i} = \frac{K}{\frac{Z_1 Z_2}{Z_3 Z_4} + \frac{Z_1}{Z_3} + \frac{Z_2}{Z_3} + \frac{Z_1(1-K)}{Z_4} + 1} \quad (2.4.5)$$

donde: $Z_1 = R_1$, $Z_2 = R_2$, $Z_3 = \frac{1}{sC_1}$ y $Z_4 = \frac{1}{sC_2}$.

Sustituyendo estos valores, obtenemos la función de transferencia para nuestro filtro pasa bajas

$$\frac{V_o}{V_i} = \frac{K}{s^2(R1R2C1C2) + s(R1C1 + R2C1 + R1C2(1 - K)) + 1} \quad (2.4.6)$$

Donde $s = j2\pi f$, y la frecuencia de corte (f_c) y el factor de calidad (Q) del filtro están definidos por:

$$f_c = \frac{1}{2\pi\sqrt{R1R2C1C2}} \quad (2.4.7)$$

y

$$Q = \frac{\sqrt{R1R2C1C2}}{R1C1 + R2C1 + R1C2(1 - K)} \quad (2.4.8)$$

2.5. Filtro supresor de Polos

En la formación del pulso se presenta un efecto indeseable, que es la presencia de un rebote en la señal de salida, la aparición de este rebote hace que la señal vuelva a cero muy lentamente, lo cual nos puede afectar para la medición de la amplitud del siguiente pulso.

La causa principal del rebote se debe en gran parte a la salida exponencial del filtro pasa altas y al tiempo de bajada del preamplificador, el cual es muy corto. Teóricamente, si se diseñaran tanto el pasa altas como el preamplificador para entregar la señal con un tiempo de bajada grande no se tendría este fenomeno, pero en la practica, esto no ocurre.

Podemos corregir este efecto con un filtro supresor de polos. Este recibe su nombre debido a que surge del análisis del circuito en el dominio de Laplace.

Principio de Funcionamiento

Debido a que la señal de salida del preamplificador es muy similar a la de un filtro pasa altas (CR), el circuito de formación de pulso puede ser estudiado como un circuito CR-CR-RC.

La transformada de Laplace para un circuito CR-CR-RC esta representada por:

$$H(s) = \frac{\tau_p}{(\tau_p s + 1)} \frac{\tau_d s}{(\tau_d s + 1)(\tau_i s + 1)}$$

donde los subíndices en $\tau (d, i, p)$ se refieren a la etapa CR (derivador), RC (integrador) y al preamplificador respectivamente.

La función de transferencia tiene singularidades en $s = -1/\tau_p$, $-1/\tau_d$ y $-1/\tau_i$. Estos son los llamados polos de la función. Uno de los efectos que producen estos polos, es la aparición del rebote en la señal que mencionamos anteriormente.

La eliminación de este rebote se logra si el polo de la función de transferencia que lo genera se elimina. Esto puede realizarse mediante la introducción de cantidades en el numerador, de tal forma que se cancele el polo que genera el rebote. Las cantidades utilizadas para cancelar el polo se les denomina ceros de la función.

Después de analizar los polos de la función, nos damos cuenta de que el que tenemos que eliminar es: $s = -1/\tau_p$.

Un método practico para la eliminación de este polo es agregar una resistencia (R_{pz}) en paralelo con el capacitor C_d del circuito CR como se aprecia en la figura (2.14):

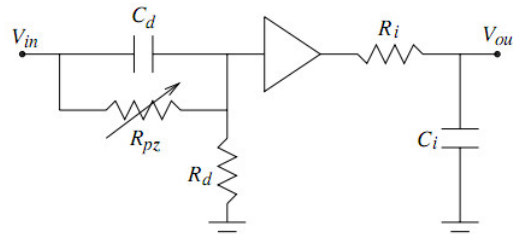


Figura 2.14: **Filtro Supresor de polos.**

Al incluir esta resistencia, la función de transferencia se modifica a:

$$H(s) = \frac{\tau_p s}{(\tau_p s + 1)} \frac{\tau_d (R_{pz} C_d s + 1)}{R_{pz} C_d \tau_d s + R_{pz} C_d + \tau_d} \frac{1}{(\tau_i s + 1)}$$

Donde podemos obtener el valor apropiado para la resistencia ($R_{pz} = \tau_p/C_d$), el cual nos ayuda a eliminar el efecto de rebote en la señal. Cabe aclarar que en la practica, no se reduce a algo tan simple la eliminación de este rebote, ya que interfieren más parámetros relacionados con los elementos físicos del circuito, los cuales no permanecen constantes todo el tiempo, pero con esta resistencia se minimiza este efecto.

2.6. Conversión Analógico-Digital

Para el análisis y almacenamiento de la información útil que contiene la señal, se utiliza una conversión analógico-digital. Esta tarea la realiza un circuito electrónico, llamado convertidor analógico-digital (ADC), cuya salida es una palabra digital resultado de convertir la señal analógica de la entrada.

La conversión analógica-digital se realiza en dos partes: Cuantificación y Codificación. Durante la cuantificación se muestrea la señal de entrada, es decir, se toman valores discretos en instantes de tiempo de la señal analógica, lo que recibe el nombre de *sampling*. Matemáticamente es el equivalente a multiplicar la señal analógica por una secuencia de impulsos de periodo constante. Como resultado se obtiene un tren de impulsos con amplitudes limitadas por la envolvente de la señal analógica. El valor cuantificado se codifica en binario en una palabra digital, cuyo número de bits depende de las líneas de salida del ADC.

Para garantizar la toma de la muestra y la conversión de forma correcta se debe considerar la velocidad de muestreo, para lo cual el Teorema de Nyquist establece que la frecuencia de muestreo f_s debe ser como mínimo el doble del ancho de banda de la señal muestreada. Si no ocurre esta situación, se tiene lugar al fenómeno denominado *Aliasing*.

$$f_s \geq 2f_{MAX}$$

Existen algunos factores que deben de tenerse en cuenta en la elección correcta de un ADC para una aplicación específica, como lo son:

- Tiempo de conversión.
- Tiempo muerto.
- Resolución.
- Exactitud.
- Linealidad integral y linealidad diferencial.

2.6.1. Tiempo de Conversión

El tiempo de conversión es el tiempo que le toma al ADC en completar una conversión de la señal de entrada. No solo depende del método de conversión, si no que también de la altura del pulso. Este tiempo se determina de acuerdo a la ecuación:

$$t_c = \frac{1}{f\pi 2^{n+1}}$$

Este tiempo establece el límite de la frecuencia máxima que puede tener la señal sin presentar *aliasing*.

$$f_{MAX} = \frac{1}{2t_c}$$

2.6.2. Tiempo Muerto

Es el tiempo que tarda el ADC en adquirir una señal, completar la conversión y estar listo para la siguiente adquisición. El tiempo muerto de un ADC generalmente consiste en:

- Tiempo de adquisición.
- Tiempo de conversión.
- Tiempo de reset.

2.6.3. Resolución

Esta definida por el numero de bits del ADC y por lo tanto la señal analógica de entrada más pequeña para la cual el convertidor producirá un código digital. Este numero binario debe ser proporcional a la entrada analógica en todo el rango dinámico del sistema.

La resolución del ADC generalmente se representa en bits. Para un ADC ideal de n bits se tiene una resolución dada por:

$$Resolucion = \frac{1}{2^n}$$

Las diferencias entre los valores analógicos correspondientes a dos valores digitales consecutivos se define como la resolución de voltaje del ADC.

$$ResVoltaje = \frac{V_{ref+} - V_{ref-}}{2^n - 1}$$

Donde V_{ref+} y V_{ref-} son los voltajes de operación del ADC.

2.6.4. Exactitud

La exactitud del ADC relaciona la señal mas pequeña (la resolución) con la señal medida. Describe que tan cercana es la medición del valor real. Puede ser determinada empleando la siguiente relación.

$$Exactitud = \frac{V_{resolucion}}{V_{senal}} \times 100\%$$

2.6.5. Linealidad integral y linealidad diferencial

Analizando la gráfica de transferencia entrada-salida, en el caso ideal, el resultado es una línea recta formada por los puntos de transición de los valores de entrada que determinan

cambios en el nivel de salida. Mientras más se ajuste el comportamiento real a esta recta, mas preciso se considera el convertidor.

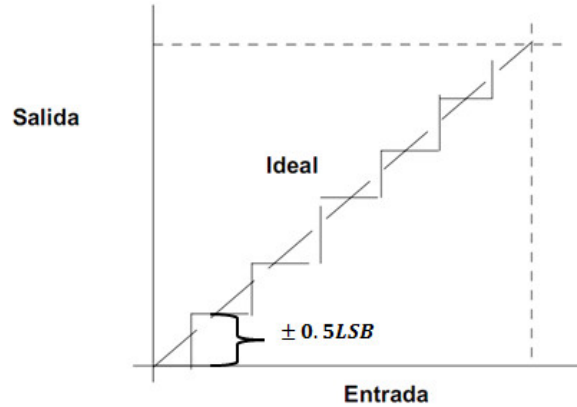


Figura 2.15: **Gráfica de transferencia entrada-salida lineal.**

La máxima desviación entre la gráfica real y la recta ideal se define como linealidad integral, y se expresa en porcentaje del valor de fondo de escala FSR (Font Scale Range) por LSB (Bit menos significativo). Como valor típico de la linealidad integral se tiene $\pm 0,5 \text{ LSB}$, es necesario que el convertidor garantice para todas las condiciones de trabajo este valor. Si difiere mas de $0,5 \text{ LSB}$, se corre el riesgo de que identifique un valor con una combinación de bits que no le corresponde, y proporcionando de este modo un resultado erróneo.

La linealidad diferencial corresponde a la desviación máxima a partir de la amplitud ideal, y se expresa utilizando las mismas unidades que la linealidad integral.

2.6.6. Errores en el ADC

Existen diversos factores de error que siempre están presentes en una conversión analógica digital, entre los más comunes están:

Ruido

Todas las señales presentan ruido, lo deseable es que el valor pico a pico del ruido sea menor que $\frac{1}{2} \text{ LSB}$.

Traslapamiento (“Aliasing”):

Los errores debidos al traslapamiento son difíciles de cuantificar. Dependen de la amplitud relativa de la señal a frecuencias por debajo y por encima de la frecuencia mínima de muestreo. El diseño del sistema debe incluir un filtro pasa bajas para atenuar las frecuencias de las señales por arriba de esta frecuencia.

Error de ganancia, error de desplazamiento(off-set) y error de cuantificación

En términos generales corresponden a la comparación y diferencia máxima entre la curva de transferencia ideal y real en todo el margen de medidas. El error de ganancia es un parámetro que muestra la precisión de la función de transferencia del convertidor respecto a la ideal, y se expresa en LSB (%FSR). El error de off-set, se presenta como un desplazamiento constante de todos los valores de la curva característica.

2.7. FPGA

Se conoce como FPD (Field Programmable Device) a todos los circuitos digitales utilizados para implementar hardware, donde el chip puede ser configurado por el usuario para realizar diferentes tareas.

Los primeros dispositivos programables que aparecieron fueron los PLAs (Programmable Logic Array), estos consistían de dos niveles de puertas lógicas, un plano de AND y otro de OR. Ambos niveles podían ser programados, siendo este dispositivo el pionero de la era de los dispositivos de hardware programable. Posteriormente, la aparición de los CPLD (Complex Field Programmable Device) produjo un gran salto en este tipo de dispositivos. Consistía en arreglos de PLD organizados en bloques.

Los FPGAs (Field Programmable Gate Array) nacieron en 1985 con una idea sencilla, un arreglo de compuertas lógicas, tolerante a errores de diseño, programable o reprogramable por el usuario. Todos los FPGAs contienen un arreglo tipo matricial de elementos lógicos, como flip-flops y lógica combinatorial, que se configuran usando cierta tecnología de programación.

Las terminales de entrada salida del FPGA usan celdas especiales de E/S que son diferentes de las celdas de elementos lógicos. Además tienen un esquema de interconexión programable que permite la conexión entre celdas de elementos lógicos entre sí, y con las celdas de E/S. La programación de las interconexiones y de los elementos lógicos puede o no puede ser permanente, eso depende de la tecnología de programación usada. En la figura 2.16 se muestra la estructura interna de un FPGA.

Las principales características de los FPGAs son:

- Gran cantidad de terminales de E/S. Desde 100 hasta unas 1400 terminales de E/S
- Buffers de E/S programables: Control de sesgo, control de corriente, configuración del estándar de E/S, pull-up y pull-down configurables
- Gran cantidad de flip-flops, los dispositivos más grandes tienen unos 40,000 FFs.

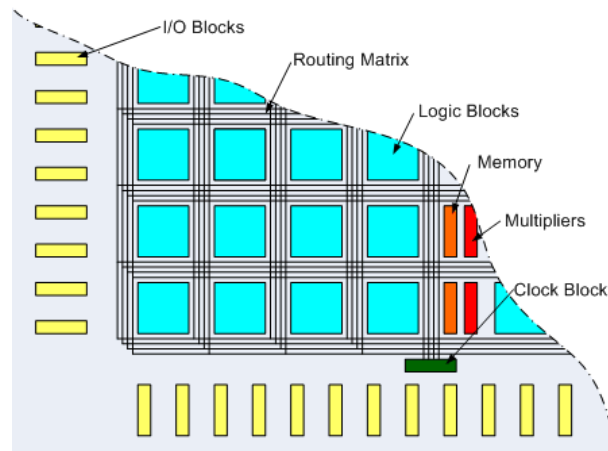


Figura 2.16: Estructura interna de un FPGA.

- Bloques de memoria (BRAM) de doble puerto, puerto simple, configurables como RAM, ROM, FIFO y otras configuraciones.
- Bloques de Multiplicación.
- Transmisión serie de muy alta velocidad.
- Procesador en hardware embebido.
- Controladores de reloj tipo Delay Lock Loop (DLL) y Phase Lock Loop (PLL).
- Control de impedancia programable por cada terminal de E/S.
- Interfaz con estándares de E/S tipo diferencial tales como LVDS, SSTL diferencial entre otros.

2.8. Interfaz a la PC

2.8.1. USB

El USB ¹ es un bus punto a punto, debido cuando se conecta un dispositivo USB a la PC se produce el proceso de enumeración, el cual consiste en que el host² le pregunta al dispositivo que se presente y le diga cuales son sus parámetros.

¹ USB por sus siglas en ingles Universal Serial Bus

² Host:Dispositivo maestro que inicia la comunicación.

El proceso de enumeración es inicializado por el host cuando detecta que un nuevo dispositivo ha sido adjuntado al bus. El host le asigna una dirección al dispositivo adjuntado al bus y habilita su configuración permitiendo la transferencia de datos sobre el bus.

Modo de transferencia

Tuberías (Pipes): Es un enlace virtual entre el host y el dispositivo USB, este enlace configura los parámetros asociados como el ancho de banda, que tipo de transferencia se va a utilizar (Control, Bulk, Isócrona o Interrupt), dirección del flujo de datos y el máximo y/o mínimo tamaño de los paquetes a transmitir.

Cada tipo de transferencia está caracterizado por su banda de paso (token), su tipo de servicio, el número de punto terminal (End Point) y el tamaño de los paquetes. Estos enlaces se definen y crean durante la inicialización del USB.

Modo de transferencia control:

Modo utilizado para realizar configuraciones; todos los dispositivos USB deben de soportar este tipo de transferencia. Los datos de control sirven para configurar el periférico en el momento de conectarse al USB. Algunos drivers específicos pueden utilizar este enlace para transmitir su propia información de control.

Modo de transferencia bulk:

Este método se utiliza para la transmisión de importantes cantidades de información. Este tipo de transferencia es útil cuando la razón de transferencia no es crítica, por ejemplo el envío de un archivo a imprimir. En estas aplicaciones, la transferencia es rápida, pero puede esperar si fuera necesario. Solo los dispositivos de media y alta velocidad utilizan este tipo de transferencia.

Modo de transferencia interrupt:

Modo utilizado para transmisiones de pequeños paquetes, rápidos, orientados a percepciones humanas. Este tipo de transferencia son para dispositivos que deben de recibir atención periódicamente y lo utilizan dispositivos de baja velocidad.

Modo de transferencia Isócrona:

También llamado flujo en tiempo real, este modo es utilizado para la transmisión de audio o vídeo comprimido, es el modo de mayor prioridad.

Velocidades

Los dispositivos USB se clasifican en cuatro tipos según su velocidad de transferencia de datos:

- Baja velocidad (1.0):
Tasa de transferencia de hasta 1.5 Mbps (192 KB/s). Utilizado en su mayor parte por dispositivos de interfaz humana.
- Velocidad completa (1.1):
Tasa de transferencia de hasta 12 Mbps (1.5 MB/s). Estos dispositivos dividen el ancho de banda de la conexión USB entre ellos, basados en un algoritmo de impedancias.
- Alta velocidad (2.0):
Tasa de transferencia de hasta 480Mbps (60 MB/s) pero por lo general de hasta 125 Mbps (16 MB/s). Está presente casi en el 99 % de las PC actuales.
- Súper alta velocidad (3.0):
Tiene una tasa de transferencia de hasta 4.8 Gbps (600 MB/s). La velocidad del bus es diez veces más rápida que la del USB 2.0.

Capítulo 3

Diseño y Construcción

Hasta este punto hemos revisado el principio de funcionamiento de las partes que componen a nuestro sistema de adquisición y digitalización. Para el diseño y construcción se optó por dividirlo en tres fases (electrónica frontal, procesamiento de la información e interfaz a la computadora).

3.1. Características del Sistema

Una vez que se ha descrito las características básicas de los detectores de partículas y su instrumentación asociada, se ha realizado una breve introducción al inmenso y complejo campo de la detección de partículas, se pasa a realizar un análisis de los requisitos y características, del sistema de adquisición y digitalización de señales para detectores de centelleo.

Algunas de las características que debe de cumplir el sistema son:

- Alta velocidad de respuesta.
- Bajo nivel de ruido.
- Bajo consumo de potencia.
- Alta confiabilidad.
- Bajo costo.

El sistema de adquisición y digitalización consta fundamentalmente de 3 fases: la primera fase es la electrónica frontal del detector (front-end), la cual tiene como función principal convertir los pulsos eléctricos provenientes de los fotosensores a pulsos digitales. La segunda fase esta conformada por un FPGA donde se realiza la lectura y procesamiento de todos

los pulsos digitales que nos entrega la primera fase y por ultimo en la tercera fase se realiza la interfaz PIC-PC, para poder analizar posteriormente los datos obtenidos con nuestro sistema.

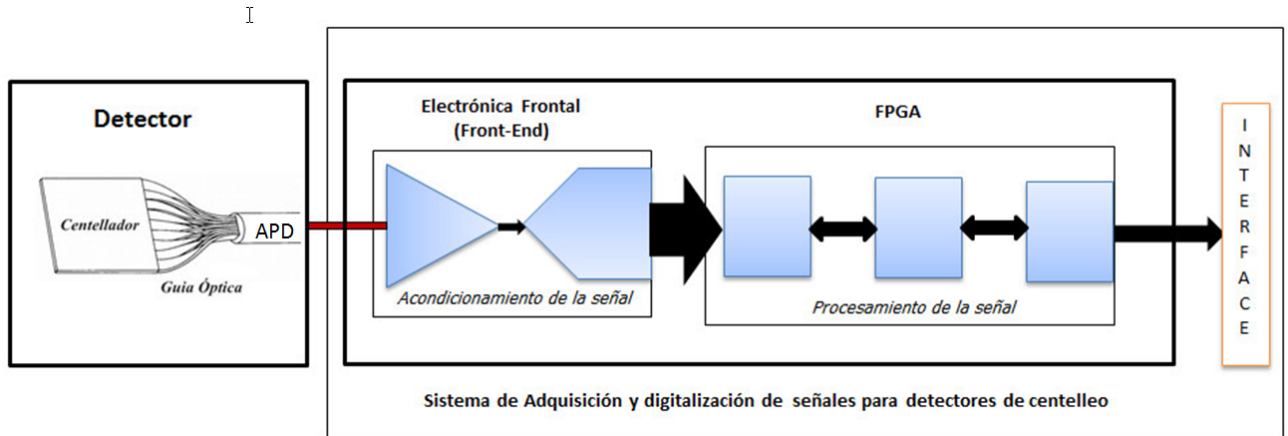


Figura 3.1: Diagrama a Bloques del Sistema

Encontrar un modulo comercial que se adapte completamente a las restricciones que pueda tener nuestro detector de partículas es muy complicado, es por esto que nos vemos en la necesidad de desarrollar nuestro propio diseño para los fines deseados.

La tarjeta electrónica encargada del acondicionamiento de la señal (Front-End), consta de diversas etapas, que logran hacer la unión entre la señal proveniente de nuestro fotosensor hasta entregar los pulsos digitales al FPGA.

Las etapas de las que se compone nuestra Front-End son:

- Preamplificador sensible a la Carga
- Filtro supresor de polos
- Filtro pasa altas
- Filtro Sallen-Key (orden 4)
- Convertidor Analógico-Digital ADC

3.2. Preamplificador Sensible a la Carga

El preamplificador sensible a la carga genera un voltaje de salida, proporcional a la carga de entrada. Por lo tanto, tiene que integrar la señal de entrada durante un tiempo

definido.

La dependencia en el tiempo del voltaje de salida, con la corriente de entrada es dada por la siguiente relación;

$$V_{out} \approx q_{in} = \int i_n(t) dt \quad (3.2.1)$$

donde i_n representa la corriente de entrada.

Un preamplificador sensible a la carga, como el que se realizó consiste en un amplificador operacional con retroalimentación negativa. La retroalimentación negativa, consiste en un capacitor C_f y una resistencia R_f conectadas en paralelo, formando una impedancia de retroalimentación Z_f .

Debido a la frecuencia con la que caen los rayos cósmicos y al tipo de señal que nos entrega el detector, en el diseño del preamplificador, se tiene que elegir un amplificador operacional con una ancho de banda mayor a 100 Mhz y una retroalimentación por voltaje.

El amplificador operacional OPA 659 de la empresa Texas Instrument, combina un ancho de banda de 650 Mhz con ganancia unitaria, y retroalimentación por voltaje.

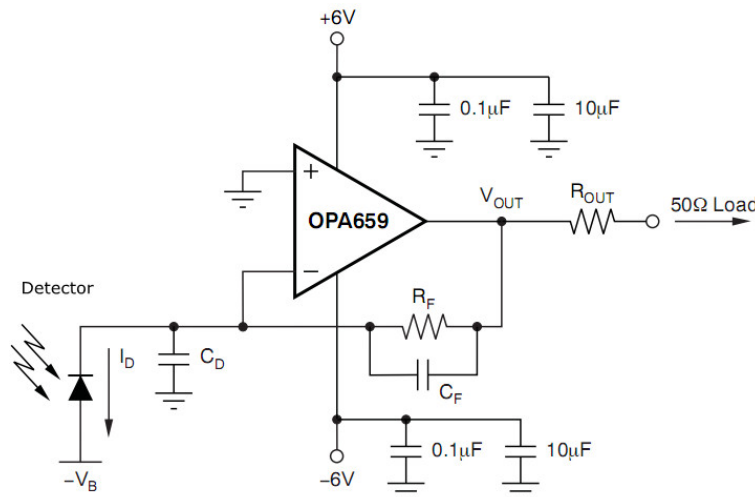


Figura 3.2: Diagrama de Preamplificador Sensible a la Carga

La amplitud de la señal de salida V_0 es proporcional a la carga de entrada Q_i generada en el detector.

$$V_0 = \frac{Q_i}{C_f} \quad (3.2.2)$$

La constante de decaimiento del pulso de salida en nuestro preamplificador sensible a la carga esta dada por la siguiente relación $\tau_a = C_f \cdot R_f$.

Debido a que la resistencia de retroalimentación R_f es una fuente de ruido, se recomienda que en el diseño de la construcción del preamplificador se seleccione un valor mayor a unos cientos de ohms.

La función de transferencia de este preamplificador esta dada por:

$$H(s) = \frac{-R_f}{C_f s R_f + 1} \quad (3.2.3)$$

Eligiendo el valor del capacitor de retroalimentación C_f y el de la resistencia R_f correctamente tendríamos que la constante de decaimiento $\tau_a = 1pf \cdot 1M\Omega = 1\mu s$ que es justo lo que se desea.

Sustituyendo los valores elegidos en nuestra función de transferencia nos quedaría de la siguiente forma:

$$H(s) = \frac{-1 \times 10^6}{1 \times 10^{-6}s + 1} \quad (3.2.4)$$

3.3. Amplificador de Forma Gaussiana

En la etapa de formador de la señal previa a la conversión analógica digital, se empleó un amplificador de forma gaussiana ($CR - RC^n$) debido a que este tipo de circuito nos ofrece una muy buena respuesta en resolución de energía, relación señal a ruido, además de un buen control en el ancho de la señal de salida .

3.3.1. Filtro pasa Altas y Filtro supresor de polos

El filtro pasa altas (CR) se diseñó de modo que la constante de bajada de la señal de salida sea aproximadamente de $150ns$.

De acuerdo al tiempo que se fijo en el CSP ($1\mu s$), y al valor del capacitor en el derivador ($C_d = 2,2n.f$) se obtuvo que el valor de la resistencia para el filtro supresor de polos es: $R_{pz} = 1\mu/2,2n \approx 450\Omega$.

La función de transferencia del filtro pasa altas (derivador) esta dada por la siguiente expresión:

$$H(s) = \frac{R_d C_d}{R_d C_d s + 1} \quad (3.3.1)$$

Al agregar la resistencia del filtro supresor de polos, obtenemos:

$$H(s) = \frac{R_d C_d (R_{pz} C_d s + 1)}{R_{pz} R_d C_d^2 s + R_{pz} C_d + R_d C_c} \quad (3.3.2)$$

o bien

$$H(s) = \frac{R_{pz} C_d s + 1}{R_{pz} C_d s + \frac{R_{pz}}{R_d} + 1} \quad (3.3.3)$$

de donde finalmente obtenemos

$$H(s) = \frac{150 \times 10^{-9} s + 1}{150 \times 10^{-9} s + 11} \quad (3.3.4)$$

que es la función de transferencia para nuestro filtro pasa altas, con una frecuencia de corte:

$$f_c = \frac{1}{2\pi \cdot 150 \times 10^{-9}} \quad (3.3.5)$$

3.3.2. Filtro Pasa Bajas Activo Sallen-Key

Como se mencionó en el capítulo anterior para obtener una muy buena resolución de la señal, en la etapa de acondicionamiento de la señal es necesario, cambiar de un filtro pasa bajas con componentes pasivos a uno con componentes activos.

En este caso para tener una muy buena aproximación de una señal gaussiana, se diseñó un filtro pasa bajas activo de cuarto orden en configuración Sallen-Key. Para obtener un filtro de cuarto orden, optamos por dividir el circuito en dos filtros de orden dos conectados en cascada como se muestra en la figura.

Para realizar esta tarea se empleó el amplificador operacional OPA 820 de la empresa Texas Instrument, el cual nos ofrece un ancho de banda de $240 Mhz$, retroalimentación por

voltaje, entrada con muy bajo nivel de ruido alta corriente de salida, ideal en aplicaciones de amplificación y formador de pulsos como la que requerimos.

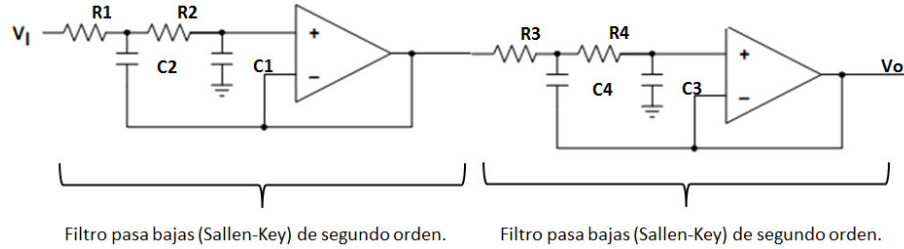


Figura 3.3: **Filtro pasa bajas Sallen-Key de cuarto orden**

La función de transferencia para uno de los filtros de segundo orden que se muestran en la figura (3.3), se obtuvo al realizar un análisis del circuito y se tiene que:

$$H(s) = \frac{K}{R_1 C_1 R_2 C_2 s^2 + [R_1 C_2 + R_2 C_2 + R_1 C_1 (1 - K)] s + 1} \quad (3.3.6)$$

Donde K es la ganancia del filtro, para nuestro caso es unitaria, por lo que obtenemos:

$$H(s) = \frac{1}{R_1 C_1 R_2 C_2 s^2 + [R_1 C_2 + R_2 C_2] s + 1} \quad (3.3.7)$$

Al sustituir el valor de cada elemento seleccionado en la función de transferencia 3.3.6. resulta:

$$H_1(s) = \frac{1}{1,936 \times 10^{-15} s^2 + 8,8 \times 10^{-8} s + 1} \quad (3.3.8)$$

La frecuencia de corte esta dada por:

$$F_c = \frac{1}{2\pi \sqrt{R_1 C_1 R_2 C_2}} = \frac{1}{8,8\pi \times 10^{-8}} \quad (3.3.9)$$

su factor de calidad es:

$$Q_1 = \frac{\sqrt{(200) \cdot (220 \times 10^{-12}) \cdot (200) \cdot (220 \times 10^{-12})}}{(200)(220 \times 10^{-12}) + (200)(220 \times 10^{-12})} = 0,5 \quad (3.3.10)$$

y la función de transferencia del segundo filtro pasa bajas de orden 2 es:

$$H_2(s) = \frac{1}{1,84 \times 10^{-14} s^2 + 408 \times 10^{-9} s + 1} \quad (3.3.11)$$

su factor de calidad es:

$$Q_2 = \frac{\sqrt{(680) \cdot (200 \times 10^{-12}) \cdot (680) \cdot (200 \times 10^{-12})}}{(680)(200 \times 10^{-12}) + (680)(200 \times 10^{-12})} = 0,5 \quad (3.3.12)$$

Y su frecuencia de corte

$$F_c = \frac{1}{2\pi\sqrt{R_1C_1R_2C_2}} = \frac{1}{2,992\pi \times 10^{-7}} \quad (3.3.13)$$

Al juntar estos dos filtros de segundo orden, conectados en serie, obtenemos un filtro pasa bajas de cuarto orden, cuya función de transferencia es la siguiente:

$$H_T(s) = \frac{1}{3,56 \times 10^{-29}s^4 + 2,4 \times 10^{-21}s^3 + 5,62 \times 10^{-14}s^2 + 4,96 \times 10^{-7}s + 1} \quad (3.3.14)$$

3.4. Convertidor Analógico Digital

La señal que nos entrega el amplificador de forma Gaussiana se ingresa a un convertidor analógico digital con la finalidad de obtener la señal muestreada para su posterior digitalización y procesamiento.

Para la realización de esta tarea se utilizó el convertidor analógico-digital ADS808Y (Texas Instruments), el cual es un convertidor analógico-digital de alta velocidad de 12 bits, tiene una frecuencia máxima de muestreo de 70MHz y hasta un rango de 2Vp-p para señales en modo diferencial para una mejor relación señal a ruido.



Figura 3.4: Convertidor Analógico-Digital ADS808

Este convertidor provee 2 banderas, una que indica el momento en que la señal de entrada excede el rango de conversión, y la otra bandera nos indica cuando el dato convertido es válido.

Para utilizar las ventajas que nos da este convertidor, se decidió usar un driver diferencial, para entregar la señal del amplificador de forma Gaussiana en un modo diferencial al

convertidor analógico-digital. El driver utilizado fue el AD8138, el cual tiene un ancho de banda de 320MHz, un nivel de ruido de entrada muy bajo, así como un consumo de potencia bajo. La configuración usada entre el driver diferencial y convertidor analógico-digital fue la siguiente.

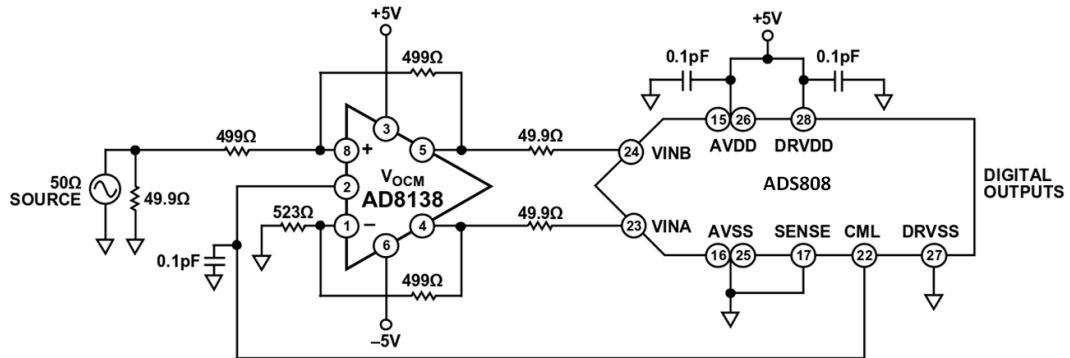


Figura 3.5: Configuración driver diferencial

El driver diferencial junto con el convertidor analógico-digital se manejan en un modo de voltaje común, el cual puede ser proporcionado por el mismo convertidor, o puede ser implementado externamente al driver diferencial.

La frecuencia de muestreo (f_s) que se empleó es de 20 Mhz teniendo así una frecuencia máxima $f_{MAX} \leq 10$ Mhz y un tiempo de conversión de $t_c = 50$ ns.

Teniendo en cuenta que la señal que nos entrega el amplificador de forma gaussiana tiene una duración de 1 μ s y la frecuencia de muestreo es de 20 Mhz, tenemos 20 muestras por cada señal que nos entrega la etapa previa, el cual es una muy buena aproximación para reconstruir la señal digitalizada.

3.5. Diseño del circuito impreso de la front-end

Una vez que se ha diseñado cada una de las partes que componen a la front-end, con la ayuda del software Altium Designer se diseñó la tarjeta de circuito impreso, teniendo muy en cuenta que el diseño tiene que ser lo más compacto posible.

Se diseñó una tarjeta de dos caras con un plano de tierra en la cara inferior el cual nos ayudara a reducir el ruido electrónico.

La distancia mínima entre pistas es de 20 milésimas de pulgada, el ancho de cada pista es de 30 milésimas de pulgada y en las líneas de alimentación el ancho de las pistas es de 40 milésima de pulgada. La tarjeta cuenta como entrada, un conector lemo con una resistencia de en 50Ω conectada a tierra para evitar que la señal que nos entrega el fotosensor rebote (debido a la frecuencia con la que responde) y afecte en nuestras mediciones.

Debido a la complejidad del circuito impreso para el convertidor analógico-digital, se deci-

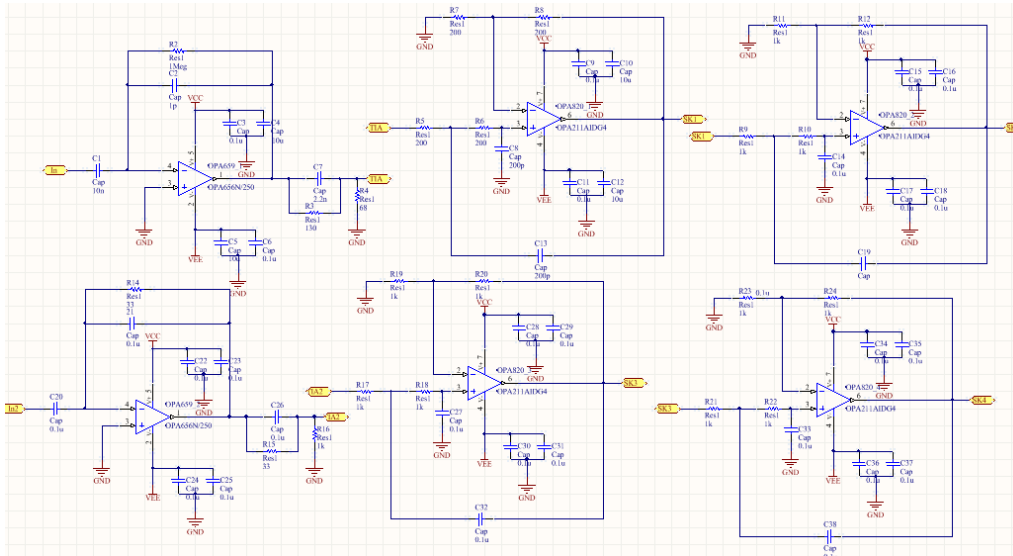


Figura 3.6: Diseño Esquemático de la etapa de acondicionamiento

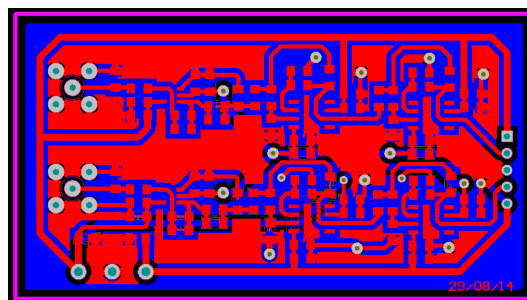


Figura 3.7: PCB de la primera etapa de acondicionamiento

dió hacer dos tarjetas de circuito impreso, la primera contiene la parte de acondicionamiento de la señal, y en la segunda tarjeta tenemos el driver diferencial junto con el ADC. La tarjeta de nuestro convertidor puede operar con un oscilador interno o si es necesario con uno externo, también contiene un bus de salida el cual contiene los 12 bits del convertidor A/D, y las dos banderas mencionadas anteriormente (dato valido, overflow), un pin de tierra y

uno del oscilador el cual nos ayudara para una mejor sincronización con la siguiente etapa.

En la figura (3.7) , se muestra el diseño de la primera tarjeta de circuito impreso.

La tarjeta se diseño para dos canales independientes de señal, y se puede apreciar cada etapa del acondicionamiento de la señal en la tarjeta.

El circuito impreso diseñado para el convertidor analógico-digital, contiene la etapa del driver diferencial junto con un regulador de voltaje y la configuración recomendada para el chip ADS808Y para conversión continua de datos.

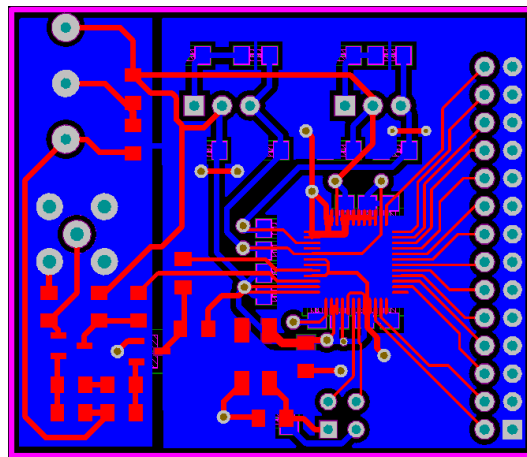


Figura 3.8: Diseño de circuito impreso para Driver diferencial y ADC

Como ya se menciona anteriormente, a la salida de esta tarjeta se tiene un bus de 14 pines, de los cuales, 2 son banderas que nos ayudaran para sincronización con el FPGA, y los 12 restantes son el valor digitalizado del pulso de entrada.

3.6. Procesamiento de la Señal. FPGA

En esta etapa se deben, leer todas las señales que nos entrega la etapa previa (front-end) sin tener ningún tipo de perdida de información útil, todo el procesamiento se desarrolla en una tarjeta de desarrollo, la cual tiene un FPGA (cyclone IV) de la empresa altera como elemento principal. Cabe mencionar que debido a la versatilidad del lenguaje de programación es posible adaptar el sistema en diferentes familias de FPGAs. Se hizo el diseño en el FPGA para poder manejar dos canales de información al mismo tiempo sin perder datos de interés.

El procesamiento de la señal se realiza en diversos bloques (Vea figura 3.10.), cada

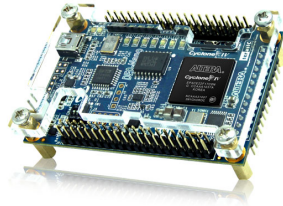


Figura 3.9: FPGA utilizado para el procesamiento

bloque se diseñó en el lenguaje VHDL¹, con un propósito específico cada uno.

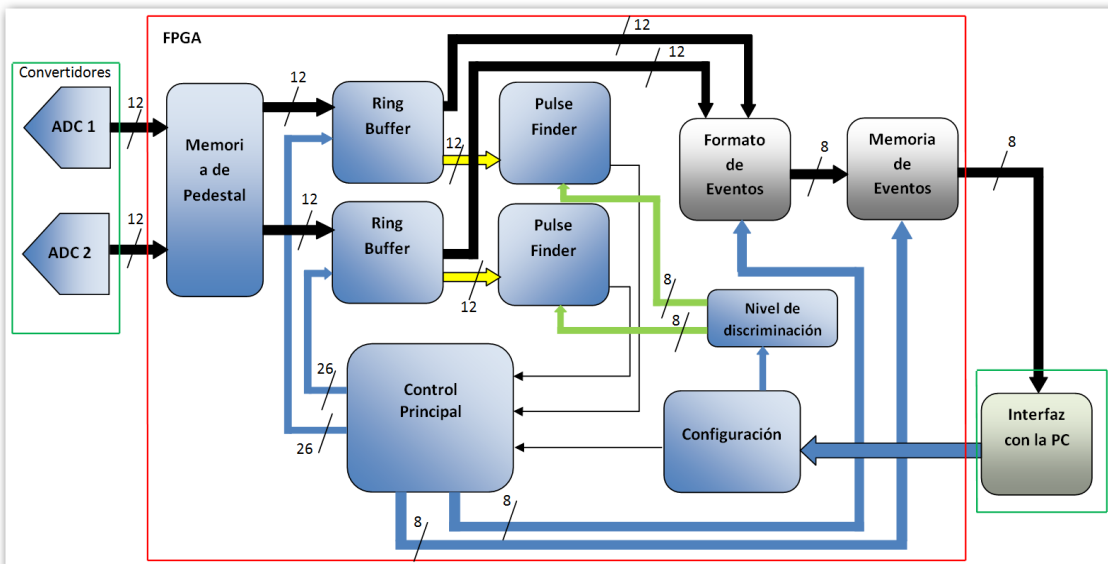


Figura 3.10: Diagrama a Bloques del procesamiento de la Señal

Para el manejo de los datos, el sistema opera sobre tres frecuencias diferentes las cuales son:

- Frecuencia que se emplea en la conversión A/D, y en la escritura del ring buffer para tener una muy buena sincronización (Front-end)-(FPGA)(20 MHz).
- Una frecuencia mayor que la frecuencia de conversión, que se emplea en el proceso interno dentro del FPGA(40MHz).

¹VHDL:Lenguaje de descripción de hardware de muy alta velocidad, por sus siglas en ingles.

- La frecuencia de transmisión de la memoria de eventos a la computadora.

3.6.1. Memoria de Pedestal

Esta etapa se encarga de modificar la inestabilidad sistemática de la señal proveniente de la etapa previa, permitiendo la sustracción del valor de offset que contiene las señales provenientes de la conversión A/D como lo muestra la figura 3.11.

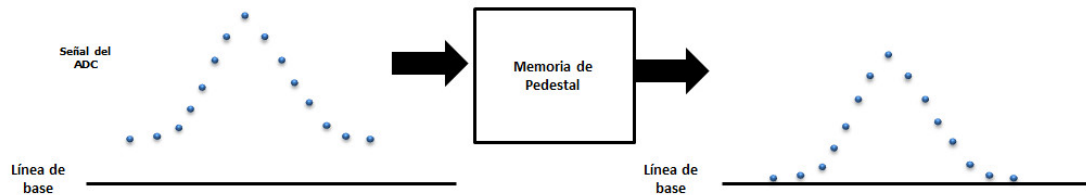


Figura 3.11: Efecto de sustracción del nivel de offset.

3.6.2. Ring Buffer

Este bloque actúa como una memoria de doble puerto, que permite almacenar todos los datos de entrada antes de una señal de disparo. Para cada canal de entrada se definió una

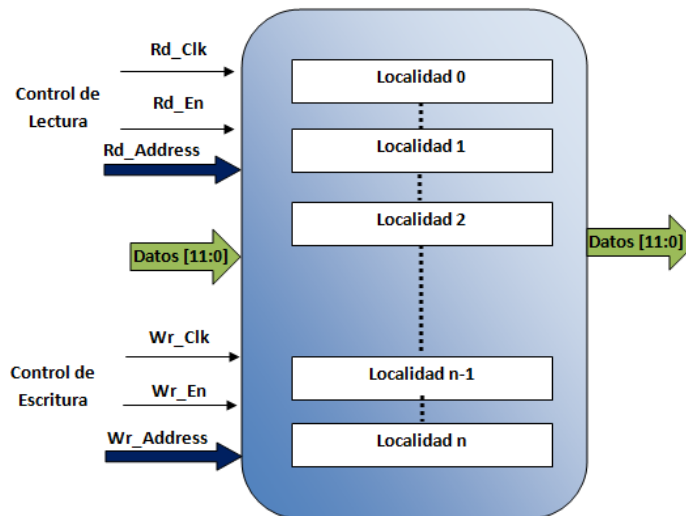


Figura 3.12: Diagrama esquemático del Ring Buffer.

memoria con una capacidad de 8Kbits , cada una funciona con un puerto de entrada y uno de salida independientes, sincronizados cada uno a una señal de reloj distinta y a una

dirección de lectura *rdaddress*, y una de escritura *waddress*, en nuestro caso la señal de lectura es sincronizada con *rdclock* de 40 Mhz. y la señal de escritura con *wclock* de 20 Mhz.

Como se aprecia la lectura y escritura de la memoria son realizados a diferentes frecuencias, con el fin de garantizar el mayor espacio disponible en la memoria y así evitar el problema de sobrescribir en localidades de la memoria que no han sido procesadas.

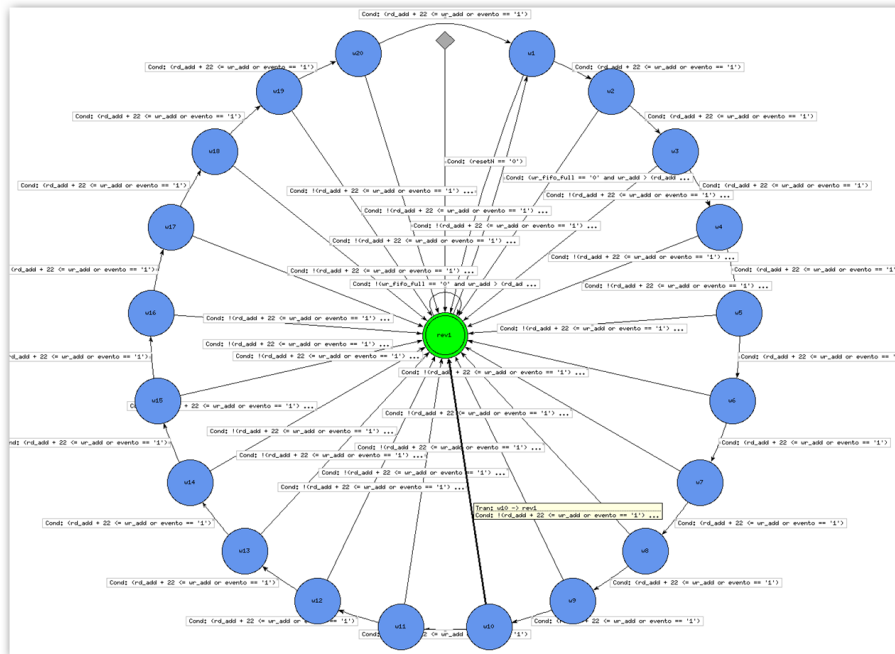


Figura 3.13: Máquina de estados para control de lectura del Ring Buffer.

Para el acceso de lectura y escritura de la memoria se desarrolló un bloque de control, en el cual se manejan las direcciones de escritura y lectura, así como las habilitaciones de las mismas. El principal desafío aquí fue evitar que se perdiera información útil, ya que una vez que se recibe una señal de disparo, debemos ser capaces de apuntar a la dirección de memoria donde empieza nuestro evento válido. Por el caso contrario, si no recibimos señales de disparo, debemos de diseñar la forma para vaciar la memoria, enviando un evento vacío al sistema.

A manera de ejemplo y sin entrar mucho en detalle, se muestra en la fig 3.13 la máquina de estados que se encarga del control de la lectura de nuestro Ring Buffer. La representación gráfica de nuestras máquinas de estados puede contribuir para la comprobación del correcto funcionamiento del sistema que estamos implementando.

La maquina de estados mostrada en la figura, esta formada por 22 estados. En cada estado se revisan las condiciones programadas, y se toma la decisión de cual sera el estado siguiente. Una vez que se encuentra la señal de un evento valido (Pulse finder), se generan las direcciones para la lectura de nuestro Ring Buffer, y se comienza a leer los datos que conforman dicho evento.

3.6.3. Escaneo de la señal(Pulse Finder)

El bloque de escaneo de la señal, como su nombre lo menciona se encarga de realizar una exploración de las señal, con un nivel de discriminación programable por el usuario, donde las muestras con valores menores al nivel de discriminación, son rechazadas. Con el fin de reducir la sensibilidad al ruido en el sistema y garantizar que la información que se procesa sea valida y no sea solo ruido electrónico, se realiza una exploración de cierto número de muestras consecutivas sobre el nivel de discriminación.

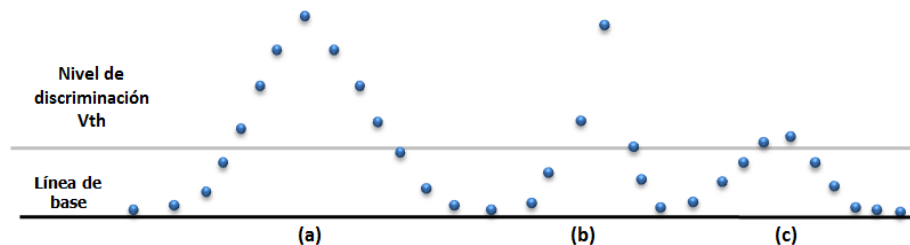


Figura 3.14: **Proceso de escaneo de la señal: (a) Pulso Válido, (b) y (c) Pulsos no válidos.**

Por otra parte, este bloque funciona como trigger interno del sistema, debido a que cuando en la exploración se encuentre un pulso que cumpla con las condiciones establecidas (cierto número de muestras consecutivas), generará una señal la cual le indicará al bloque de control que realice todo lo necesario para procesar este evento válido.

En la figura 3.16 se muestra la maquina de estados para el pulse finder, se cuenta con un estado inicial, donde posteriormente se entra a un estado de constante revisión en busca de un pulso valido.

Una vez que se ha cumplido la primera condición para un pulso valido, se revisa que dichas condiciones se cumplan para los siguientes 3 datos provenientes del ADC, y en el ultimo estado se genera la señal de evento valido, que se utilizará para el control de lectura

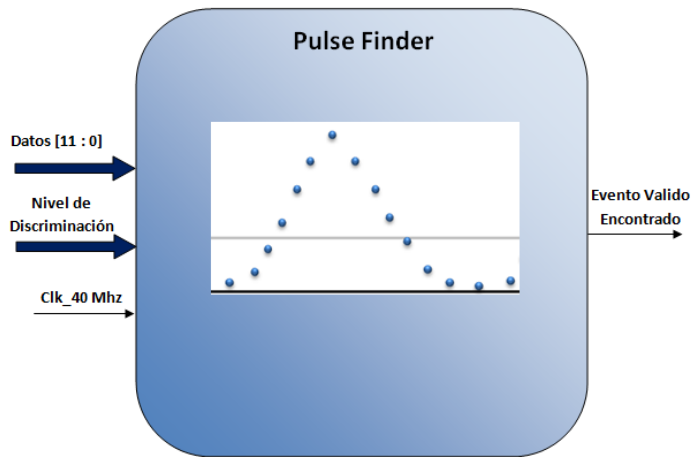


Figura 3.15: Diagrama esquemático del Escaneo de la señal.

de las memorias.

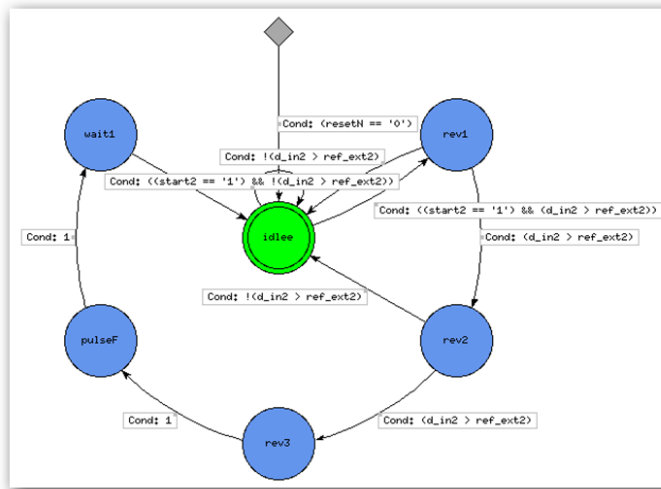


Figura 3.16: Diagrama de maquina de estados del escaneo de la señal.

3.6.4. Control Principal

El control principal tiene como objetivo general la sincronización y comunicación de todos los módulos que componen al sistema de la forma más rápida que sea posible, por lo tanto para un óptimo desempeño, se divide en diversos sub-bloques cada uno con propósito específico .

Dentro de las tareas que debe realizar el Control principal destacan:

- Genera y controla las direcciones de lectura y escritura del ring buffer.
- Después de recibir la información del bloque de escaneo de la señal, se encarga de seleccionar las muestras que forman un dato válido.
- Genera la estampa de tiempo "*time stamp*" que se incluirá en el formato de datos, el cual nos indica el número de ciclos de reloj que tardo en llegar un evento válido ó un evento vacío, con respecto del último evento válido procesado.
- Con el fin de dar continuidad a la toma de datos, se encarga de generar un evento vacío, el cual se generará en caso de que no se haya encontrado un evento válido después de que haya transcurrido 16777216 ciclos de reloj, teniendo en cuenta que este bloque opera con una frecuencia de 40 Mhz; se tiene que un evento vacío se generará de ser necesario aproximadamente cada medio segundo.
- Se encarga de generar el encabezado general de la prueba y el encabezado del evento, así también lleva el control del número de eventos almacenados, tanto eventos válidos como eventos vacíos.
- Se encarga de activar y desactivar el bloque de formato de eventos.

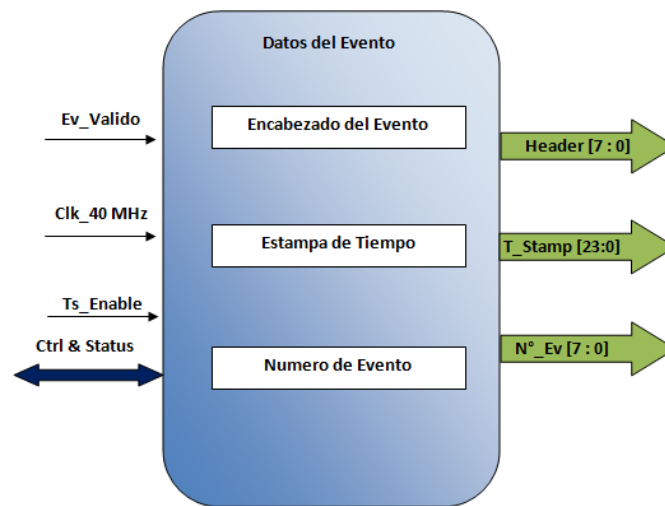


Figura 3.17: Bloques esquemático de datos del evento.

3.6.5. Formato de Datos

Para el análisis de los datos obtenidos es necesario contar con un formato de datos previamente establecido.

CANAL 1 DE ADC	CANAL 2 DE ADC
FORMATO DE DATOS	FORMATO DE DATOS
Encabezado del Evento (255)	Encabezado del Evento (127)
Time_Stamp (Alto)	Time_Stamp (Alto)
Time_Stamp (Medio)	Time_Stamp (Medio)
Time_Stamp (Bajo)	Time_Stamp (Bajo)
Número de Evento	Número de Evento
Dato 1 (Alto)	Dato 1 (Alto)
Dato 1 (Bajo) - Dato 2 (Alto)	Dato 1 (Bajo) - Dato 2 (Alto)
Dato 2 (Bajo)	Dato 2 (Bajo)
⋮	⋮
⋮	⋮
Dato N (Bajo)	Dato N (Bajo)
# De palabras Totales	# De palabras Totales

Figura 3.18: Formato de datos empleado .

Después que el bloque de escaneo de la señal indique que ha encontrado un evento válido y el bloque de control genere los datos correspondientes al evento y habilite a este bloque. El bloque de "Formato de Datos" se encargará de dar un formato predeterminado para ser almacenado en la memoria de evento, para su posterior transmisión a la computadora, el formato de datos cuenta con las siguientes características:

- Encabezado de inicio de la toma de datos(diferente para cada canal de ADC).
- Encabezado de inicio de un evento valido.
- Estampa de tiempo tomada en forma relativa con el último evento almacenado.
- Datos el evento.
- Número de palabras del evento (longitud del evento)

En la figura 3.19 se muestra diagrama del bloque de "Formato de Eventos". Para lograr identificar cada uno de los eventos provenientes de los diferentes ADCs se maneja un diferente encabezado para cada canal, siendo 255 (en 8 bits) para datos del canal 1 y 127 (en 8 bits) para datos del canal 2.

Para la estampa de tiempo, se utilizan un dato de 24 bits de longitud. El valor de este

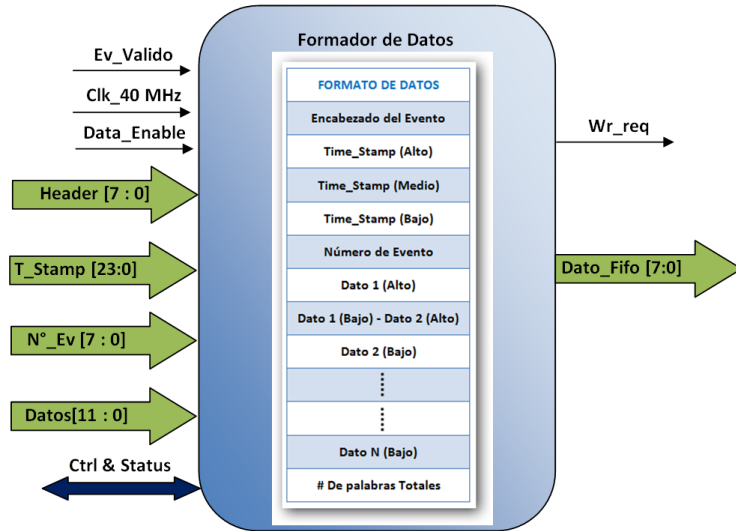


Figura 3.19: Bloque Formador de Datos.

dato será igual al número de ciclos de reloj que han pasado desde el anterior evento válido encontrado. Es decir, cada vez que se encuentra un evento válido, se reinicia el contador para nuestra estampa de tiempo. Para el caso en que no se encuentre un evento válido, se manda un evento vacío, donde la estampa de tiempo se presentará con todos los bits en 1.

El manejo de las estampas de tiempo son independientes para cada canal de conversión, por lo que para la correcta reconstrucción de datos será necesario identificar los eventos por el encabezado de inicio.

Para poder transmitir los datos provenientes de cada muestra tomada por nuestro convertidor, se tuvo que enviar la información en bloques de 8 bits. Como ya mencionamos anteriormente, la resolución de nuestro ADC es de 12 bits, por lo que para poder enviar esta información, se mandan 2 cuentas de ADC (2×12 bits) en tres bloques separados de 8 bits. En el primer dato enviamos la parte alta del dato 1, posteriormente la parte baja del primer dato se envía junto con la parte alta del segundo dato, y finalmente se envía la parte baja del segundo dato. Este procedimiento se utiliza hasta enviar los 20 valores otorgados por nuestro ADC.

El último valor de nuestro formato de eventos es una palabra que nos indica la longitud

del evento, es decir, el número de palabras que se han transmitido en su totalidad. Este número es constante en ambos canales de ADC. Podemos observar que con este formato de datos, nos toma 36 palabras de 8 bits poder enviar un dato válido.

3.6.6. Memoria de eventos

Una vez que se ha dado el formato a los datos adquiridos (previamente asignados con el formato determinado), estos deberán ser transmitidos a la computadora. Por lo que se almacenan en una memoria de eventos, la cual es una memoria que opera como una memoria FIFO, de 8 *Kbits* de capacidad, por cada canal de ADC.

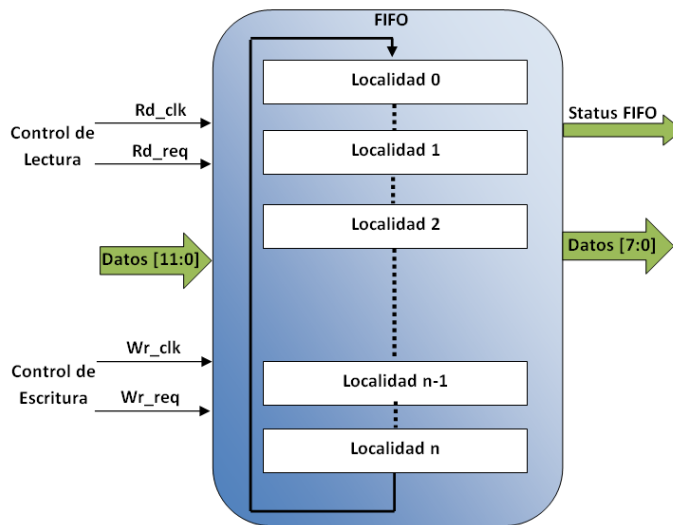


Figura 3.20: Bloque Memoria de eventos.

El acceso de esta memoria lo realiza el módulo de "Formato de datos" para la escritura y "M.eventos rd-ctrl" para su lectura.

3.6.7. Control de lectura de Memoria de Eventos.

Se encarga de sincronizar la lectura de los datos de la memoria de eventos con la tarjeta electrónica que hace la función de interfaz con la computadora, para el almacenamiento de toda la información adquirida en la prueba.

Para lograr una buena sincronización en la transmisión de la información almacenada en la Memoria de eventos hacia la Computadora, se controlan diversos parámetros como lo

son:

- Revisar permanentemente el estatus de la memoria de eventos (Full, Empty).
- Activar el acceso a la lectura de la información contenida en la memoria de eventos.
- Generar una señal de trigger hacia la tarjeta de interfaz, la cual indicara que se tiene información útil que transmitir.
- Revisa permanentemente el estatus de la tarjeta de interfaz para evitar problemas en la transmisión.

Controlando estos parámetros logramos tener una muy buena interfaz PIC-PC.

En la figura 3.21 se muestra el diagrama del bloque correspondiente al modulo de Control de lectura de la Memoria de Eventos

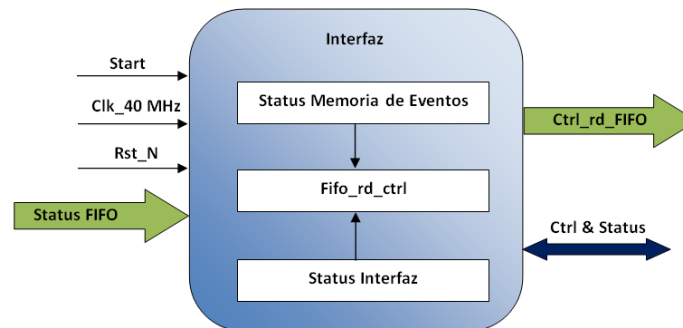


Figura 3.21: **Control de Lectura de M.E.**

La interfaz que se utilizo para controlar la lectura de la memoria de eventos hacia la PC, se realizo mediante un PIC 18F2550, el cual fue programado en lenguaje ensamblador. Esta interfaz maneja un bus de conexión de 8 bits para la lectura de nuestra memoria de eventos, proporciona las banderas de control del FPGA, al mismo tiempo que otorga el valor de discriminación que será utilizado en nuestra adquisición.

3.6.8. Interfaz de usuario

La forma en la que el usuario podrá configurar los parámetros de la prueba y tener acceso a los datos generados en dicha prueba, será por medio de una interfaz generada con un microcontrolador PIC 18F2550 de la empresa Microchip y un programa realizado en Visual Basic con una velocidad de transferencia máxima de 1 Mb/s, el cual tiene un panel

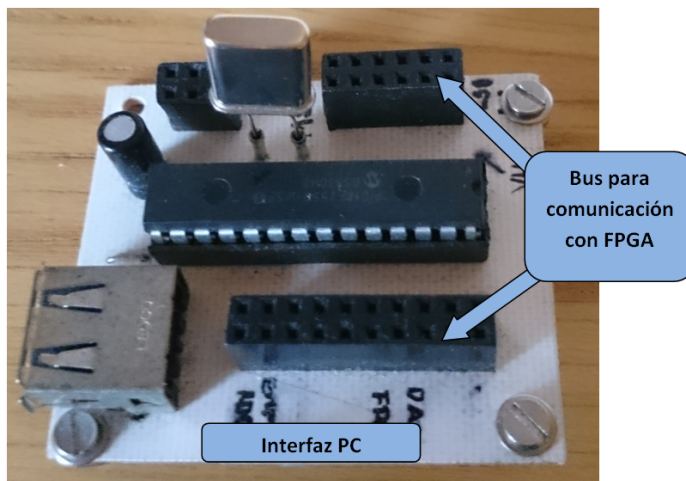


Figura 3.22: **Interfaz USB utilizada**

de control como el que se muestra en la figura 3.23.

El Panel de control esta compuesto por:

- Un bloque de configuración de los parámetros de la prueba, donde mediante un caja de texto se puede colocar el valor de discriminación que se desea (de 0 a 255 cuentas de ADC), un botón de Escribir V_{th} el cual tiene la función de mandarle el valor de discriminación al FPGA. Podemos comprobar el valor de discriminación mandado en la caja de texto de V_{th} . Leído

- En el bloque de control de lectura, contiene botones para abrir y cerrar el archivo en formato .txt en el cual se guardaran los datos leídos de la memoria de eventos generados durante la prueba.

- Leer FIFO como su nombre lo indica se encarga de leer la memoria de eventos, que como anteriormente se menciona se comporta como memoria FIFO. El botón "Dato Leído" sirve para comprobar el dato que se ha leído.

- Con el botón de Ciclo de Lectura le indicamos a la interfaz que en cuanto llegue un evento válido sea leído, que se repita esta acción automáticamente hasta que se vacíe

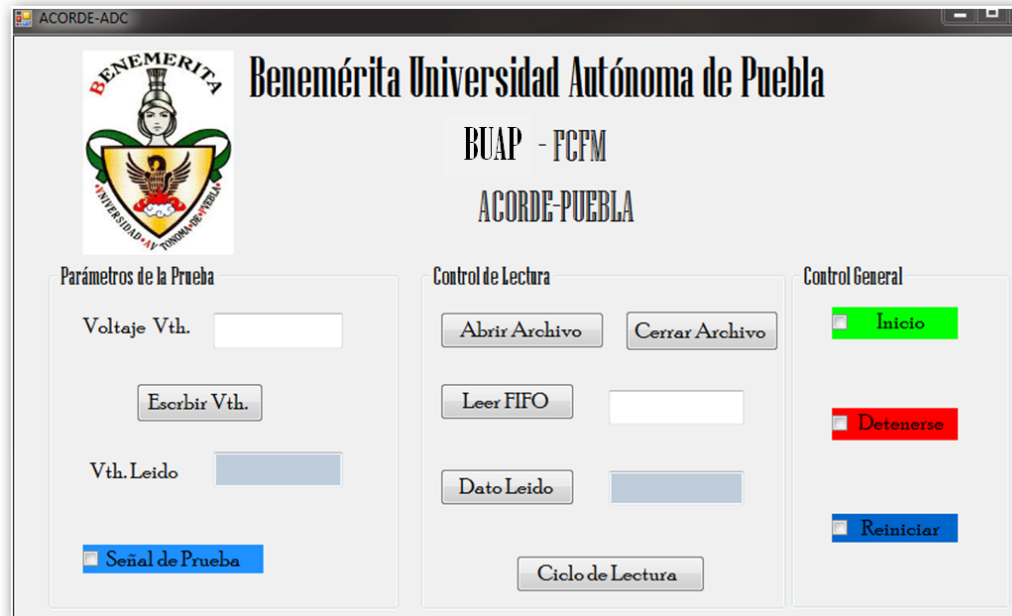


Figura 3.23: Interfaz de usuario

la memoria de eventos.

- En el bloque de control general se encuentran las opciones para iniciar, detener y reiniciar la prueba.

El archivo que se genera por la interfaz contendrá la información de nuestro sistema de adquisición. El próximo paso será la reconstrucción de los eventos a través de los datos adquiridos.

Capítulo 4

Simulación y Resultados Experimentales

Una parte importante en el diseño de un sistema con esta complejidad es la simulación del comportamiento de cada una de sus partes. El objetivo de la simulación es ayudar al proceso de diseño de sistemas electrónicos antes de la construcción.

En este capítulo se hace uso de herramientas de simulación avanzadas, para darnos un amplio panorama de como se comportará nuestro sistema físicamente, teniendo muy en cuenta que el resultado de la simulación (por muy buena que sea) puede tener pequeñas variaciones con los resultados experimentales.

4.1. Simulaciones

La simulación del sistema consta de dos partes, la simulación de la electrónica analógica que compone nuestro sistema (Front-End) y la simulación de la electrónica digital ("Procesamiento de la señal").

4.1.1. Simulación de la Front-End

En la simulación de la Front-End se empleó el software Pspice de la empresa Cadence. En base a estas pruebas, se optó por elegir los componentes empleados en la tarjeta de Front-End descrita en el capítulo 3.

En el proceso de simulación, se pudo observar a grandes rasgos el comportamiento de cada una de las partes que componen a la tarjeta de Front-End y así en base a esto empezar con la construcción de la misma.

- Simulación de señal de entrada.

La forma del pulso entregado por un APD es un poco complicado de simular. En Pspice se busco un pulso que se aproximara a las características del pulso que necesitamos, y se utilizo para la simulación de nuestro sistema. Con una amplitud menor a 200 mV y una duración de 100 ns aproximadamente (fig 4.1).

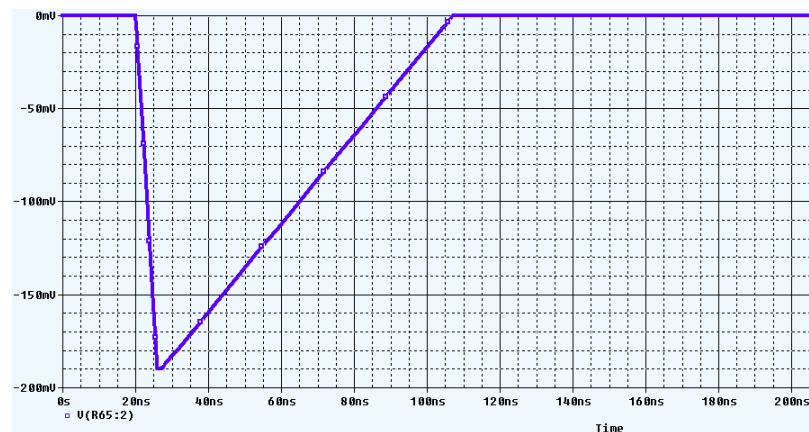


Figura 4.1: Señal simulada en Pspice.

- Preamplificador sensible a la Carga

En la etapa de simulación del preamplificador sensible a la carga se realizaron pruebas con diferentes señales de entrada. Se comprobó que aún hace falta una etapa posterior de filtrado para lograr una señal de salida de aproximadamente de $1\mu s$. Véase Figura 4.2.

- Filtro supresor de Polos

En los resultados de la simulación agregando al preamplificador sensible a la carga un filtro supresor de polos se aprecia que tenemos una señal de salida de aproximadamente $1\mu s$ tal como la necesitamos y no se muestra algún tipo de sobre paso en la señal de salida. (véase Figura 4.3).

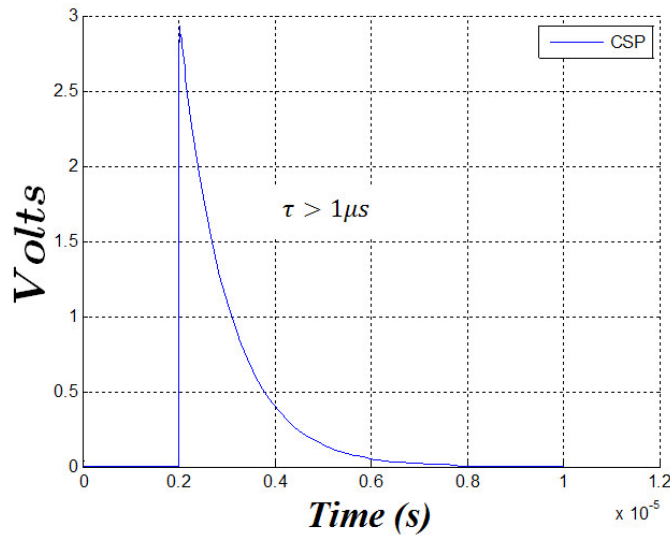


Figura 4.2: **Respuesta de la simulación del Preamplificador.**

Otra característica importante que se muestra cuando agregamos el filtro supresor de polos es que no se afecta a la amplitud de la señal, lo cual es muy importante preservar debido a que como se mencionó anteriormente es directamente proporcional a la energía de la partícula incidente.

- Amplificador de Forma Gaussiana

Los resultados de la simulación del amplificador de forma Gaussiana nos muestra que la duración de la señal de salida es muy constante a $1,09 \mu s$ y un FWHM de $480 ns$ además que no se presenta algún tipo de sobrepaso. (Véase Figura 4.4).

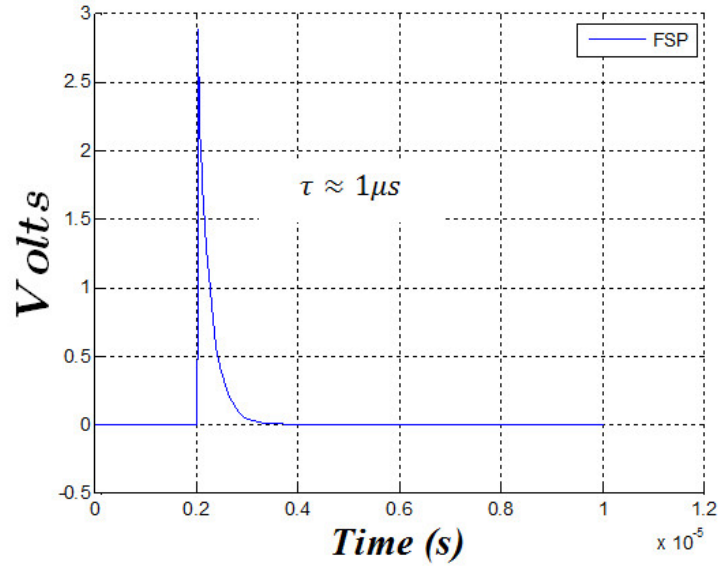


Figura 4.3: Respuesta de la simulación del Filtro supresor de polos.

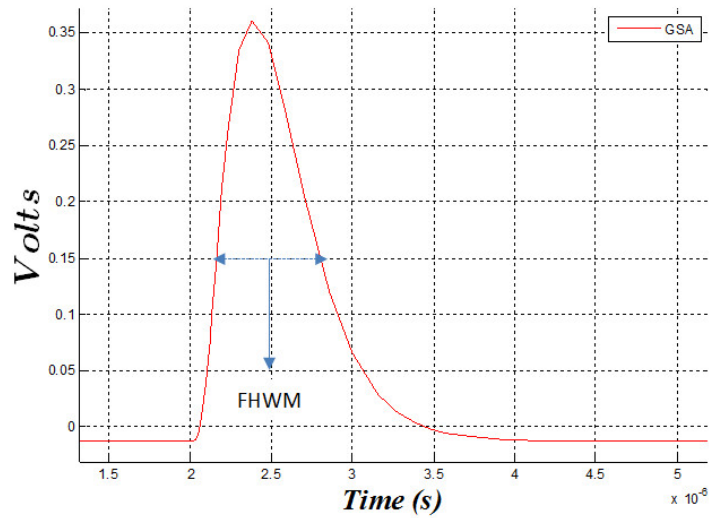


Figura 4.4: Respuesta de la simulación del Amplificador de forma gaussiana.

■ Driver Diferencial

Otra simulación que se hizo, fue para comprobar el comportamiento del driver diferencial, y su respuesta a diferentes pulsos de entrada. A la salida podemos ver la señal entregada en un modo diferencial, montada sobre un nivel de DC, que es igual al valor de nuestro voltaje de modo común manejado por el ADC. Y el valor de la señal de entrada es la resta algebraica de las señales de salida.

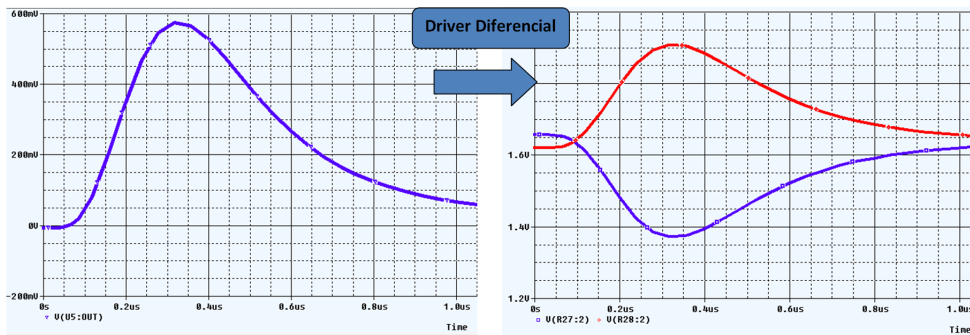


Figura 4.5: Respuesta de la simulación del driver diferencial.

4.1.2. Simulación del Procesamiento de la Señal

La simulación de esta etapa se realizó en diversos niveles y se verificaron todas las funciones, características y errores que pudieran presentarse durante el proceso de toma de datos.

Para la simulación del comportamiento del FPGA se empleo Modelsim el cual simula la lógica del sistema teniendo en cuenta los retardos internos del FPGA.

Para comprobar el correcto funcionamiento de todo el sistema, se desarrollo un programa de simulación (Test Bench), en el cual podemos programar los estímulos que recibirá nuestro sistema, mientras observamos el comportamiento de los bloques programados.

Simulación y Resultados Experimentales

4.1. Simulaciones

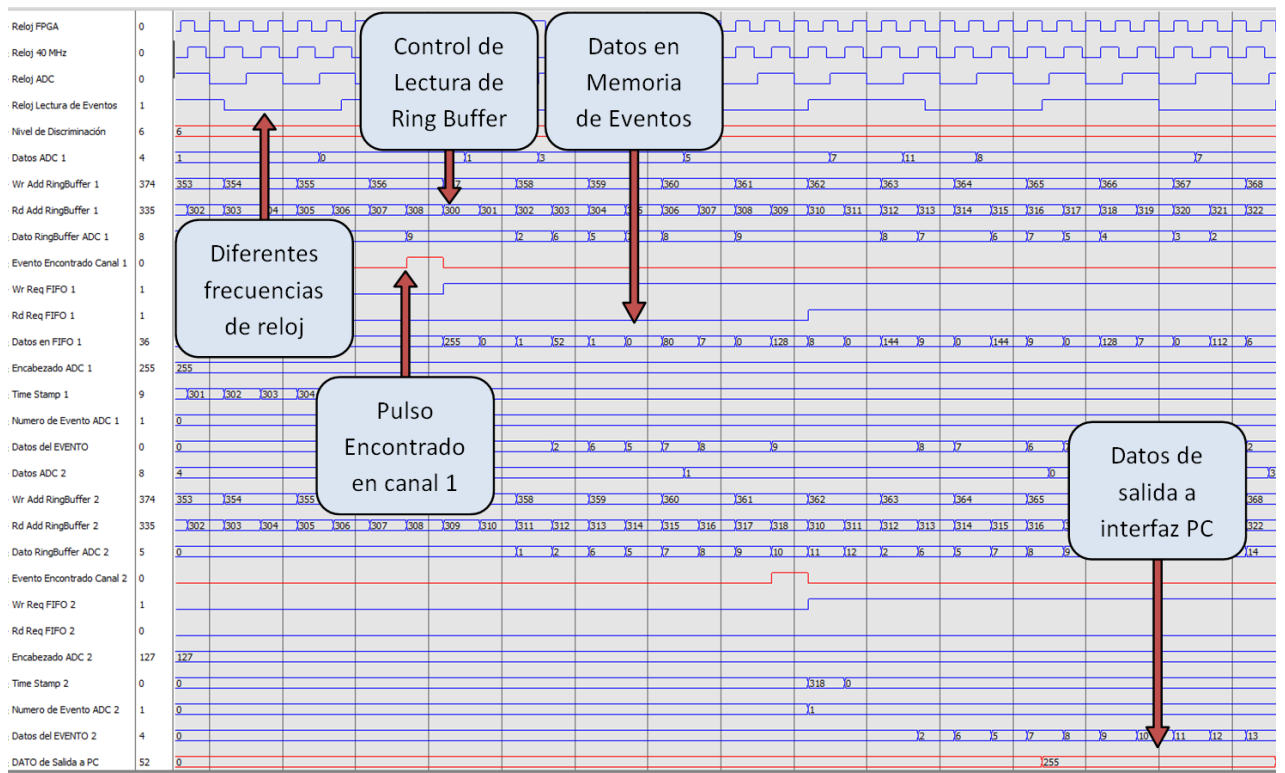


Figura 4.6: Simulación en Modelsim del procesamiento de la señal.

Como se puede observar en la figura 4.6, se manejan diferentes frecuencias de reloj. Donde la frecuencia más alta se usa para el procesamiento de datos interno al FPGA, y las frecuencias bajas están limitadas a la velocidad de lectura de nuestro ADC, o a la velocidad de escritura a través de nuestra interfaz hacia la pc.

- Acceso a la memoria de Doble puerto (Ring Buffer)

Como anteriormente se explicó, el Ring Buffer funciona como una memoria de doble puerto, la cual tiene la función de almacenar temporalmente todos los datos que nos entrega la etapa previa (Front-End) antes de ser procesados.

En la imagen 4.7 se muestra las dos frecuencias que se manejan en el procesamiento de la señal, y se aprecia claramente que la frecuencia con la que se genera la dirección de lectura es el doble de la frecuencia que en la dirección de escritura.

Al comenzar con la prueba le indicamos al programa que espere como mínimo que la dirección de escritura sea ochenta localidades mayor que la señal de lectura, otra señal que estamos constantemente monitoreando es la bandera de "FULL" de la memoria de eventos,

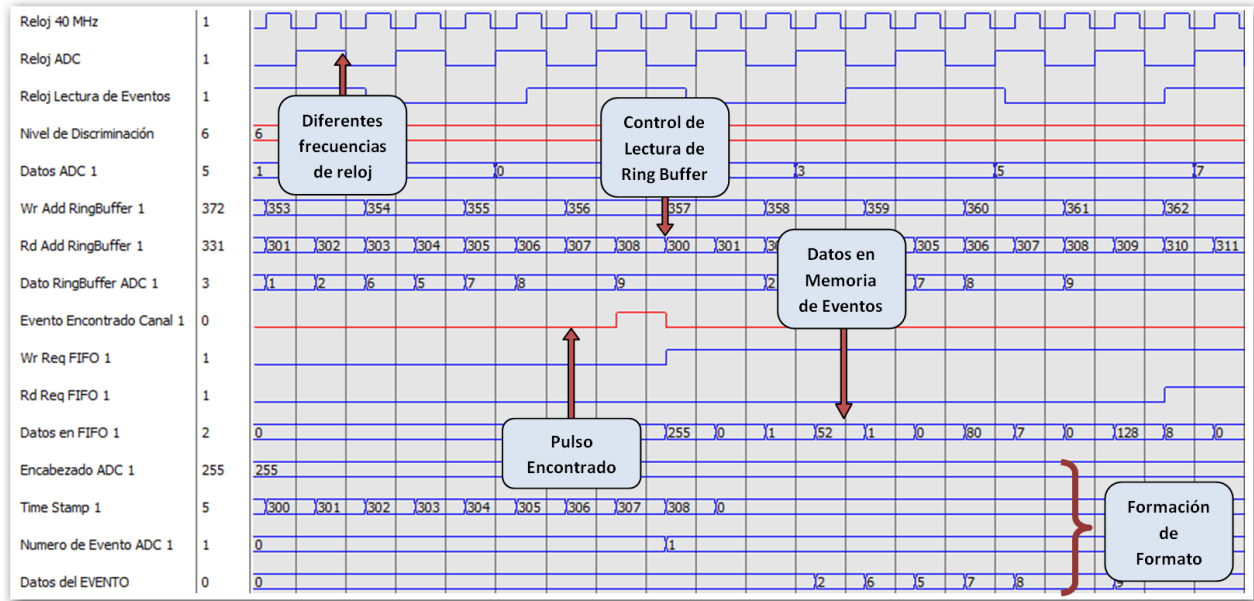


Figura 4.7: Simulación en Modelsim del procesamiento de la señal.

en caso de que esté activa le indicará al sistema que espere hasta que halla localidades disponibles en dicha memoria.

- Escaneo de la señal (Pulse Finder)

En la imagen 4.8, se muestra que en base a un nivel de referencia programable por el usuario (*ref_ext*[7 : 0] 6 en rojo), se escanea constantemente la señal de entrada (*d_in*[11 : 0]) en caso de que el dato supere un número de muestras consecutivas igualmente programable por el usuario (En nuestra simulación fueron 3 muestras consecutivas), se genera una señal que nos indica que se ha encontrado un evento válido.

- Datos extras del Evento

En la imagen 4.8, se muestra que cuando se inicia una prueba se genera automáticamente la etiqueta para el encabezado de la prueba *header*[7 : 0], por otra parte el programa lleva un control de cuantos ciclos de reloj pasan antes que se encuentre un evento válido, y en cuanto la señal *evfound* nos indique que se ha encontrado un evento se genera la etiqueta de tiempo *tstamp*[23 : 0], y el número de evento procesado *n_ev*[7 : 0], los cuales se incluirán en el formato de datos de salida para su posterior reconstrucción.

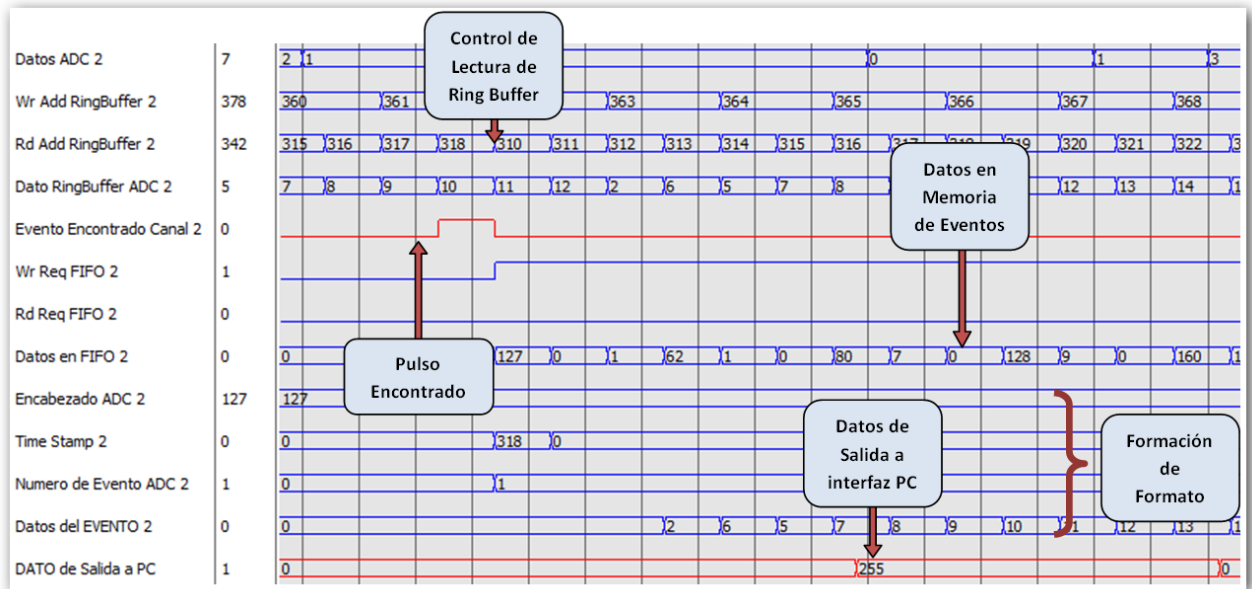


Figura 4.8: Simulación en Modelsim del procesamiento de la señal.

- Formación del formato de datos

Una vez que se ha encontrado un evento válido y se hallan generado los datos característicos de cada evento, se prosigue a conformar el evento con el formato preestablecido para que posteriormente se ingrese a la memoria de eventos. Como se muestra en la figura 4.8, se genera un multiplexor el cual toma los datos que conforman al evento y le asigna los datos característicos, posteriormente activa la señal para que la memoria de eventos acepte el dato correspondiente.

- Simulación global del Sistema

Una vez simulado cada módulo individualmente se prosiguió a simular todo el sistema, para llevar a cabo esta tarea se realizo un “test bench“ especial, empleando la librería ”std.textio.all” la cual nos permite leer un archivo de texto con datos predefinidos para que se procesen. Por otra parte el ”test bench”nos genera un archivo de texto con los resultados de todo el proceso de nuestro programa (vea figura 4.9).

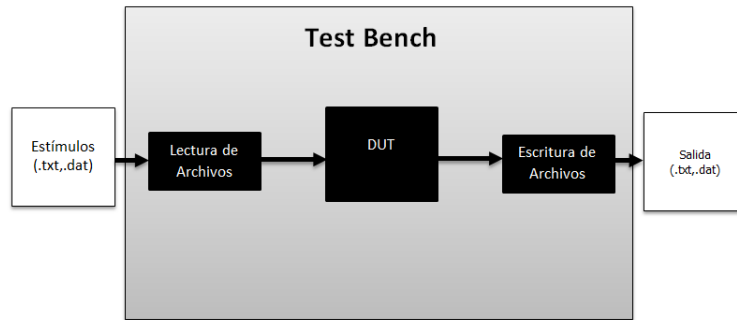


Figura 4.9: Diagrama a bloques del banco de prueba empleado.

De esta manera debido a que tenemos conocimiento de los datos de entrada podemos comparar el archivo de entrada con el archivo de salida y ver si el resultado es el que esperábamos. En la figura se muestra que logramos obtener la correcta reconstrucción del pulso de entrada.

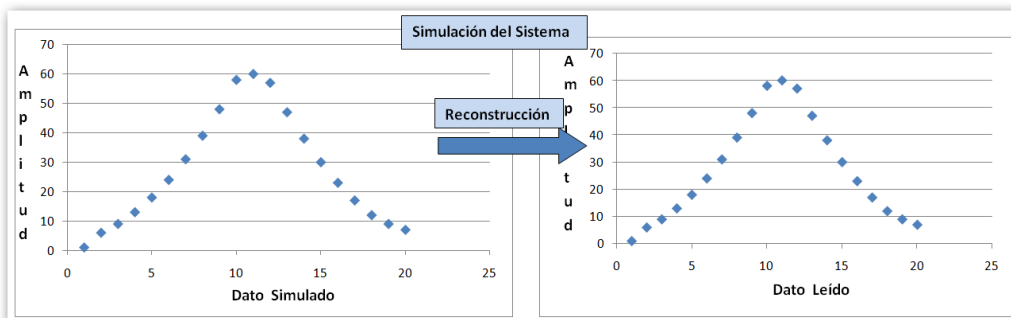


Figura 4.10: Reconstrucción de un evento obtenido con Test Bench.

4.2. Resultados Experimentales

Una vez concluido el diseño y tras haber simulado cada una de las partes que componen el sistema de adquisición y digitalización de señales para detectores de centelleo, se prosiguió con la construcción del mismo.



Figura 4.11: Módulos de Prueba.

Para probar la respuesta de nuestro sistema se utilizaron los módulos diseñados para la actualización del detector ACORDE, los cuales son módulos de 2 m de largo, con 2 fibras de corrimiento de fase incrustadas, y dos APDs para la obtención de la señal.

Se muestra una imagen de la tarjeta electrónica construida para el acondicionamiento de la señal (vea fig 4.12). Se presentan los resultados experimentales obtenidos de las pruebas realizadas a cada una de las partes que componen al sistema.

En la figura 4.12 se muestra la tarjeta con dos canales de entrada, donde cada señal se maneja en forma independiente. Prestando atención al diseño, se pueden localizar fácilmente cada una de las etapas descritas en el capítulo anterior, por lo que es posible colocar puntas de prueba en puntos intermedios del circuito para comprobar el funcionamiento de la etapa en cuestión.

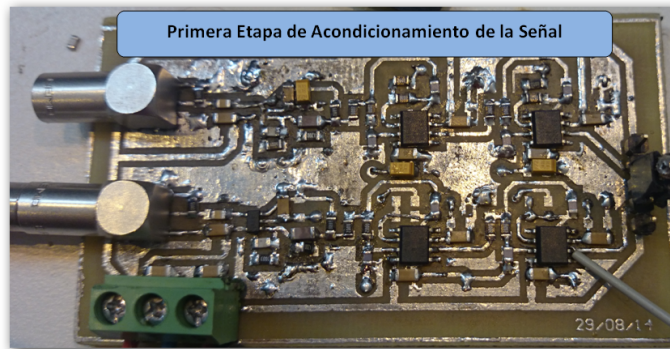


Figura 4.12: Circuito de etapa de acondicionamiento.

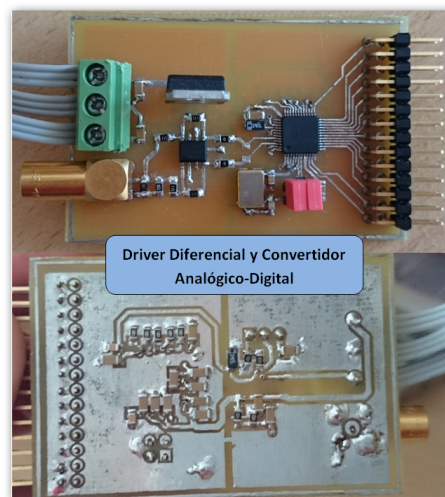


Figura 4.13: Sistema completo.

La segunda etapa del acondicionamiento de la señal es la conversión analógico-digital, para esta etapa se construyó el circuito mostrado en la figura 4.13, el cual consta con un bus de salida de señales digitales que servirán para mandar la información a nuestro FPGA para realizar el procesamiento de los datos obtenidos.

4.3. Resultados de la Front-End

Como primera parte se presentan los resultados obtenidos de las pruebas realizadas a cada una de las partes que componen a la tarjeta Front-End, posteriormente se presentan

los resultados obtenidos de la parte de procesamiento de la señal, por último se presenta los resultados obtenidos de todo el sistema de adquisición y digitalización.

Para verificar el correcto funcionamiento de las partes que componen a la tarjeta Front-End, y con el fin de dar un panorama con el tipo de señales con las que se trabajan, se presenta gráficamente la señal que nos entrega el detector cuando es excitado por una partícula incidente.

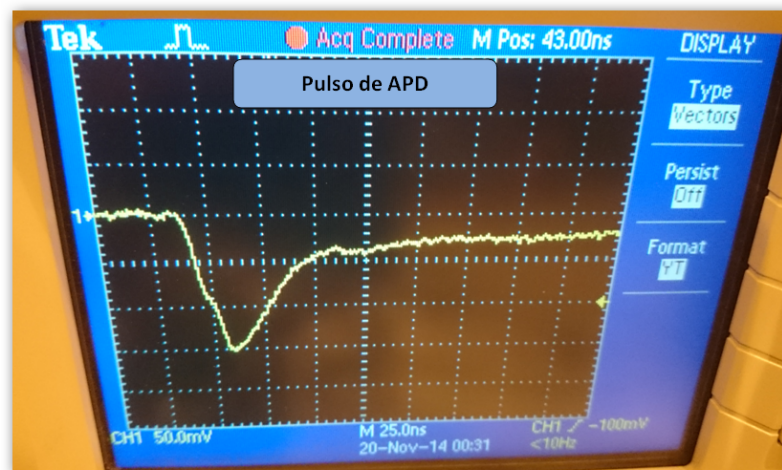


Figura 4.14: Señal del APD.

En la figura 4.14 se puede observar que la señal con la que se trabajó, es un pulso negativo con un tiempo de bajada muy rápido (25 ns), un tiempo de subida similar, y se aprecia el retorno a la línea base le toma un tiempo considerable en comparación de los tiempos anteriores.

- Preamplificador sensible a la carga

Cabe mencionar que debido a que la amplitud de la señal otorgada por el APD es proporcional a la energía depositada por la partícula al paso por el detector, se vuelve complicado trabajar con pulsos de igual magnitud.

A diferencia de la señal obtenida en la simulación, podemos ver que la señal real no es simétrica, y el no retorno a cero puede presentar complicaciones en el acondicionamiento de esta señal.

En la figura 4.15 podemos observar la respuesta de nuestro amplificador sensible a la carga, se observa que la señal presenta una duración mayor a $2\mu s$, y de igual manera se

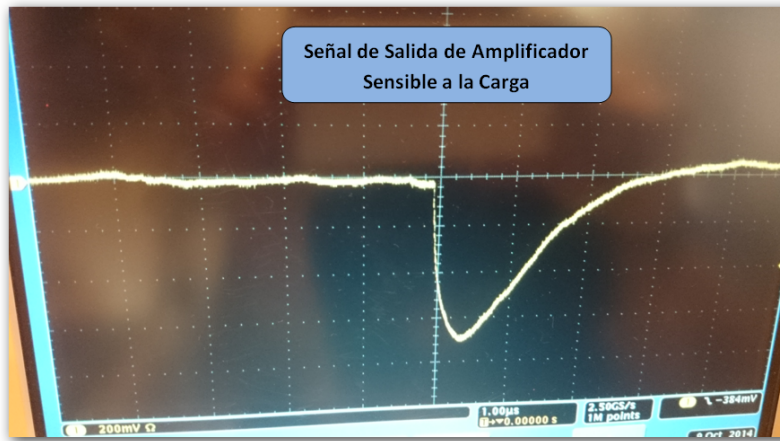


Figura 4.15: Respuesta del Amplificador Sensible a la Carga.

puede observar que la señal presenta un sobre paso de la línea de base, el cual se espera que sea corregido por el filtro supresor de polos diseñado.

- Filtro supresor de polos

En la figura 4.16 se aprecia que la respuesta del filtro supresor de polos logra reducir el sobre paso de la señal, además se aprecia que la constante de decaimiento de nuestra señal se reduce considerablemente($1,3 \mu s$), el cual es un compromiso que se tiene que tener en cuenta en el diseño del filtro supresor de polos, el cual se puede mejorar posteriormente con la implementación del Amplificador de forma gaussiana.

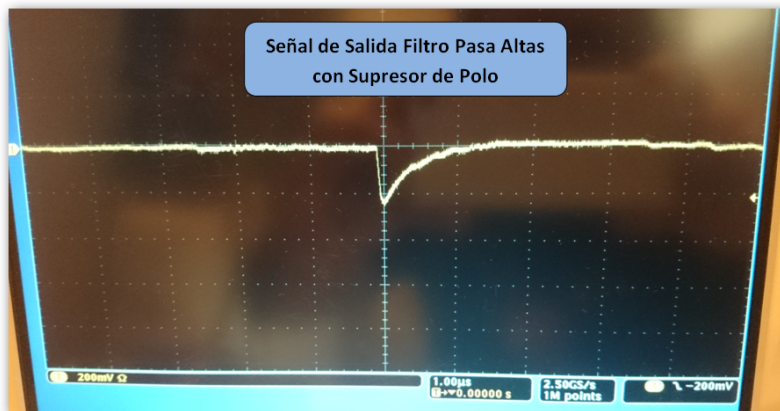


Figura 4.16: Respuesta de Filtro Pasa altas.

- Amplificador de forma gaussiana

Como en capítulos anteriores se mencionó que el formador de la señal implementado es un amplificador de forma gaussiana el cual consta con un filtro pasa altas con componentes pasivos y un filtro pasa bajas de cuarto orden con componentes activos. Los resultados que se obtuvieron se notan en la figura 4.17, que con claridad se aprecia que al hacer ingresar la señal a los filtros previamente mencionados, se lograron filtrar las frecuencias muy bajas, las cuales contienen mucho ruido y poca información útil y al filtrar las componentes de frecuencias altas se logra eliminar el ruido excesivo que contiene la señal y se aprecia que el resultado es una señal que se aproxima a una campana gaussiana, la cual es ideal para posteriormente digitalizarla.

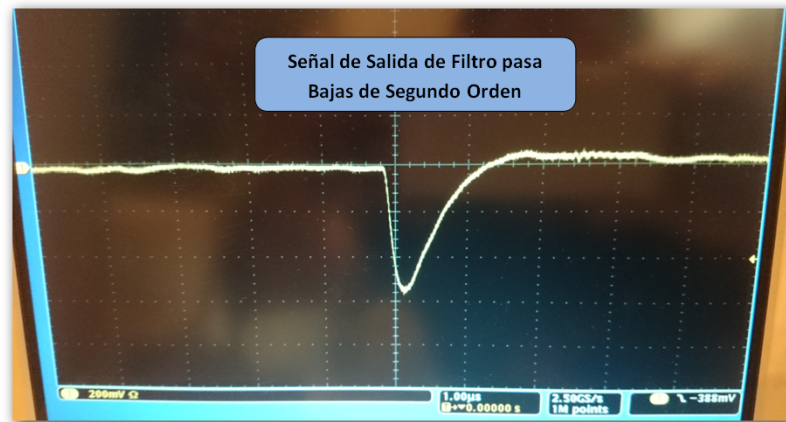


Figura 4.17: Respuesta del filtro pasa bajas de segundo orden

En la figura 4.18 podemos observar que a la salida de nuestro amplificador de forma gaussiana se vuelve a presentar el sobre paso de la línea base.

Estos resultados (fig: 4.19) nos muestran que la respuesta obtenida por la simulación se asemeja considerablemente a la respuesta de nuestro sistema real, y una vez estudiado el comportamiento de cada etapa de nuestro diseño, podemos hacer las correcciones en la etapa necesaria para obtener el resultado que esperábamos.

En la figura 4.19 podemos observar la respuesta final de nuestro sistema, donde se colocó el nivel de trigger a 1 V, y se dejó la persistencia activa en el osciloscopio por 10 min. Se puede ver que la respuesta del sistema es bastante estable, los pulsos conservan la forma de campana Gaussiana y la duración de cada uno se aproxima a $1,1 \mu s$.

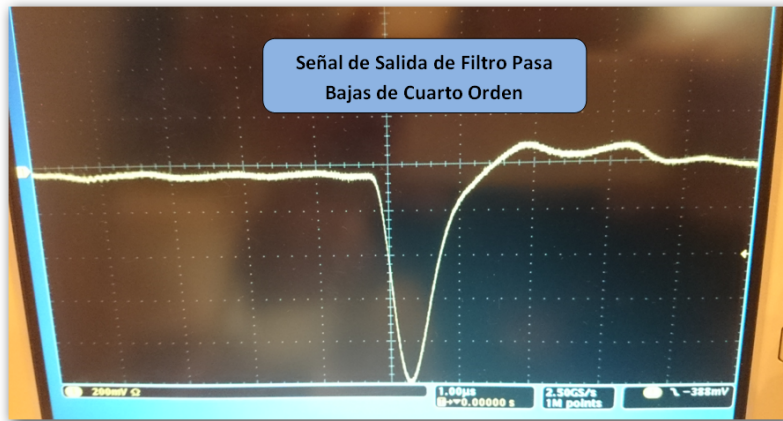


Figura 4.18: Respuesta del amplificador de forma gaussiana.



Figura 4.19: Respuesta del sistema.

- Convertidor Analógico-Digital

Para comprobar el correcto funcionamiento del convertidor A/D se optó por emplear un analizador de estados lógicos.

En la figura 4.20 se puede apreciar la respuesta del ADC a un pulso controlado, se puede ver el nivel de voltaje de modo común agregado por el driver diferencial, por lo que nuestra señal esta montada sobre un nivel de

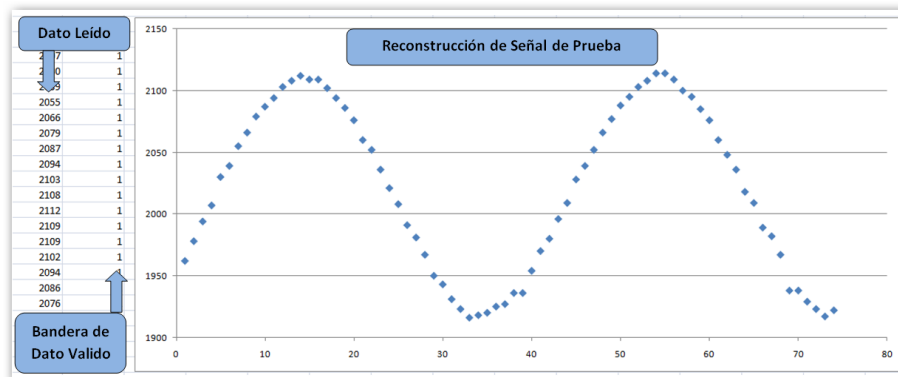


Figura 4.20: Respuesta del ADC a un pulso de entrada controlado.

Una vez comprobado el funcionamiento de todo el sistema, se procede a la conexión de cada una de las partes:

1. Señal que proviene del APD.
2. Tarjeta Front-End
3. Convertidor Analógico-Digital
4. FPGA

- Procesamiento de la información

Para obtener una buena sincronización entre el funcionamiento del ADC y el procesamiento de la señal dentro del FPGA, se diseñó la tarjeta de nuestro convertidor para poder aceptar un reloj externo, en este caso, proveniente del mismo FPGA, por lo que al tener un buen control de los relojes se logra una buena adquisición de los datos otorgados por el ADC.

4.4. Reconstrucción

Para la reconstrucción de los eventos, se parte de la información que se genera durante el proceso de adquisición del sistema. Como se mencionó antes, con el formato con el que se almacenan los datos resulta fácil identificar los eventos válidos, al mismo tiempo que se puede saber el canal del que proviene cada uno de los pulsos obtenidos.

En la figura 4.21 se muestra una señal obtenida con el sistema completo, haciendo la reconstrucción de los datos obtenidos en el archivo de texto en la pc.

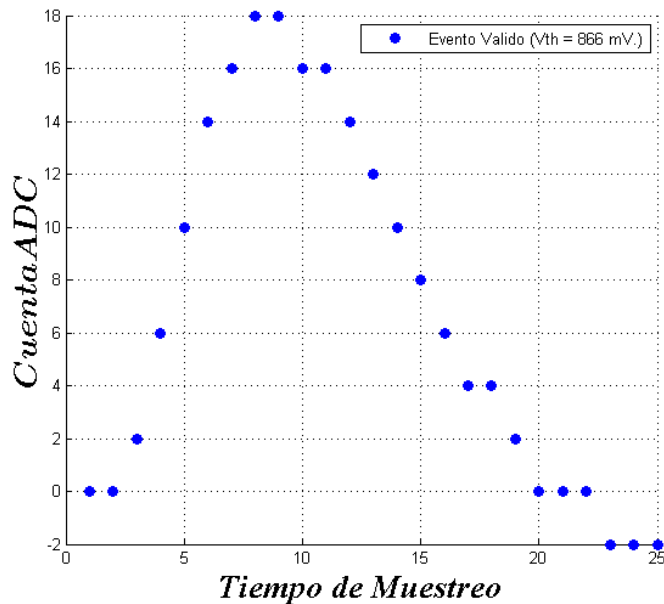


Figura 4.21: Reconstrucción de un evento obtenido con el sistema completo.

Con los resultados presentados en este capítulo se puede apreciar que la reconstrucción del pulso de entrada es satisfactoria, por lo que el procesamiento de la señal junto con la conversión del pulso se lograron sincronizar, para poder reconstruir los eventos reales, y nuestro sistema completo de adquisición funciona de manera correcta.

Parámetro	Valor
Conversión de Ganancia	1mV/fC
FWHM	480 ns
Tiempo de Formación del Pulso	1.09 μ s
Ancho de Banda	917 KHz
Resolución del ADC	0.48 mV
Tamaño final de un evento	36 palabras de 8 bits
Flujo Máximo de información	1Mb/s

Finalmente presentamos 2 tablas donde se puede resumir el comportamiento de nuestro sistema. La conversión de ganancia se genera principalmente en la primera etapa de acondicionamiento (integrador). Posteriormente esta señal se encuentra dentro del rango de conversión de nuestro ADC, por lo que el compromiso es llevarla hasta la etapa final del sistema sin modificar dicha ganancia.

De igual forma se agrega una tabla con los resultados de la compilación del proyecto en el FPGA utilizado. Podemos observar que el uso de los recursos fue mínimo, por lo que utilizando una técnica similar para el manejo de datos se puede implementar nuestro sistema para un mayor numero de canales de ADC.

RECURSOS USADOS EN EL FPGA	
Familia	Cyclone IV
Dispositivo	EP4CE22F17C6
Total de Pines	49/154 (32%)
Memoria total en bits	229,376 (38%)
Total de elementos lógicos	1831(8%)
Total de PLLs	1(25%)
Frecuencia Máxima	50MHz

Capítulo 5

Conclusiones

A manera de conclusiones finales se presentan algunos comentarios sobre los retos de diseño, las metas alcanzadas y las experiencias obtenidas con el desarrollo de esta tesis.

Si bien el objetivo principal de esta tesis fue desarrollar un sistema para la adquisición de la forma de onda de las señales del detector ACORDE, se ha aprendido durante el desarrollo que este sistema podría incorporarse en detectores de centelleo que presenten características similares.

En el caso del programa de física de ALICE, se incluye el análisis de rayos cósmicos, que como se menciono anteriormente, los principales detectores para la detección de muones atmosféricos son ACORDE y TOF.

Actualmente el detector ACORDE funciona como sistema de disparo, y la información obtenida sobre rayos cósmicos por si solo, se reduce al conteo de eventos entre sus módulos. Para obtener una mayor información de estos eventos es necesario apoyarse en mas detectores que componen al experimento ALICE.

Teniendo esto en mente se pensó en la actualización del detector ACORDE, y se comenzó con la realización de un sistema de detección que obtuviera mayor información de los eventos encontrados. En nuestro caso, hemos aprendido que la obtención de la forma de onda que presentan los detectores de centelleo puede proveernos de información útil para poder realizar mayores estudios sobre las partículas en cuestión (por ejemplo, Multiplicidad).

El sistema de adquisición realizado durante este trabajo de tesis presento varios retos de diseño, comenzando por la respuesta tan rápida de los detectores de centelleo. El manejo

de señales de alta velocidad puede reflejarse en oscilaciones del sistema o en sobre tiros de las señales.

Intentando mantener los compromisos para sistemas de detección, se diseñó y construyó un sistema de integración de carga para señales producidas por fotodiodos de avalancha, cuya señal es proporcional a la carga que depositó la partícula al paso por el detector con una duración de unos cuantos nanosegundos.

Para obtener una mejor relación señal a ruido y eliminar el sobrepaso que se presenta en la señal, se implementa un filtro supresor de polos, el cual presenta una buena respuesta, recuperando casi por completo la línea base y eliminando altas frecuencias que son indeseables en nuestra señal.

Con la finalidad de poder digitalizar correctamente la señal obtenida, se implementó un amplificador de forma gaussiana, el cual nos suaviza el máximo de nuestra señal, y mantiene una duración constante del pulso de $1,1\mu s$.

Se implementa el uso de un convertidor Analógico-Digital, con una resolución de aproximadamente $0,5 mV$, el cual nos entrega la información del pulso digitalizado a nuestra etapa de procesamiento.

El sistema de procesamiento de la señal está basado en un dispositivo programable. El sistema de procesamiento colecta la información proveniente del convertidor y es capaz de discriminar eventos no deseados hasta que se cumplan las condiciones impuestas por el usuario. Gracias a los diferentes bloques definidos, nuestro sistema sirve como un método de compresión de datos sin presentar pérdida de información útil, y conservando la continuidad en el tiempo entre los eventos detectados.

El principal reto de diseño en la etapa de procesamiento fue el manejo y control de memorias para evitar la pérdida de información proveniente de los dos canales de información. Una vez procesada, la información es enviada a la PC, a través de una interfaz desarrollada con un microcontrolador.

Se logró resolver el manejo de los dos canales de información provenientes de 2 ADCs. Ocupando una técnica muy similar, el sistema podría manejar un total de 8 ADCs, con un solo FPGA.

La información almacenada en la PC cuenta con un formato de datos para eventos validos, pudiendo distinguir y reconstruir correctamente la información de la carga detectada por los plásticos centelladores de manera efectiva.

Con los resultados obtenidos en cada una de las etapas que componen nuestro sistema, podemos concluir que los objetivos que se perseguían han sido completados satisfactoriamente. Cabe mencionar que el sistema puede recibir mejoras, siendo estas un posible trabajo a futuro; tales como la implementación de filtros digitales o incrementar la velocidad de los dispositivos utilizados, con la finalidad de obtener un sistema mas general para detectores similares.

Con la experiencia adquirida durante el desarrollo de este trabajo de tesis se ha comprendido la importancia del desarrollo de sistemas confiables para la toma de datos en la física experimental, por lo que comprender la parte técnica de los experimentos se vuelve una herramienta indispensable.

Bibliografía

- [1] Glenn F.Knoll, Radiation Detection an Measurement, John Wiley and Sons Inc, 2000
- [2] Adel S. Sedra, Kenneth C. Smith, Circuitos Microelectrónicos, Mc. Graw Hill, 2006.
- [3] M.E. Van Valkenburg, Analog Filter Design, Oxford University Press, 1982.
- [4] Seyed Naeem Ahmed, Physycs and Engineering of Radiation Detection, Elsevier, 2007.
- [5] Claude Leroy. Pier - Giorgio Rancoita, Principles of Radiation Interaction in matter and detection, World Scientific, 2009.
- [6] John.G. Proakis, Dimitris G. Manolakis, Tratamiento Digital de Señales, Pearson Prentice Hall, 2005.
- [7] Krzysztof Iniewski, Electronic for radiation detection, CRC Press Taylor and Francis Group, 2007.
- [8] Stefaan Tavernier, Experimental Techniques in Nuclear and particles physics, Springer, 2010.
- [9] C. de la Taille, Electronic in Particles physics, CERN summer school, 2008.
- [10] F.J. Ramírez Jiménez, Test procedure for charge sensitive preamplifiers whith feedback resistor, Instituto Nacional de Investigaciones Nucleares, Technical report2008
- [11] HAMAMATSU, Technical Information SD-37 Characteristics and use of charge Amplifiers, 2008.
- [12] Texas Instrument, Analysis of the Sallen-Key Architecture, 2002.
- [13] William R. Leo, Thechniques for Nuclear and Particles Physics, Department the Physics, Switzerland.

- [14] Quartus II Simulation with VHDL Design, Altera Corporation©, 2005.
- [15] HAMAMATSU, Characteristics and use os SI APD (Avalanche Photodiode), 2004. .